БГУИР

Кафедра ЭВМ

Отчет по лабораторной работе № 01 Тема: «Исследование работы логических элементов»

		Выполнил:
	сту	дент группы 250503 Патюпин М.С.
		Проверил:
T. (T) T.	пононт	Санариёр И П

1 ЦЕЛЬ РАБОТЫ

Исследовать работу цифровых логических элементов.

2 ИСХОДНЫЕ ДАННЫЕ К РАБОТЕ

Необходимо выполнить следующие задачи:

- 1. Подготовить лабораторный модуль dLab1 с микросхемами К555ЛА3, К555ЛЕ1, К555ЛП5 на установке N1 ELVIS.
- 2. Исследовать работу следующих логических элементов, и привести схему реализации логической функции на основе 2И-НЕ, 2ИЛИ-НЕ: НЕ, И, И-НЕ(К555ЛА3), ИЛИ, ИЛИ-НЕ(К555ЛЕ1), Исключающее ИЛИ(К555ЛП5);

3 ТЕОРИТИЧЕСКИЕ СВЕДЕНИЯ

3.1 Общее сведенья о логических элементах

Цифровым логическим элементом называется физический элемент, реализующий одну из операций алгебры логики или простую логическую функцию. Схема, составленная из конечного числа логических элементов по определенным правилам, называется логической схемой.

В соответствии с перечнем логических операций (конъюнкция, дизъюнкция и отрицание) различают три основных логических элемента (ЛЭ): И, ИЛИ, НЕ. Элементы И, ИЛИ могут иметь несколько равноправных входов (от 2 до 12) и один выход, сигнал на котором определяется комбинацией входных сигналов. Элемент НЕ имеет всегда только один вход. Условное графическое обозначение элементов И, ИЛИ, НЕ приведено на рисунке 3.1.

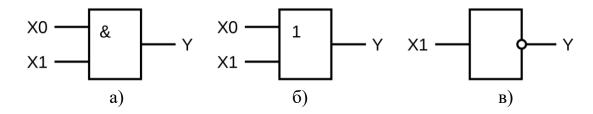


Рисунок 3.1 - Словное графическое обозначение элементов И (a); ИЛИ (б); НЕ (в)

Для описания работы ЛЭ и логических схем могут быть использованы различные способы. Наиболее часто задаться:

- 1. Алгебраическим выражением;
- 2. Таблицей истинности;
- 3. Временной диаграммой состояний входных и выходных функций.

Из булевой алгебры известен принцип двойственности логических операций, заключающийся в их взаимном преобразовании: если в условии, определяющем операцию И, значения всех переменных и самой функции заменить их инверсией, а знак конъюнкции - знаком дизъюнкции, получится условие определяющее операцию ИЛИ: если $x_1 \wedge x_2 = y$, то $\overline{x_1} \vee \overline{x_2} = \overline{y}$.

Справедливо и данное преобразование: если $x_1 \vee x_2 = y$, то $\overline{x_1} \wedge \overline{x_2} = \overline{y}$.

Важным практическим следствием принципа двойственности является тот факт, что при записи логических выражений и, следовательно, построении логических схем, можно обойтись только двумя типами операций, например, операциями И и НЕ или ИЛИ и НЕ. В связи с этим можно ввести понятие функционально полной системы ЛЭ - совокупность ЛЭ, позволяющих реализовать логическую схему произвольной сложности.

Таким образом, системы двух элементов И и НЕ, а также ИЛИ и НЕ наравне с системой из трех элементов (И, ИЛИ, НЕ) являются функционально полными. На практике широкое применение нашли ЛЭ, совмещающие функции элементов указанных выше функционально полных систем. Это элементы И-НЕ и ИЛИ-НЕ, которые носят названия соответственно штрих Шеффера и стрелка Пирса. По определению каждый из этих элементов так же образует функционально полную систему. Их условные графические обозначения приведены на рисунке 3.2.

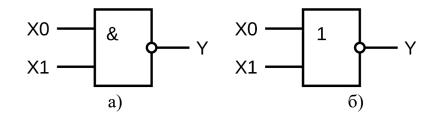


Рисунок 3.2 - Условное графическое обозначение элементов И-НЕ (а), ИЛИ-НЕ (б)

На рисунке 3.3 приведен пример реализации логической операции И с использованием только элементов И-НЕ.

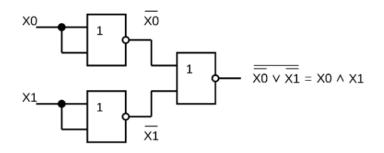


Рисунок 3.3 - Реализация логической операции И на базе элементов 2ИЛИ-НЕ

При разработке логических схем может оказаться, что ЛЭ имеет больше входов, чем число переменных, входящих в реализуемую с их помощью логическую функцию. При этом необходимо решить вопрос о том, как следует подключать свободные входы. Для рассмотрения этого случая вводится понятие активного и пассивного логических уровней.

Активным логическим уровнем называется такое значение входной переменной, которое однозначно определяет выходной сигнал ЛЭ. Например, для логического элемента И активным логическим уровнем является сигнал логического 0, так как его наличие хотя бы на одном из n-входах этого элемента однозначно определяет получение на выходе логического сигнала «0». Пассивным логическим уровнем для элемента И будет, соответственно, сигнал «1». Отсюда следует, что для уменьшения фактического числа входов ЛЭ следует на неиспользуемые входы подавать сигналы пассивных логических констант: в рассмотренном случае для элемента И таким сигналом является «1».

Другой прием уменьшения фактического числа входов логического элемента основан на теоремах алгебры логики: на несколько входов ЛЭ можно подавать одну и ту же логическую переменную, то есть объединять свободные входы с уже задействованными.

На рисунке 3.4 представлена таблица с основными логическими элементами, их обозначение, схемы и выполняемые функции.

Элемент	Обозначение	Схема	Функция
HE	ЛН	х— ү	y = x
И	ЛИ	хо — & _Y	$y = x_1 \wedge x_0$
И-НЕ	ЛА	X0	$y = x_1 \bar{\Lambda} x_0$
ИЛИ	ЛЛ	X0 1 Y	$y = x_1 \lor x_0$
или-не	ЛЕ	X0 1 Y	$y = x_1 \bar{V} x_0$
Исключающее ИЛИ	ЛП	x0 ==1 x1 == Y	$y = (\bar{x_1} \wedge x_0) \vee (x_1 \wedge \bar{x_0})$

Рисунок 3.4

3.2 Техническая спецификация элемента К555ЛА3

Микросхема представляет собой четыре логических элемента 2И-НЕ. Содержит 64 интегральных элемента. Корпус типа 201.14-1, масса не более 1г, и 201.14-8, 2102.14-2, масса не более 2,3 г. На рисунке 3.5 — Условное графическое обозначение элемента.

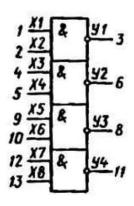


Рисунок 3.5

Назначение выводов: 1 – вход X1; 2 – вход X2, 3 – выход $\overline{Y1}$; 4 – вход X3; 5 – вход X4; 6 – выход $\overline{Y2}$; 7 – общий; 8 - выход $\overline{Y3}$; 9 – вход X5; 10 – вход X6; 11 - выход $\overline{Y4}$; 12 – вход X7; 13 – вход X8; 14 – напряжение питания.

Таблица истинности приведена на рисунке 3.6.

Bx	Выход	
X1, X3, X5, X7 X2, X4, X6, X8		
1	1	0
1	0	1
0	1	1
0	0	1

Рисунок 3.6

Электрические параметры:

- Номинальное напряжение питания $-5B \pm 5\%$.
- Выходное напряжение низкого уровня ≤ 0,5 B.
- Выходное напряжение высокого уровня ≥ 2,7 B.
- Ток потребления при низком уровне выходного напряжения ≤ 4,4 мA.
- Ток потребления при высоком уровне выходного напряжения ≤ 1,6 мА.
- Входной ток низкого уровня \leq |-0,36| мА.
- Входной ток высокого уровня \leq 0,02 мкА.
- Потребляемая мощность 15.75 мВт.
- Время задержки распространения при включении(выключении) ≤ 20 нс.
- Коэффициент разветвления по выходу 20.

3.3 Техническая спецификация элемента К555ЛА3

Микросхема представляет собой четыре логических элемента 2ИЛИ-НЕ. Содержит 72 интегральных элемента. Корпус типа 201.14-1, масса не более 1г, и 201.14-8, 2102.14-2, масса не более 2,3 г. На рисунке 3.7 – Условное графическое обозначение элемента.

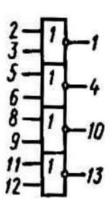


Рисунок 3.7

Назначение выводов: 1 – выход $\overline{Y1}$; 2 – вход X1, 3 – вход X2; 4 – выход $\overline{Y2}$; 5 – вход X3; 6 – вход X4; 7 – общий; 8 - вход X5; 9 – вход X6; 10 – выход $\overline{Y3}$; 11 – вход X7; 12 – вход X8; 13 – выход $\overline{Y4}$; 14 – напряжение питания. Таблица истинности приведена на рисунке 3.8.

Bxc	Выход	
X1, X3, X5, X7	$\overline{Y1}$, $\overline{Y2}$, $\overline{Y3}$, $\overline{Y4}$	
0	0	1
0	1	0
1	0	0
1	1	0

Рисунок 3.8

Электрические параметры:

- Номинальное напряжение питания $-5B \pm 5\%$.
- Выходное напряжение низкого уровня ≤ 0,5 В.
- Выходное напряжение высокого уровня ≥ 2,7 В.
- Ток потребления при низком уровне выходного напряжения ≤ 5,4 мA.
- Ток потребления при высоком уровне выходного напряжения ≤ 3,2 мА.

- Входной ток низкого уровня $\leq |-0.36|$ мА.
- Входной ток высокого уровня ≤ 0.02 мкА.
- Выходной ток низкого уровня \leq 0,8 мА
- Потребляемая мощность 22,6 мВт.
- Время задержки распространения при включении(выключении) -≤ 15 нс.
- Коэффициент разветвления по выходу 20.

Предельно допустимые режимы эксплуатации:

- Максимальное входное напряжение низкого уровня -0.5 В.
- Минимальное входное напряжение высокого уровня 2,7 В.
- Максимальный входной ток высокого уровня -0.4 мА.
- Активная длительность фронта 12..15 нс.
- Максимальная активная длительность среза 6 нс.
- Максимальная емкость нагрузки 15 пФ.
- Температура окружающей среды: -10..+ 70 °C.

3.2 Техническая спецификация элемента К555ЛП5

Микросхема представляет собой четыре двухвходовых элемента Исключающее ИЛИ. Содержит 128 интегральных элементов. Корпус типа 201.14-1, масса не более 1г, и 201.14-8, 2102.14-2, масса не более 2,3 г. На рисунке 3.9 – Условное графическое обозначение элемента.

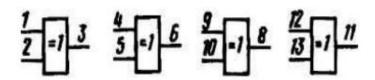


Рисунок 3.9

Назначение выводов: 1, 2, 4, 5, 9, 10, 12, 13 - входы; 3, 6, 8, 11 - выходы; 7 - общий; 14 - напряжение питания.

Таблица истинности приведена на рисунке 3.10.

Bx	Выход	
1, 4, 9, 12	3, 6, 8, 11	
0	0	0
1	0	1
0	1	1
1	1	0

Электрические параметры:

- Номинальное напряжение питания $-5B \pm 5\%$.
- Выходное напряжение низкого уровня \leq 0,5 В.
- Выходное напряжение высокого уровня ≥ 2,7 В.
- Ток потребления ≤ 10 мА.
- Входной ток низкого уровня $\leq |-0.8|$ мА.
- Входной ток высокого уровня \leq 40 мкA.
- Потребляемая мощность 20.5 мВт.
- Время задержки распространения при включении:
 - при $U_{\rm BX} = 0 \le 17$ нс.
 - при $U_{\rm BX} = 3 \le 22$ нс.
- Время задержки распространения при выключении:
 - при $U_{\rm BX} = 0 \le 23$ нс.
 - при $U_{\rm BX} = 3 \le 30$ нс.
- Коэффициент разветвления по выходу 10.

4 ВЫПОЛНЕНИЕ РАБОТЫ

4.1 Подготовка лабораторного модуля

Подготовка заключается в установлении модуля dLabl на макетную плату лабораторной станции N1 ELVIS, рисунок 4.1. А также запуска специального программного обеспечения, главный экран приложения отображает выбранный логический элемент (условное графическое отображение), диаграмму состояний, и таблицу истинности, он приводится на рисунке 4.2.

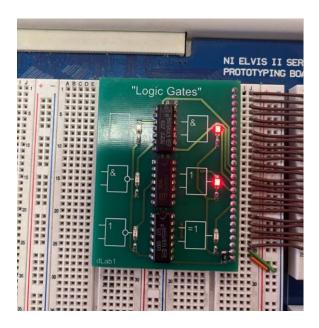


Рисунок 4.1 – Установленный модуль dLabl

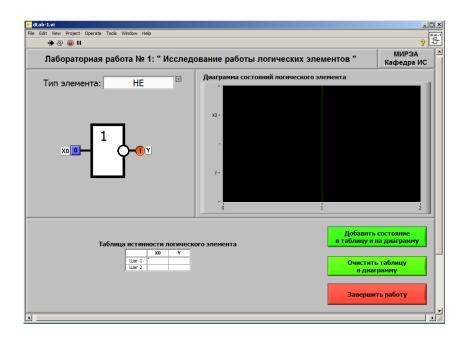


Рисунок 4.2 – Основное окно приложения

4.2 Исследование работы логических элементов

4.2.1 Исследование элемента НЕ

В ходе измерений была составлена таблица истинности элемента — таблица 1, и построена диаграмма состояний — рисунок 4.3. При подаче функции $f(x_0) = f(0)$, можем наблюдать работу индикаторного светодиода, сообщающего об образовании логической единицы на выходе элемента, рисунок 4.4.

Таблица 1 – Таблица истинности элемента НЕ

	1	
-	X0	Y
Шаг 1	0	1
Шаг 2	1	0

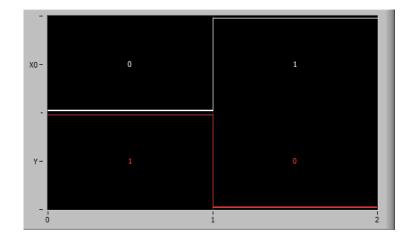


Рисунок 4.3 – Диаграмма состояний

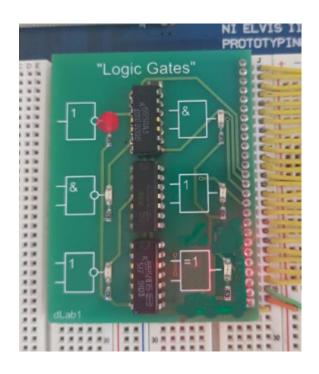


Рисунок 4.4

Для получения схемы в базисе 2И-НЕ, перепишем функцию: $F_{\text{He}} = \overline{x_0} = \overline{x_0}x_0$, схема приведена на рисунке 4.5.

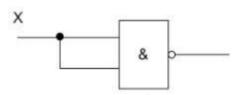


Рисунок 4.5 – Схема элемента НЕ в базисе 2И-НЕ

 $\overline{x_0} = \frac{\text{Для получения схемы в базисе 2ИЛИ-НЕ, перепишем функцию: } F_{\text{He}} = \overline{x_0 + x_0}$, схема приведена на рисунке 4.6.

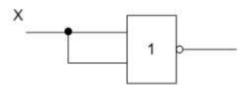


Рисунок 4.6 – Схема элемента НЕ в базисе 2ИЛИ-НЕ

4.2.2 Исследование элемента И

В ходе измерений была составлена таблица истинности элемента – таблица 2, и построена диаграмма состояний – рисунок 4.7. При подаче

функции $f(x_0, x_1) = f(1, 1)$, можем наблюдать работу индикаторного светодиода, сообщающего об образовании логической единицы на выходе элемента, рисунок 4.8. Активный логический уровень элемента - «0», если таковой сигнал придет на вход элемента, на выходе элемента будет формироваться «0».

Таблица 2 – Таблица истинности элемента И

-	X0	X1	Y
Шаг 1	0	0	0
Шаг 2	0	1	0
Шаг 3	1	0	0
Шаг 4	1	1	1

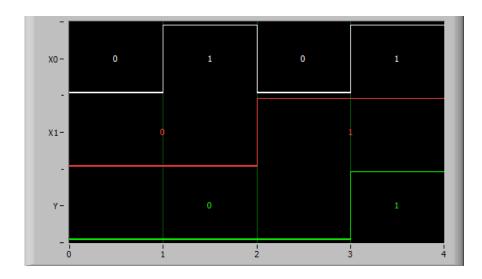


Рисунок 4.7 – Диаграмма состояний

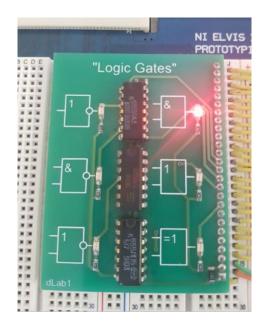


Рисунок 4.8

Для получения схемы в базисе 2И-НЕ, перепишем функцию: $F_{\rm u} = x_0 x_1 = \overline{\overline{x_0 x_1}} \, \overline{x_0 x_1}$, схема приведена на рисунке 4.9.

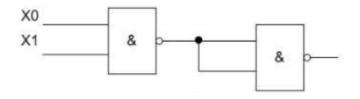


Рисунок 4.9 – Схема элемента И в базисе 2И-НЕ

Для получения схемы в базисе 2ИЛИ-НЕ, перепишем функцию: $F_{\rm u} = x_0 x_1 = \overline{x_0 + x_0} + \overline{x_1 + x_1}$, схема приведена на рисунке 4.10.

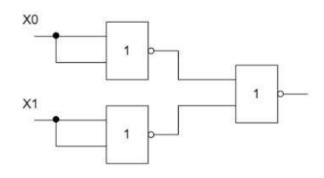


Рисунок 4.10 – Схема элемента И в базисе 2ИЛИ-НЕ

4.2.3 Исследование элемента И-НЕ

В ходе измерений была составлена таблица истинности элемента — таблица 3, и построена диаграмма состояний — рисунок 4.11. При подаче функции отличной от $f(x_0, x_1) = f(1, 1)$, можем наблюдать работу индикаторного светодиода, сообщающего об образовании логической единицы на выходе элемента, рисунок 4.12. Активный логический уровень элемента - «0», если таковой сигнал придет на вход элемента, на выходе элемента будет формироваться «1».

		истинности	DHOMOTIMO	1/1 🗀 🗀
таошина з	— таошина	истинности	HICMCHIA	<i>•</i> • • • • • • •
т иолици э	т иолици	110111111100111	JII CHICITIA I	

-	X0	X1	Y
Шаг 1	0	0	1
Шаг 2	0	1	1
Шаг 3	1	0	1
Шаг 4	1	1	0

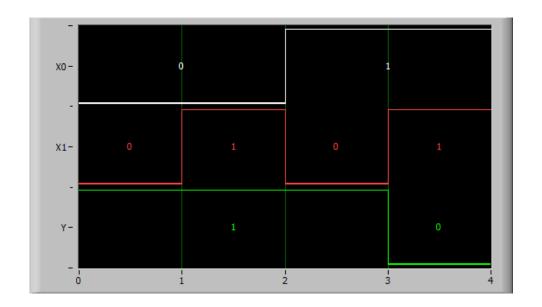


Рисунок 4.11 – Диаграмма состояний

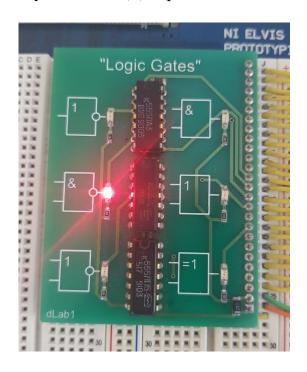


Рисунок 4.12

Для получения схемы в базисе 2И-НЕ, перепишем функцию: $F_{\text{и-не}} = \overline{x_0 x_1} = \overline{x_0 x_1}$, схема приведена на рисунке 4.13.

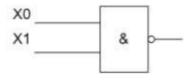


Рисунок 4.13 – Схема элемента И-НЕ в базисе 2И-НЕ

Для получения схемы в базисе 2ИЛИ-НЕ, перепишем функцию: $F_{\text{и-не}} = \overline{x_0 x_1} = \overline{\overline{x_0 + x_0} + \overline{x_1 + x_1}} + \overline{\overline{x_0 + x_0} + \overline{x_1 + x_1}},$ схема приведена на рисунке 4.14.

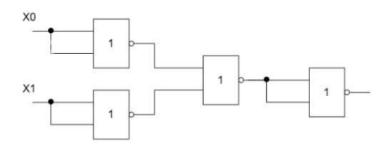


Рисунок 4.14 — Схема элемента И-НЕ в базисе 2ИЛИ-НЕ

4.2.4 Исследование элемента ИЛИ

В ходе измерений была составлена таблица истинности элемента — таблица 4, и построена диаграмма состояний — рисунок 4.15. При подаче функции отличной от $f(x_0, x_1) = f(0, 0)$, можем наблюдать работу индикаторного светодиода, сообщающего об образовании логической единицы на выходе элемента, рисунок 4.16. Активный логический уровень элемента - «1», если таковой сигнал придет на вход элемента, на выходе элемента будет формироваться «1».

Таблица 4 – Таблица истинности элемента ИЛИ

_	X0	X1	Y
Шаг 1	0	0	0
Шаг 2	0	1	1
Шаг 3	1	0	1
Шаг 4	1	1	1

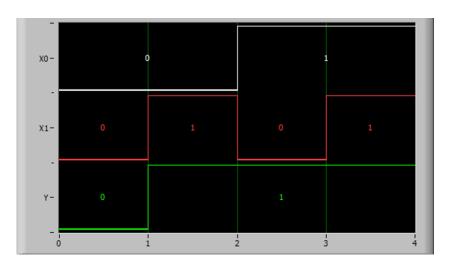


Рисунок 4.15 – Диаграмма состояний

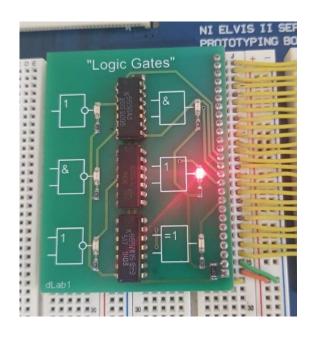


Рисунок 4.16

Для получения схемы в базисе 2И-НЕ, перепишем функцию: $F_{\text{или}} = x_0 + x_1 = \overline{x_0 x_0} \, \overline{x_1 x_1}$, схема приведена на рисунке 4.17.

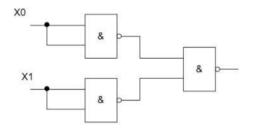


Рисунок 4.17 — Схема элемента ИЛИ в базисе 2И-НЕ

Для получения схемы в базисе 2ИЛИ-НЕ, перепишем функцию: $F_{\text{или}} = x_0 + x_1 = \overline{x_0 + x_1} + \overline{x_0 + x_1}$, схема приведена на рисунке 4.18.

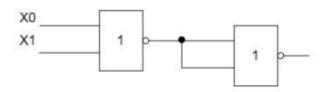


Рисунок 4.18 – Схема элемента ИЛИ в базисе 2ИЛИ-НЕ

4.2.5 Исследование элемента ИЛИ-НЕ

В ходе измерений была составлена таблица истинности элемента – таблица 5, и построена диаграмма состояний – рисунок 4.19. При подаче

функции $f(x_0, x_1) = f(0, 0)$, можем наблюдать работу индикаторного светодиода, сообщающего об образовании логической единицы на выходе элемента, рисунок 4.20. Активный логический уровень элемента - «1», если таковой сигнал придет на вход элемента, на выходе элемента будет формироваться «0».

Таблица 5 – Таблица истинности элемента ИЛИ-НЕ

-	X0	X1	Y
Шаг 1	0	0	1
Шаг 2	0	1	0
Шаг 3	1	0	0
Шаг 4	1	1	0

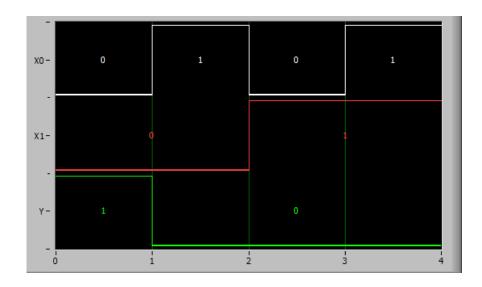


Рисунок 4.19 – Диаграмма состояний

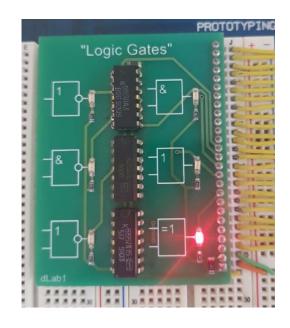


Рисунок 4.20

Для получения схемы в базисе 2И-НЕ, перепишем функцию: $F_{\text{или-не}} = \overline{x_0 + x_1} = \overline{\overline{x_0 x_0}} \, \overline{\overline{x_1 x_1}} \, \overline{\overline{x_0 x_0}} \, \overline{\overline{x_1 x_1}},$ схема приведена на рисунке 4.21.

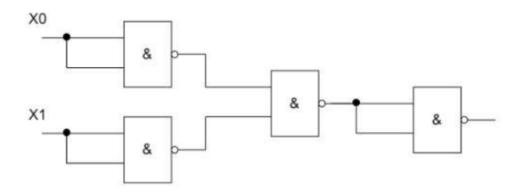


Рисунок 4.21 – Схема элемента ИЛИ-НЕ в базисе 2И-НЕ

Для получения схемы в базисе 2ИЛИ-НЕ, перепишем функцию: $F_{\text{или-не}} = \overline{x_0 + x_1} = \overline{x_0 + x_1}$, схема приведена на рисунке 4.22.

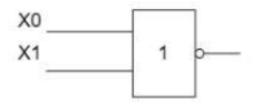


Рисунок 4.22 – Схема элемента ИЛИ-НЕ в базисе 2ИЛИ-НЕ

4.2.6 Исследование элемента Исключающее ИЛИ

В ходе измерений была составлена таблица истинности элемента — таблица 6, и построена диаграмма состояний — рисунок 4.23. При подаче функции $f(x_0, x_1) = f(0, 0)$, или $f(x_0, x_1) = f(1, 1)$ можем наблюдать работу индикаторного светодиода, сообщающего об образовании логической единицы на выходе элемента, рисунок 4.24. Активный логический уровень элемента определить невозможно.

Таблица 6 – Таблица истинности элемента Исключающее ИЛИ

-	X0	X1	Y
Шаг 1	0	0	0
Шаг 2	0	1	1
Шаг 3	1	0	1
Шаг 4	1	1	0

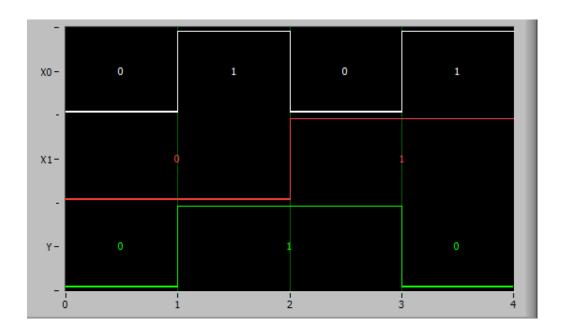


Рисунок 4.23 – Диаграмма состояний

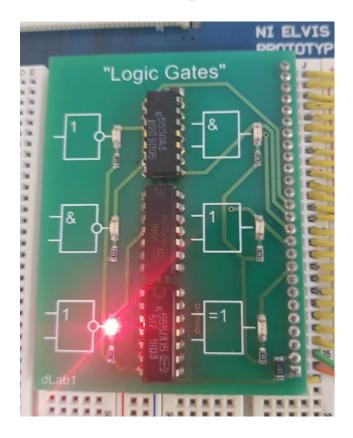


Рисунок 4.24

Для получения схемы в базисе 2И-НЕ, перепишем функцию: $F_{\text{иск или}} = x_0 \oplus x_1 = \overline{\overline{x_0} \ \overline{x_1 x_1}} \ \overline{x_1} \overline{\overline{x_0} \overline{x_0}}$, схема приведена на рисунке 4.25.

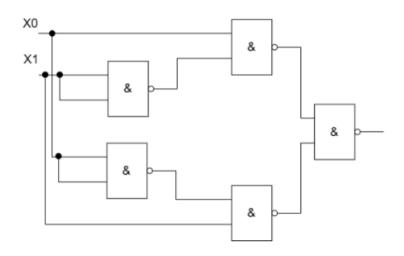


Рисунок 4.25 — Схема элемента Исключающее ИЛИ в базисе 2И-НЕ

Для получения схемы в базисе 2ИЛИ-НЕ, перепишем функцию:

 $F_{\text{иск или}} = x_0 \oplus x_1 = \overline{\overline{x_0 + x_0} + x_1} + \overline{\overline{x_1 + x_1} + x_0} + \overline{\overline{x_0 + x_0} + x_1} + \overline{\overline{x_1 + x_1} + x_0},$ схема приведена на рисунке 4.26.

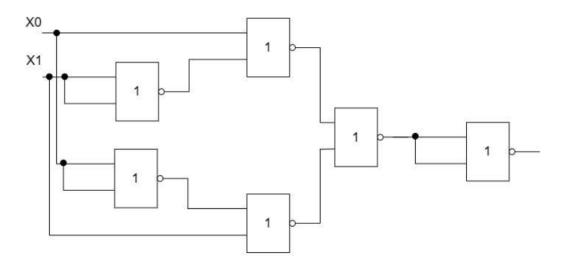


Рисунок 4.26 – Схема элемента Исключающее ИЛИ в базисе 2ИЛИ-НЕ

5 ВЫВОДЫ

Стояла задача исследовать работу цифровых логических элементов. С этой целью для каждого элемента составлена таблица истинности, диаграмма состояний. Выяснен активный логический уровень для элементов: НЕ, И, И-НЕ, ИЛИ, ИЛИ-НЕ.

Построена схема реализации логической функции элементов на основе базового логического элемента 2И-НЕ, и на основе базового логического элемента 2ИЛИ-НЕ.