

Práctica 1

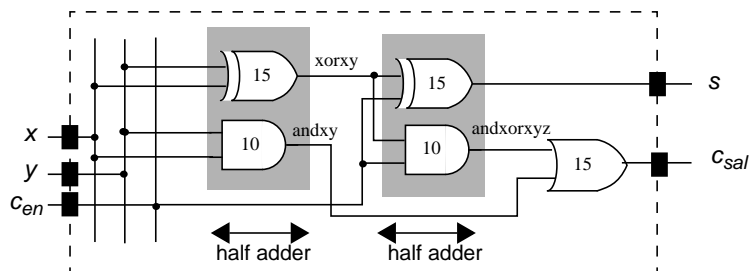
Sumador de 1 bit

.....

Nombre y Apellidos	
Nombre y Apellidos	
Numero de grupo de laboratorio	

Preguntas

Edite un fichero VHDL donde se especifique, utilizando un modelo de flujo de datos el sumador de 1 bit que se muestra seguidamente. Los valores numéricos en el interior de las puertas especifican el retardo en ns.



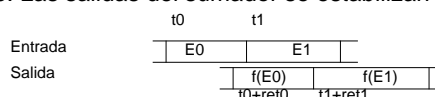
Cree un proyecto en Quartus. Para ello, cree el directorio ENTREGA en el directorio LAB1. Dentro del directorio ENTREGA cree los directorios descritos para almacenar los ficheros. Compruebe el funcionamiento lógico del esquema de circuito con Modelsim.

- 1 Entregue la elaboración RTL que efectúa Quartus del diseño efectuado.
- 2 Cree un frente de onda para medir el retardo de las 8 posibles combinaciones de los valores de las señales de entrada de un sumador de 1 bit. Utilice la orden force para

estimular los puertos de entrada en el simulador Modelsim. Adjunte la parte de la ventana textual (list.lst) y la parte de la ventana temporal (wave.bmp) cuando se estimula el circuito con el vector de entrada ($x = 0$, $y = 1$, $cen = 1$). Muestre en la ventana textual el cálculo del retardo. Así mismo, identifique en ventana temporal la evolución de las señales para este vector (utilice los cursores). Para cada vector de entrada indique el retardo observado. Justifique la respuesta.

x y c_{en}								
vector de entrada	0 0 0	0 0 1	0 1 0	0 1 1	1 0 0	1 0 1	1 1 0	1 1 1
retardo observado (ns)								
Justificación								

La figura muestra la evolución temporal de las señales de entrada y de salida del sumador de 1 bit que ha diseñado. En los instantes t_0 y t_1 se aplican las entradas E_0 y E_1 respectivamente. Las salidas del sumador se estabilizan en los instantes $t_0 + ret_0$ y $t_1 + ret_1$.



- 3 Indique, para cada valor del vector entrada E_1 , un vector de entrada previo E_0 que provoque el retardo (ret_1) observado en la pregunta anterior. Para cada caso, minimice el número de cambios en los bits de los vectores de entrada.

	E0			E1			retardo observado
	x	y	c_{en}	x	y	c_{en}	ret1 (ns)
a	1	0	0	0	0	0	30
	0	1	1	0	0	1	40
b				0	1	0	
				0	1	1	
				1	0	0	
				1	0	1	
				1	1	0	
				1	1	1	

Adjunte los frentes de onda utilizados para los casos a y b indicados en la tabla y la ventana temporal. Utilce los cursores para medir el retardo.