

Analog - Digital - Wandler

Übersetzt eine analoge Spannung von 0V bis V_{REF} in eine digitale Zahl von 0 bis $(2^{\text{Resolution}} - 1)$.

Dabei gibt die Auflösung (häufig in Bit angegeben) an, wie präzise der AD-Wandler ist, z.B.: wir wählen $V_{REF} = 3V$

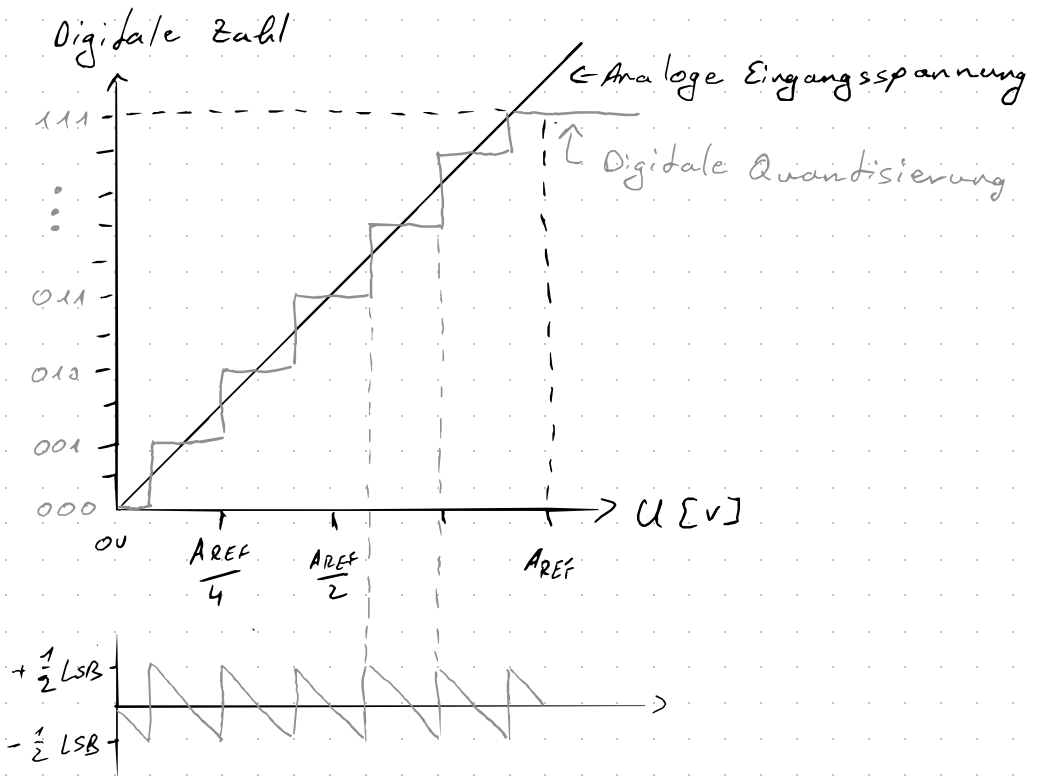
■ Ein 8-Bit ADC übersetzt eine Spannung von 0V bis 3V (V_{REF}) in eine digitale 8-Bit Zahl von 0 bis $(2^8 - 1 =) 255$. Das niedrig-wertigste Bit hat damit eine Genauigkeit von $\frac{3}{255} V \approx 0,0117 V$.

Wenn die Auflösung vom ADC mehr Bits hat, kann er die Spannung viel genauer bestimmen

z.B.: 12 Bit $\Rightarrow 2^{12} - 1 = 4095$

$$\Rightarrow \frac{3}{4095} V \approx 0,00073 V$$

Die folgende Skizze stellt das Übersetzungsverhalten eines ADC dar:



Die Zeichnung darunter zeigt wie sich die Quantisierungs- Unsicherheit eines ADCs während der Übersetzung entwickelt. Ein ADC kann unterhalb der Schwelle des niedrigstwertigsten Bit (LSB) um die Hälfte der mit diesem Bit assoziierten Spannung daneben liegen.

Dies gilt aber nur in der Theorie, in der Praxis ist das Rauschen auf dem zu messenden Signal größer. Durch eine Analyse des Signal - zu - Rauschen - Verhaltens (signal to noise ratio) kann eine effektive Auflösung „ENOB“ (Effective Number of Bits) bestimmt werden.

Eine weitere wichtige Eigenschaft ist die Sampling Rate: wie viele Werte können pro Sekunde ermittelt werden. Diese Rate kann sich im Bereich von μSps ($\mu\text{ilo-Samples per second}$) bis hin zu MSps bei tennen und GSps bei unbezahlbaren ADCs bewegen. Unterschiedliche ADC-Bauarten sind für hohe oder niedrige Sampling-Raten ausgelegt.

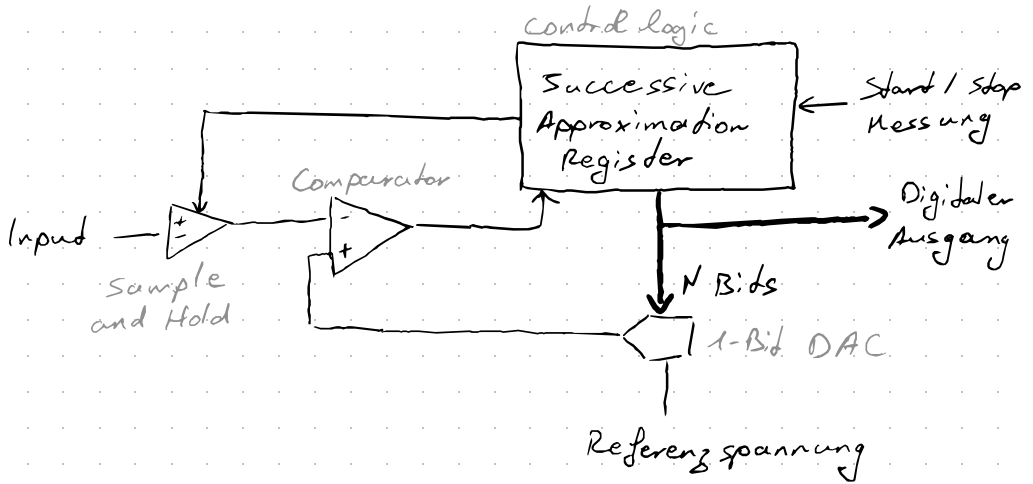
Die Bit Resolution und die Sampling rate sind die zwei essentiellen Eigenschaften eines ADC: je höher desto besser.

Arten von ADCs

Es gibt 5 ADC-Arten die sich in der Kombination aus Auflösung und Sampling-Rate und damit auch im Preis unterscheiden.

- Successive Approximation Register (SAR) ADCs haben ein gutes Geschwindigkeit zu Auflösung Verhältnis (bis zu 18 Bits, 10 MHz)
- Delta-Sigma ($\Delta\Sigma$) ADCs haben die höchste Auflösung (32 Bits, 1 MHz). Leider haben diese ADCs ein leichtes Hysterese-Verhalten.
- Dual-Slope ADCs sind für DC oder langsame AC Signale geeignet (20 Bits, 100 Hz)
- Pipelined ADCs sind sehr schnell, haben aber keine hohe Auflösung (16 Bits, 1 GHz)
- Flash-ADCs sind am schnellsten aber die Auflösung leidet darunter (12 Bits, 10 GHz)

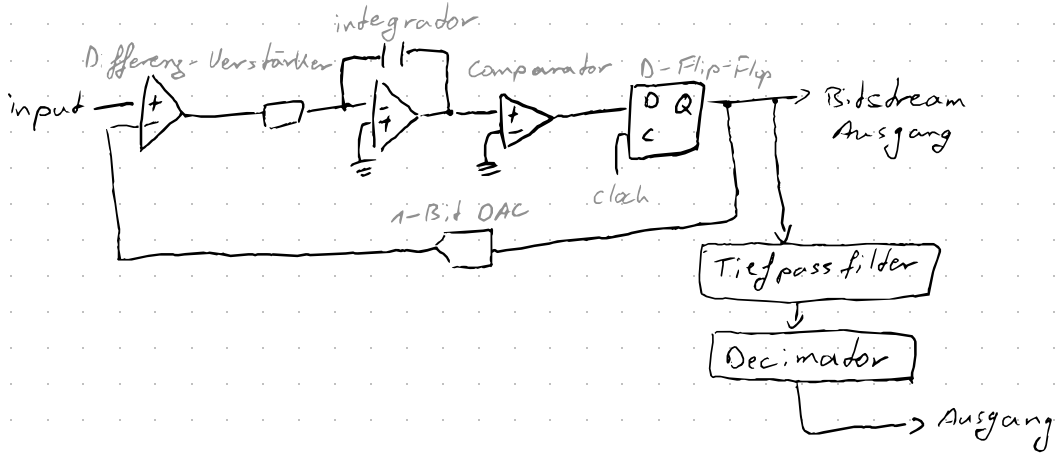
Successive Approximation Register (SAR) ADCs



Bei einem N -Bit SAR ADC wird ein N -Bit DAC (Digital-Analog-Wandler) so eingestellt, dass die Ausgangsspannung des DAC der Eingangsspannung des ADC übereinstimmt. Die Spannungen werden mit einem Komparator verglichen.

Intern wird der ADC sehr schnell gedigitalisiert und iteriert dabei der Reihe nach über alle Bits (vom MSB zum LSB) bis er mit dem letzten Bit die genaueste Approximation erreicht hat. Die ganzen 1-Bit DACs bilden dabei zusammen einen N -Bit DAC.

Delta - Sigma ($\Delta\Sigma$) ADC

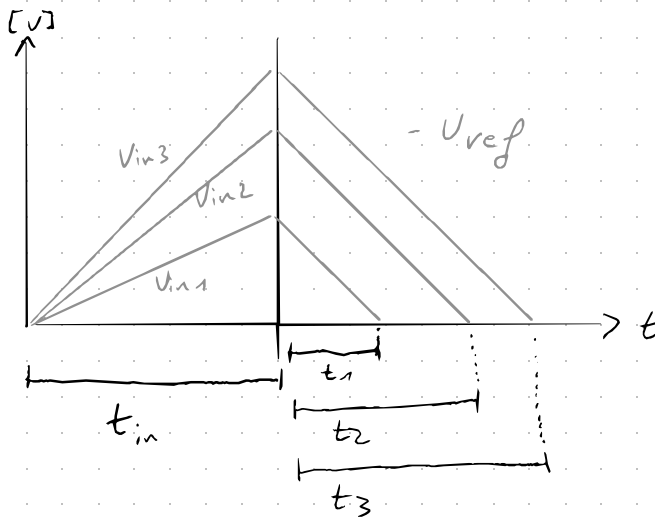


Ein Delta-Sigma ADC beginnt mit einer groben Messung des Eingangs-Signals. Der dabei entstehende Messfehler wird integriert und schrittweise über eine Gegenkopplung ausgeglichen. Die Clock im ADC läuft dabei um ein vielfaches schneller als das eigentliche Sampling stattfindet (128x). Das Sampling eines neuen Wertes geht aus der Digitalisierung des vorherigen Samples hervor.

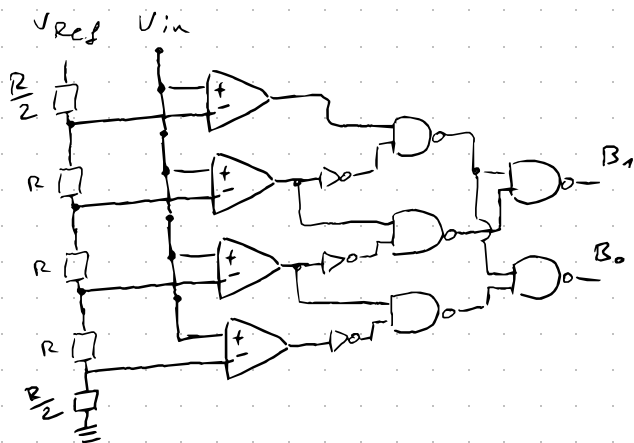
Dual-Slope ADCs

Diese ADCs sind akkurat aber langsam.

Hierbei wird die Eingangsspannung über einen Integrator ein festes Zeitintervall lang (t_{in}) integriert. Anschließend wird eine bekannte negative Spannung angelegt, bis das Integral wieder 0 ergibt. Aus der Zeit in der die negative Spannung angelegt wurde lässt sich die Höhe des Integrals bestimmen und daraus die Eingangsspannung berechnen.



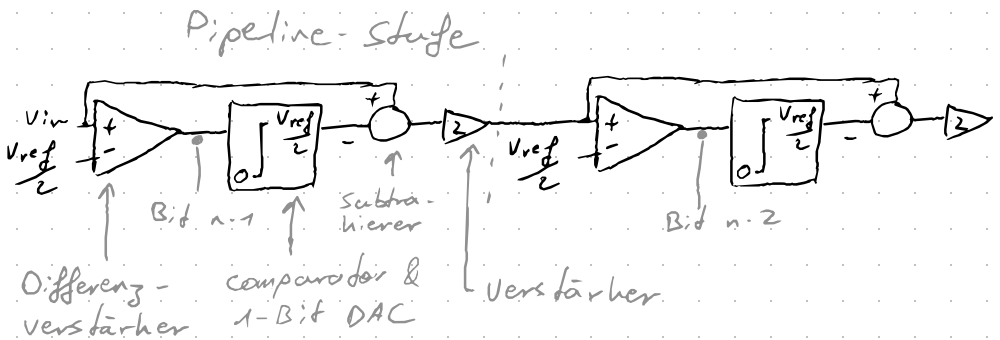
Flash ADCs



A Flash ADC is a large chain of comparators which compare the input signal with a reference voltage. An 8 Bit ADC has to compare the input voltage against 256 known values. With higher resolution these ADCs become very power hungry. Since there is no approximation process in the ADC going on and all comparators are simultaneously used the latency of Flash ADCs can get really low. This makes them really fast at the cost of a lower resolution.

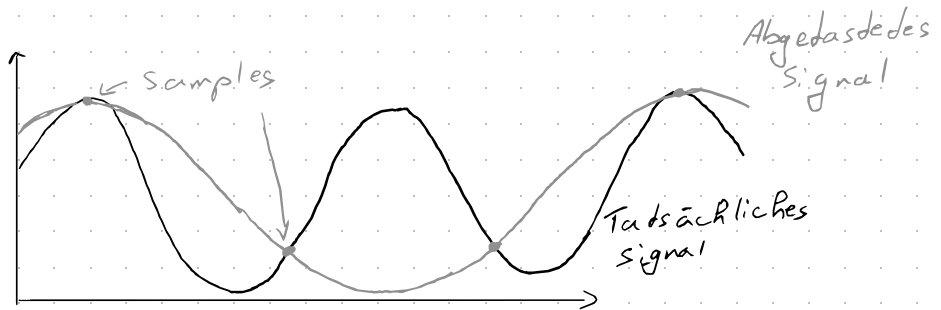
Pipelined ADCs

Hierbei handelt es sich um eine Verheftung von Flash-ADCs mit niedriger Auflösung. In jeder Stufe wird eine grobe Quantisierung vorgenommen, das digitale Signal mit einem DAC und einem Differenzverstärker vom Eingangssignal abgezogen und der Restwert wird verstärkt der nächsten Stufe zugeführt. Dieser Aufbau braucht weniger Komparatoren als ein Flash-ADC zugunsten einer größeren Ladenz.

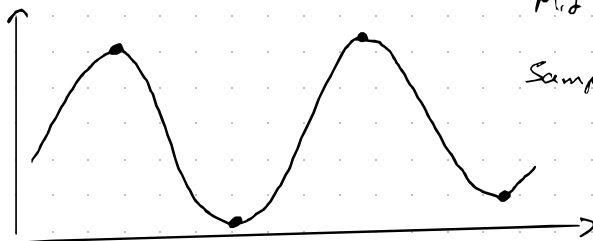


Abtast-Theorem

Die Sampling-Rate eines ADC muss zum experimentellen Aufbau passen. Wenn der ADC zu langsam Samples aufnimmt, können Aliasing-Effekte auftreten:



Das Nyquist-Shannon Theorem (auch „Abtasttheorem“ genannt) besagt, dass bei einer Abtastfrequenz F_a Signale bis zur Frequenz $\frac{F_a}{2}$ (Nyquist-Frequenz) ohne Aliasing abgedastet werden können:



Mit den hier gezeichneten Samples lässt sich das Signal noch bestimmen.

Aus den Stützstellen (Abgedastete Samples) lässt sich das ursprüngliche Signal mittels Lagrange-Interpolation rekonstruieren.

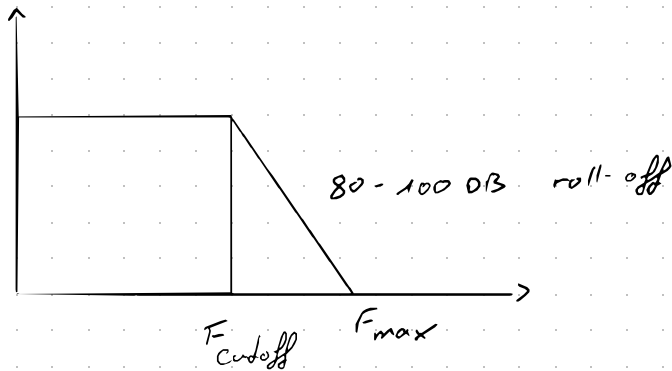
Dabei wird für $n+1$ Stützstellen ein Polynom n -ten Grades gesucht welches die Stützstellen exakt trifft.

Oszilloskope wenden zur Darstellung von gemessenen Signalen eine sog. $\frac{\sin(x)}{x}$ Interpolation an. Dabei kann mit einer Sampling-Rate von 2,5 Samples pro Periodendauer ein sinusförmiges Signal verlustfrei wiederhergestellt werden.

Wenn das Signal nicht sinusförmig ist dann kann es bis zu dem Fourier-Koeffizient dargestellt werden der das Nyquist-Kriterium noch einhält.

Anti - Aliasing - Filter

Aliasing - Effekte lassen sich mit einem Tiefpass - Filter reduzieren. Der ideale Tiefpass filter hat einen scharfen Cut - off ab der Nyquist - Frequenz



Da ein solcher idealer Filter nicht realisierbar ist, wird der Tiefpass so gewählt, dass ein Puffer zwischen der Cutoff und der Nyquist - Frequenz besteht. Für Oszilloskope wird eine maximale Eingangsfrequenz angegeben, sodass die Amplitude der Fourier - Komponenten mit dieser Grenz - frequenz auf 70% ihres Wertes verringert wird.