

## 組込みシステム概論

### 第7章 小マイクロプロセッサ

## 学習のポイント

- マイクロプロセッサの仕組みは
  - 順序処理系：連続する命令を順次実行
  - データ転送処理系：データ転送と演算を繰り返す
- プログラムは“順序処理系”により“データ転送処理系”の動きを制して各命令を実行

しっかり理解すれば  
マイクロプロセッサの  
設計、命令追加もできる

図7.1 マイクロプロセッサの仕組み

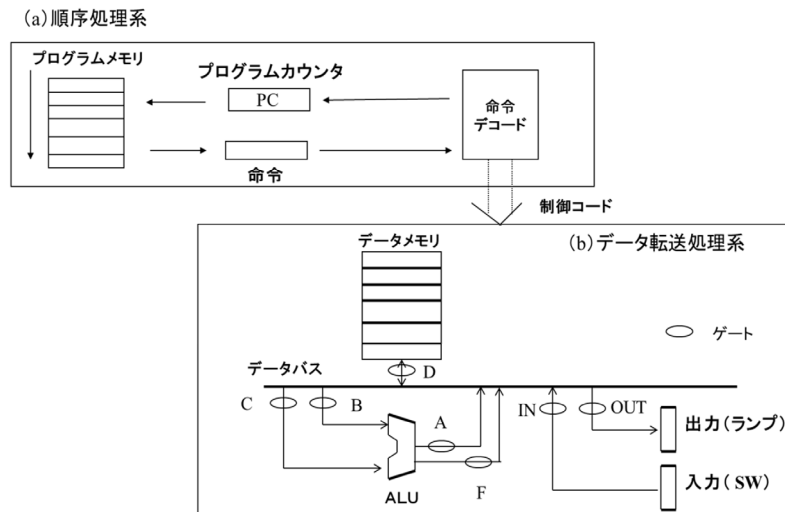


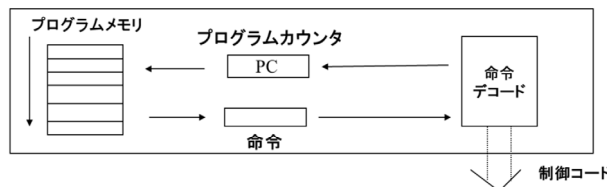
図7.2 命令の実行

ゲート		B	C	A	D	IN	OUT
	クロック	ALUI1	ALUI2	ALU0	メモリ IO	入力	出力
入力	Cn		*			*	
出力	Cm			*			*
演算	C1	*				*	
	C2		*		*		
	C3			*	*		

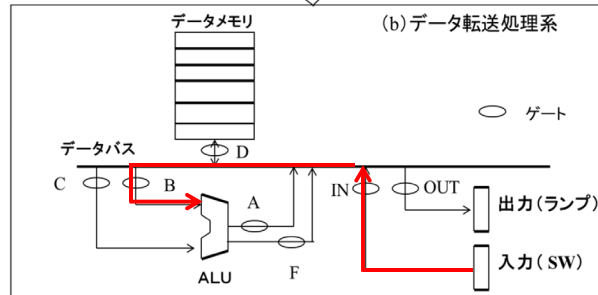
順序処理系からの制御コードと  
データ転送処理系

## 図7.1 マイクロプロセッサの仕組み 演算の実行（1）

(a) 順序処理系



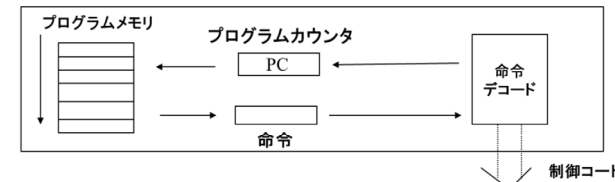
(b) データ転送処理系



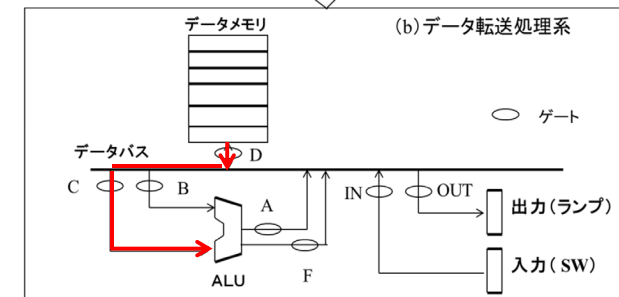
5

## 演算の実行（2）

(a) 順序処理系



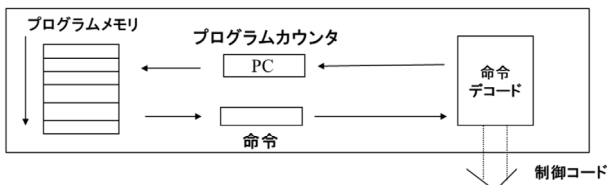
(b) データ転送処理系



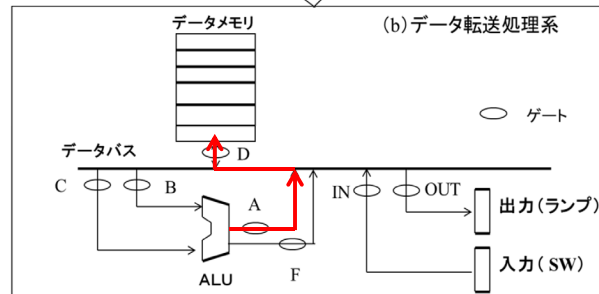
6

## 演算の実行（3）

(a) 順序処理系



(b) データ転送処理系

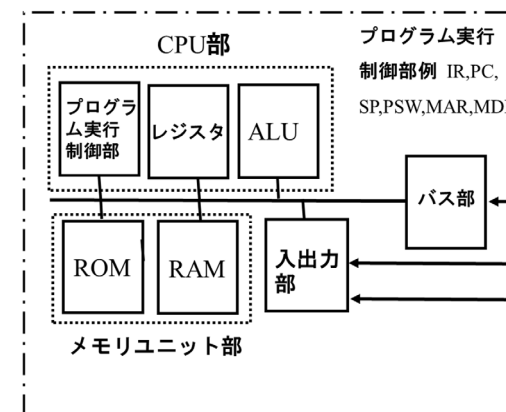


7

## 図7.3 マイクロプロセッサの構造

組み込みシステムのための  
特徴

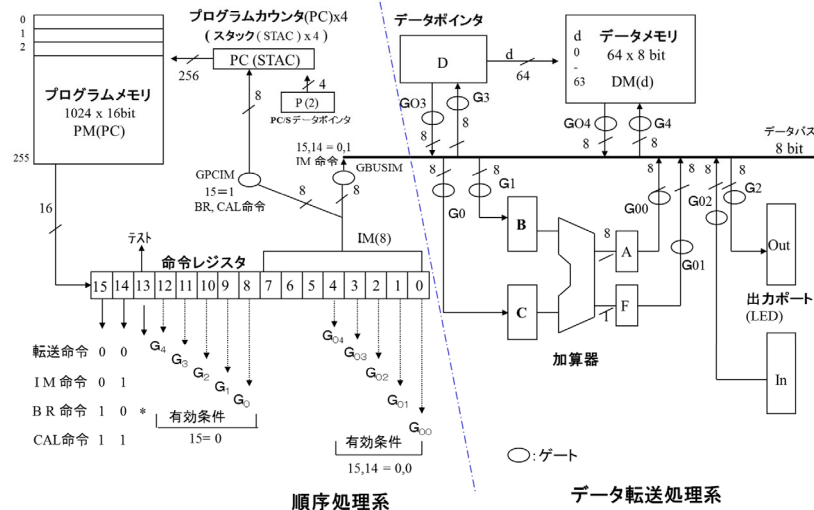
入出力部, A/D, D/A  
詳しくは次回



データバス  
アドレスバス  
入出力ポート  
シリアルポート  
割込み端子  
外部入出力機器  
制御専用ポート

8

図7.4 小マイクロプロセッサアーキテクチャ



## 7.2 (1)ハードウェアとその機能

- i. プログラムメモリ 256語 16ビット
- ii. データメモリ 64語 8ビット
- iii. 加算器 8ビット
- iv. 入出力ポート In, Out (各8ビット)
- v. レジスタ A,B,C,D,F (各8ビット)
- vi. プログラムカウンタ 8ビット
- vii. サブルーチンコール 3段

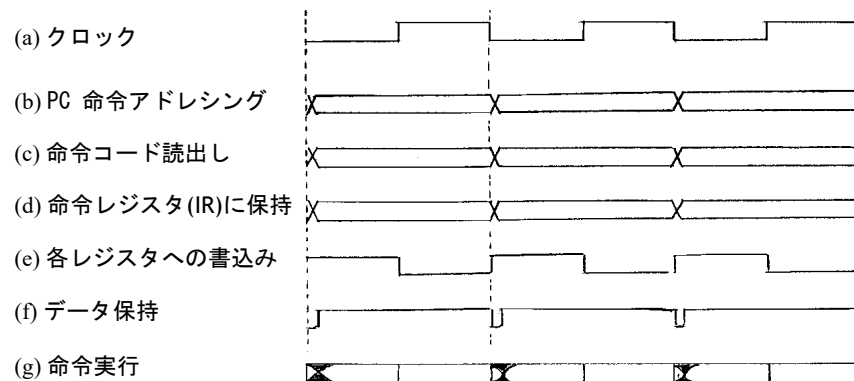
## 7.2 (2)命令セットがもつべき必要機能

- I. プロセッサ内部と外部のデータ交換
- II. プロセッサ内部に定数を設定
- III. プロセッサ内部でデータの移動
- IV. プログラム実行：順序実行，ジャンプ，条件付きジャンプ
- V. サブルーチンの挿入

## 7.2 (3)命令セットの作成（省略）

- a. 入力命令
- b. 出力命令
- c. データ転送命令
- d. 定数設定命令
- e. 分岐命令
- f. 条件分岐命令
- g. サブルーチン呼出し命令
- h. 戻り（リターン）命令

## 図7.4 命令実行のタイミング



クロックに合わせゲートを開閉することで命令が実行される

## i) 入力命令 (114ページ)

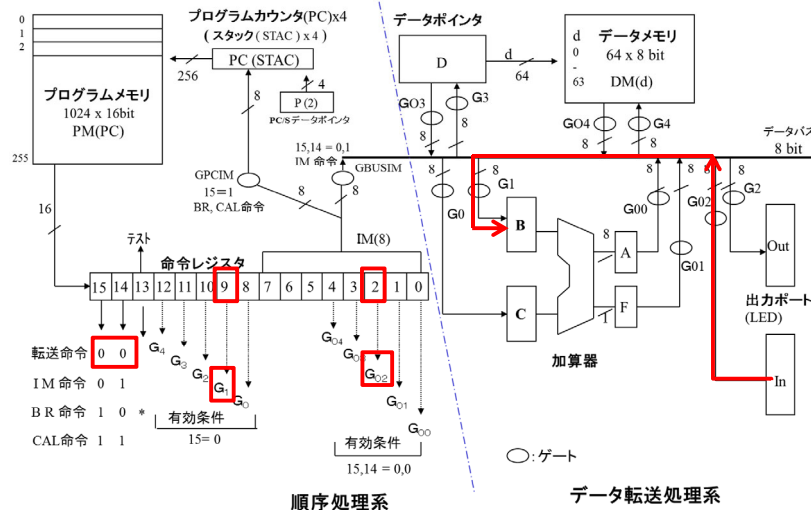
入力命令: **0204h**

Ins n	命令レジスタ								IM(8)							
bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0204h	0	0	0	0	0	0	1	0	0	0	0	0	0	1	0	0
転送 命令	0 0		$G_4$		$G_2$		$G_1$	$G_0$	$G_4$		$G_3$	$G_2$	$G_1$	$G_0$	$G_4$	
IM 命令	0	1														
BR 命令	1	0	有効条件								有効条件					
CAL 命令	1	1	15=0								15,14=0,0					

命令によってどのゲートが開閉されるか?

14

## 入力命令: **0204h** の実行



15

## iv) 定数設定命令(115ページ)

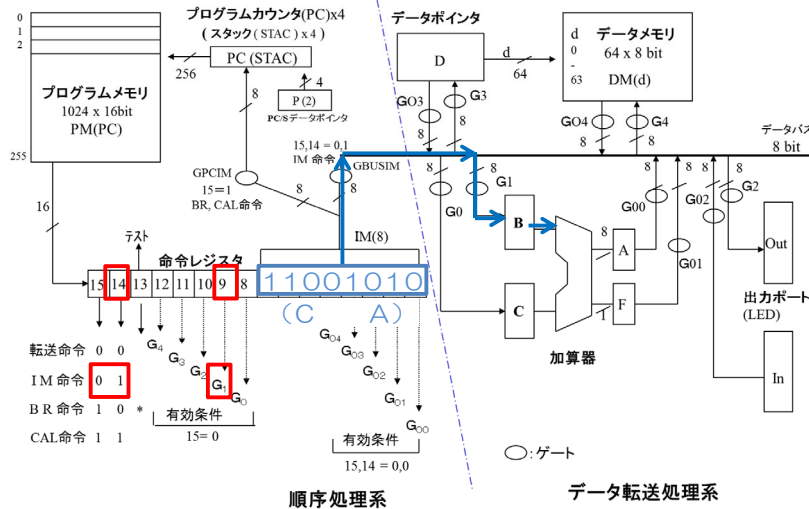
定数設定命令: **42CAh**

Ins n	命令レジスタ								IM(8)													
bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0						
42CAh	0	1	0	0	0	0	1	0	1	1	0	0	1	0	1	0						
転送 命令	0	0	$G_4$		$G_2$		$G_1$	$G_0$	$G_4$		$G_3$	$G_2$	$G_1$	$G_0$	$G_4$							
IM 命令	0	1																				
BR 命令	1	0	有効条件								有効条件											
CAL 命令	1	1	15=0								15,14=0,0											

レジスタBに定数 **CAh** 設定

16

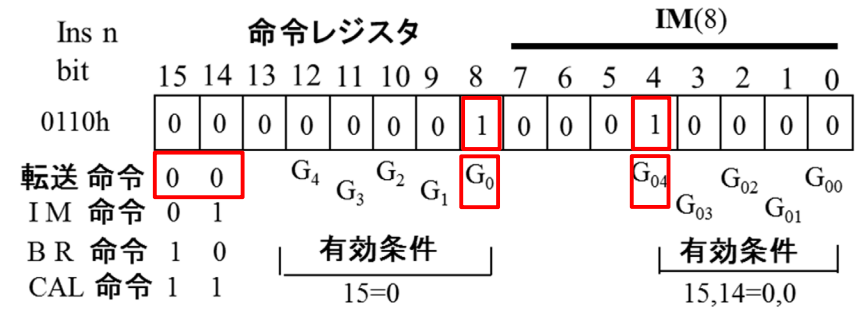
## 定数設置命令: 42CAh の実行



17

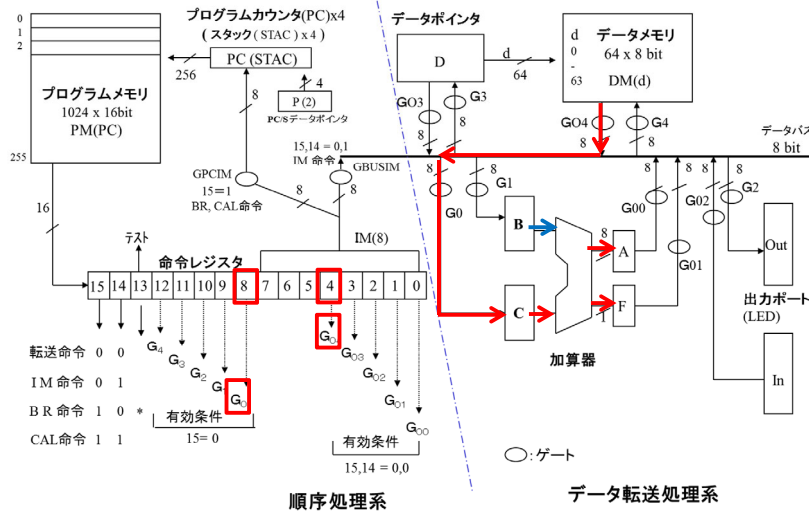
## v) 加算の実行(115ページ)

### 加算命令: 0110h



18

## 加算命令: 0110h の実行



19

## iii) データ転送命令 (114ページ)

### データ転送命令: 0801h



20

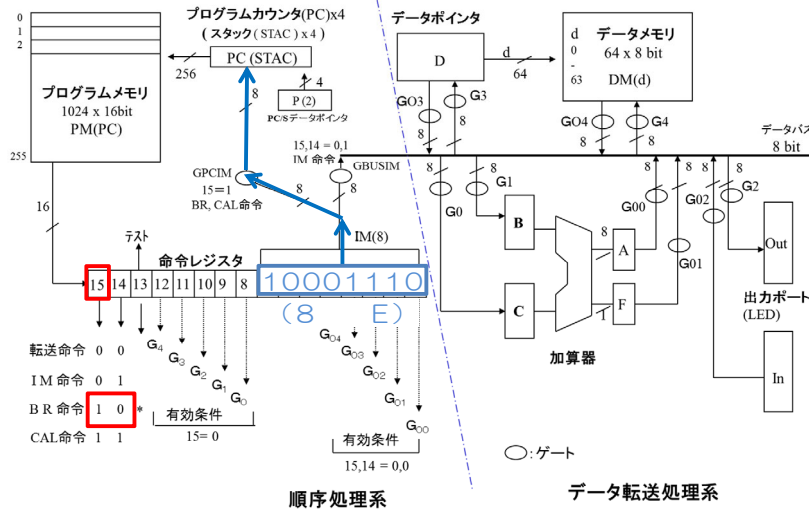
[illegible]

Ins n bit	命令レジスタ								IM(8)							
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0408h	0	0	0	0	0	1	0	0	0	0	0	0	1	0	0	0
転送 命令	0 0				G <sub>4</sub>	G <sub>2</sub>		G <sub>0</sub>			G <sub>04</sub>	G <sub>02</sub>		G <sub>00</sub>		
IM 命令	0	1														
BR 命令	1	0	有効条件								有効条件					
CAL 命令	1	1	15=0								15,14=0,0					

Ins n	命令レジスタ								IM(8)							
bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
808Eh	1	0	0	0	0	0	0	0	1	0	0	0	1	1	1	0
転送 命令	0	0	$G_4$		$G_3$	$G_2$	$G_0$		$G_{04}$				$G_{03}$	$G_{02}$	$G_{01}$	
IM 命令	0	1														
BR 命令	1	0	0		有効条件											
CAL 命令	1	1	有効条件				15=0				15,14=0,0					

アドレス 8Eh に分岐

## 分岐命令: 808Eh の実行



25

表7.1 CAL命令、RT命令の例題プログラムリスト

番地	命令	16進	PC/SP	実働PC/S	待機PC/S
40H	OUT A	0401H	0	PC/S 0 = 41H	1,2,3
41H	CAL 70H	C070H	1	PC/S 1 = 70H ← IM	0=42H ,2,3
42H	IN B	0204H	0	PC/S 0 = 43H	1,2,3
70H	SD 10H	4210H	1	PC/S 1 = 71H	0=42H ,2,3
71H	IN D	0802H	1	PC/S 1 = 72H	0=42H ,2,3
.	.	.	1	PC/S 1 = 73H	0=42H ,2,3
80H	OUT D	0408H	1	PC/S 1 = 81H	0=42H ,2,3
81H	RT	D000H	0	PC/S 0 = 42H	PC/S 1 = 82H
82H	.	.			

26

## まとめ

- マイクロプロセッサの仕組みは
  - 順序処理系：連続する命令を順次実行
  - データ転送処理系：データ転送と演算を繰り返す
- 命令は、クロックに合わせゲートを開閉することで実行
- 命令を自分で拡張できるプロセッサも

## 演習問題

教科書119ページの設問1,2,5に答えよ

- 設問1 マイクロプロセッサを構成しているハードウェアにはどのようなものがあるか
- 設問2 マイクロプロセッサの構成しているハードウェアについて、そのコンピュータにおける役割を示せ
- 設問5 7.2 節(3) に示した命令と、機能が異なる命令を示せ。ただし、図7.4 のコンピュータアーキテクチャで実現できるものに限るとする

28