Машинно-зависимые языки программирования

Савельев Игорь Леонидович

План

- Арифметические операции
 - Сдвиг
 - Двоично-десятичная арифметика
 - Логические операции

0. Арифметические операции. Умножение двух больших чисел

1.	MOV EAX, [X]			section	on .data
2.	MOV EBX, EAX	; сохраняем для шага 6			Q 0x00000010000002
3.	MUL DWORD [Y]	; перемножить младшие двойные слова			
4.	MOV [Z], EAX	; сохранить младшее слово произведени	Я	YC	Q 0x0000000300000004
5.	MOV ECX, EDX	; сохранить старшее двойное слово		ZD	0Q 0, 0
6.	MOV EAX, EBX	; младшее слово "Х" в еах			• ,
7.	MUL DWORD [Y+4]	; умножить младшее слово на старшее			
8.	ADD EAX, ECX		12		[L:1] AX = 2
9.	ADC EDX, 0	; добавить перенос	3 4		[L:2] $BX = 2$
10.	MOV EBX, EAX	; сохранить частичное произведение	08		[L:3-5] $CX = DX = 0$, $AX = 8 (2*4)$
11.	MOV ECX, EDX		06		[L:7]DX = 0, AX = 6 (2*3)
12.	MOV EAX, [X+4]			/AN/ . CN/	, , , ,
13.	MUL DWORD [Y]	; умножить старшее слово на младшее	06	(AX+ CX)	[L:8](0 6 + 0 0)
14.	ADD EAX, EBX	; сложить с частичным произведением	06	(+ CF)	[L:9]CX = DX = 0, BX = AX = 6
15.	MOV [Z+4], EAX		0 4		[L:13] DX = 0, AX = $4(1 * 4)$
16.	ADC ECX, EDX		0 A	(AX + BX)	[L:14-15]
17.	MOV EAX, [X+4]		0 A	(+ CF)	[L:16] CX = 0
18.	MUL DWORD [Y+4]	; умножить старшие слова		(1 Cl)	
19.	ADD EAX, ECX	; сложить с частичным произведением	0 3		[L:18] DX = 1, AX = 3 $(1*3)$
20.	ADC EDX, 0	; и добавить перенос	03	(AX + CX)	[L:19]
21.	MOV [Z+8], EAX		03	(+ CF)	[L:20]
22.	MOV [Z+12], EDX		03A8		[L:21-22]
23.	ret	0	6		
		0 – результат умножен	ия, 6 – ре	зультат сложеі	RNH

Жирный шрифт (8, A, 0, 3) – сохранение результата [L:20] – номер строки кода

Команды сдвига перемещает все биты в поле данных либо вправо, либо влево, работая либо с байтами, либо со словами.

Каждая команда содержит два операнда:

первый операнд — **поле данных** — может быть либо регистром, либо ячейкой памяти;

второй операнд – счетчик сдвигов.

Его значение может быть равным 1, или быть произвольным. В последнем случае это значение необходимо занести в регистр **CL**, который указывается в команде сдвига. Число в **CL** может быть в пределах 0-255, но его практически имеющие смысл значения лежат в пределах 0-16.

Общая черта всех команд сдвига – установка **флага переноса**. Бит, попадающий за пределы операнда, сохраняется во флаге переноса.

Всего существует 8 команд сдвига: 4 команды обычного сдвига и 4 команды циклического сдвига.

команды логического сдвига вправо SHR и влево SHL; команды арифметического сдвига вправо SAR и влево SAL; команды циклического сдвига вправо ROR и влево ROL; команды циклического сдвига вправо RCR и влево RCL с переносом;

Команды циклического сдвига переносят появляющийся в конце операнда бит в другой конец, а в случае обычного сдвига этот бит пропадает.

Значение, вдвигаемое в операнд, зависит от типа сдвига.

При **логическом** сдвиге вдвигаемый бит всегда 0, **арифметический** сдвиг выбирает вдвигаемый бит таким образом, чтобы **сохранить знак** операнда.

Команды циклического сдвига с переносом и без него отличаются трактовкой флага переноса. **Первые** рассматривают его как **дополнительный 9-ый или 17-ый** бит в операции сдвига, а **вторые нет**.



MOV CL, 03 MOV AX, 10110111B; **10110111**

SHR AX, 1

SHR AX, CL

; 00001011

AX:

; **01011011**

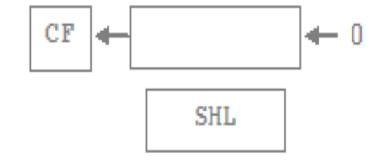
; Сдвиг вправо на 1 , CF = 1 ; Сдвиг вправо на 3, СF = 0

Первая команда SHR сдвигает содержимое регистра АХ вправо на 1 бит.

Выдвинутый в результате один бит попадает в флаг СГ, а самый левый бит регистра АХ заполняется нулем.

Вторая команда сдвигает содержимое регистра АХ еще на три бита.

При этом флаг СF последовательно принимает значения 1,1, 0, а в три левых бита в регистре АХ заносятся нули.



MOV CL, 04 AX: MOV AX, 10110111B; 10110111

SHL AX, 1

SHL AX, CL

; **01101110**

; Сдвиг влево на 1 , CF = 1 ; Сдвиг влево на 4, CF = 0 ; 11100000



MOV CL, 03 AX: MOV AX, **10110111B** ; **10110111**

; **11111011**

; **00110111**

; **00011011**

; 00000011

; **11011011**

; Сдвиг вправо на 1, CF = 1

; Сдвиг вправо на 3, СF = 0

; Сдвиг вправо на 1, CF = 1

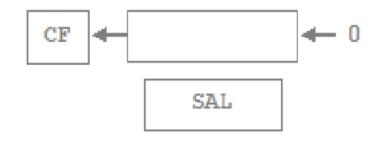
- ; Сдвиг вправо на 3, СF = 0

Команда **SAR** имеет важное отличие от команды **SHR**: Для заполнения левого бита используется знаковый бит. Таким образом, положительные и отрицательные величины сохраняют свой знак.

MOV AX, **00110111B** SAR AX, 1 SAR AX, CL

SAR AX, CL MOV CL, 03

SAR AX, 1



MOV CL, 04 AX:

SAL AX, CL

MOV AX, 10110111B; **10110111**

SAL AX, 1 ; **01101110** ; Сдв

; **01101110** ; Сдвиг влево на 1 , CF = 1 ; **11100000** ; Сдвиг влево на 4, CF = 0

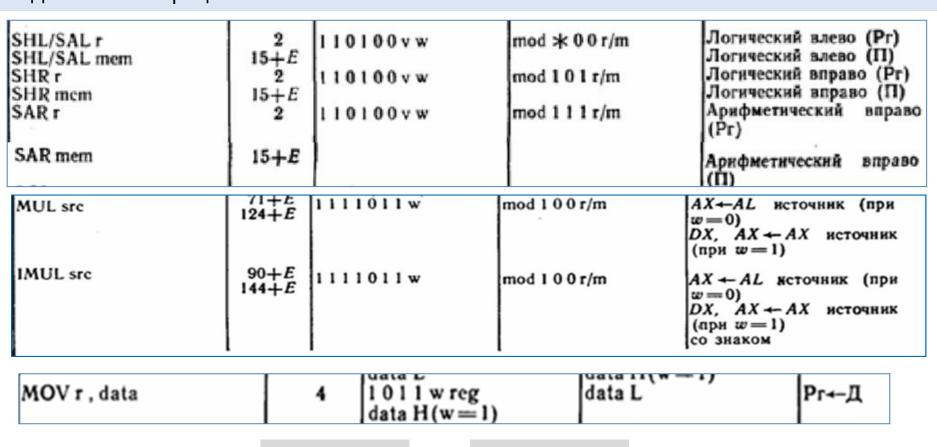
При сдвигах влево правые биты заполняются нулями. Таким образом, результат команд сдвига **SHL** и **SAL** идентичен.

SHL/SAL r SHL/SAL mem SHR r SHR mem SAR r		15+E 2 15+E		mod # 0 0 mod 1 0 1 r mod 1 1 1 r	/m	Логический влево (Pr) Логический влево (П) Логический вправо (Pr) Логический вправо (П) Арифметический вправо (Pr)		
SARm	nem	15+E				Арифметический вправо (П)		
D0	SAL <i>r/m8</i> ,1	•	фметический сдвиг <i>r/I</i> <i>8 = r/m8 *</i> 2)	т8 влево	8086	sal al,1		
D2	SAL r/m8,CL	•	фметический сдвиг <i>r/i</i> 8 = <i>r/m8</i> * 2^CL)	т8 влево	8086	sal ah,cl		
C0	SAL r/m8,imm8	•	фметический сдвиг <i>r/l</i> 8 = r/m8 * 2^imm8)	т8 влево	8086	sal dh,4		
D1	SAL <i>r/m16</i> ,1	•	фметический сдвиг <i>r/i</i> 16 = r/m16 * 2)	т16 влево	8086	sal ax,1		
D3	SAL r/m16,CL	-	фметический сдвиг <i>r/i</i> 16 = <i>r/m16</i> * 2^CL)	т16 влево	8086	sal ax,cl		
C1	SAL r/m16,imm8	Ари	фметический сдвиг <i>r/l</i>	т16 влево	8086	sal dx,4		

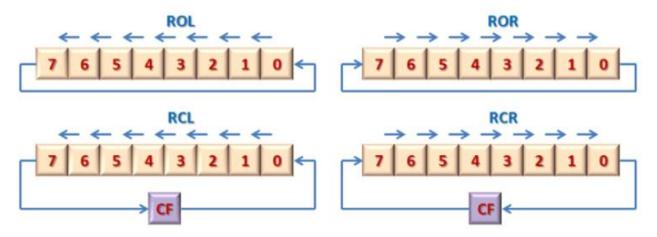
 $(r/m16 = r/m16 * 2^imm8)$

Сдвиг влево часто используется для **удваивания** чисел, а сдвиг вправо - для **деления** на **2**.

Эти операции осуществляются значительно **быстрее**, чем команды умножения или деления. Деление пополам нечетных чисел (например, 5 или 7) образует меньшие значения (2 или 3, соответственно) и устанавливает флаг CF в 1. Кроме того, если необходимо выполнить сдвиг на 2 бита, то использование двух команд сдвига более эффективно, чем использование одной команды с загрузкой регистра CL значением 2.



SAL AX, 1; 2 MOV CL, 2; 4 SAL AX, 1; 2 SAL AX, CL; 2



Циклический сдвиг представляет союои операцию сдвига, при которои выдвинутыи бит занимает освободившийся разряд.

Команды циклического сдвига:

ROR	 Циклический сдвиг вправо
ROL	 Циклический сдвиг влево
RCR	 Циклический сдвиг вправо с переносом
RCL	 Циклический сдвиг влево с переносом

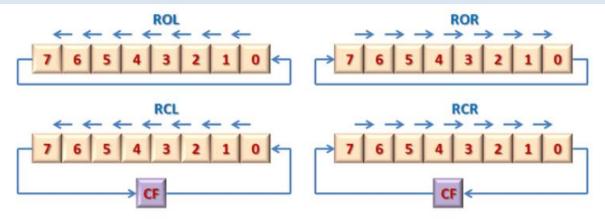
MOV CL, 03 BX: MOV BX, 10110111B ; 10110111 ROR BX, 1 ; **11011011** ; Сдвиг вправо на 1 ROR BX, CL ; **01111011** ; Сдвиг вправо на 3

Первая команда **ROR** при выполнении циклического сдвига переносит правый единичный бит регистра **BX** в освободившуюся левую позицию. Вторая команда **ROR** переносит таким образом три правых бита.

MOV CL, 04 BX: MOV BX, 10110111B ; 10110111

ROR BX, CL

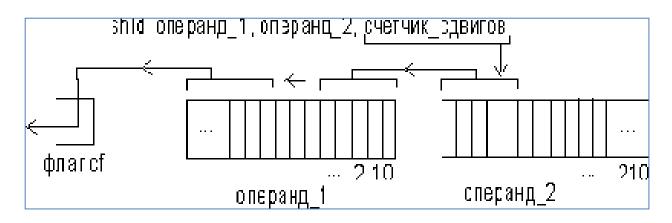
; **01111011** ; Сдвиг вправо на 4



RCL / RCR — аналоги для SHL / SHR, но используют дополнительный (9й) бит, как ADC для ADD.

```
MOV CL, 3
MOV BX, 10110111B
; 10110111
MOV AX, 0000000B
; 00000000
SHL BX, 1
; 10110110 ; CF = 1
RCL AX, 1
; 00000001
; RCL AX, CL
; 00000100
```

SHLD операнд_1, операнд_2, счетчик_сдвигов — сдвиг влево двойной точности. Команда shld производит замену путем сдвига битов операнда **операнд_1** влево, заполняя его биты справа значениями битов, вытесняемых из **операнд_2 с**огласно схеме. Количество сдвигаемых бит определяется значением **счетчик_сдвигов**, которое может лежать в диапазоне **0...31**. Это значение может задаваться непосредственным операндом или содержаться в регистре **cl.** Значение **операнд_2** не изменяется.



pole I dd 0b21187f5h

mov

shld

shl

eax, pole 1

SHRD операнд_1,операнд_2,счетчик_сдвигов — сдвиг вправо двойной точности. Команда производит замену путем сдвига битов операнда **операнд_1** вправо, заполняя его биты слева значениями битов, вытесняемых из **операнд_2**. Количест

заполняя его биты слева значениями битов, вытесняемых из **операнд_2**. Количество сдвигаемых бит определяется значением **счетчик_сдвигов**, которое может лежать в диапазоне **0...31**. Это значение может задаваться непосредственным операндом или содержаться в регистре **cl**. Значение **операнд_2** не изменяется. .data

pole_h dd 45ff6711h
.code
;...
.386
mov cl,16 ;загрузка счетчика сдвига в cl

pole_h, eax, cl ; pole_h=6711b211h

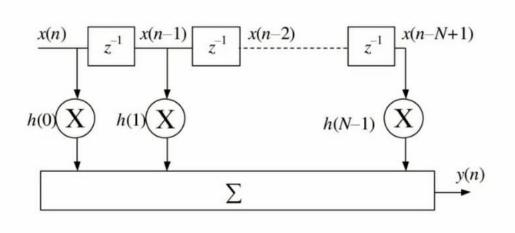
pole I, cl ; pole I=87f50000h,

8_	110100vw	mod 0 0 0 r/m	Циклический влево (Рг)
20+E	110100	1001-4-	Циклический влево (П)
20+E	110100VW	mod 0 0 1 r/m	Циклический вправо (Рг) Циклический вправо (П)
8	110100vw	mod 0 1 0 r/m	Циклический через CF
20+E			влево (Рг) Циклический через СF
8	110100vw	mod 0 1 1 r/m	влево (П) Циклический через <i>CF</i>
20+E	1		вправо (Pr) Циклический через CF
	20+E 8 20+E 8 20+E 8	20+E 8 110100vw 20+E 8 110100vw 20+E 8 110100vw	20+E 8 110100vw mod 011r/m 20+E 8 110100vw mod 011r/m

11.1000.0111.0010 = 0x3872

Нерекурсивный фильтр (КИХ)

$$y(n) = \sum_{m=0}^{N-1} h(m)x(n-m)$$



Цифровой фильтр с конечной импульсной характеристикой

	Десятичное	HEX	BIN	BCD
	0	0	0000	0000
Двоично-десятичный код отличается от	1	1	0001	0001
шестнадцатеричной системы тем, что он	2	2	0010	0010
использует только первые десять	3	3	0011	0011
комбинаций.	4	4	0100	0100
	5	5	0101	0101
Значения BCD приведены в таблице.	6	6	0110	0110
	7	7	0111	0111
В BCD используются только первые 10	8	8	1000	1000
комбинаций, которыми можно закодировать	9	9	1001	1001
10 цифр от 0 до 9.	10	Α	1010	Запрещено
Остальные комбинации в BCD являются	11	В	1011	Запрещено
запрещёнными.	12	С	1100	Запрещено
	13	D	1101	Запрещено
	14	E	1110	Запрещено
	15	F	1111	Запрещено

Преимущества

- 1.Удобно использовать для вывода на индикаторы с одной цифрой. Например, в часах каждый индикатор отображает десятичное число в двоично-десятичной системе (от 0 до 9).
- 2.Упрощён вывод чисел на индикацию вместо последовательного деления на 10 требуется просто вывести на индикацию каждый полубайт. По этой же причине проще ввод данных с цифровой клавиатуры.
- 3.Для **дробных чисел** (как с фиксированной, так и с плавающей запятой) при переводе в человекочитаемый десятичный формат и наоборот не теряется точность.
- 4.Упрощены умножение и деление на 10, а также округление.
- По этим причинам двоично-десятичный формат применяется в калькуляторах и других устройствах, которые выводят данные на семисегментные или другие индикаторы, где каждый отдельный индикатор отображает только одну цифру.

Недостатки

- 1.Требует больше памяти.
- 2.Усложнены арифметические операции.

значение **0110**.

Так как в BCD данных используются только 10 возможных комбинаций 4-х битового поля вместо 16, существуют запрещённые комбинации битов. Поэтому, при сложении и вычитании чисел BCD действуют следующие правила:

1. При сложении двоично-десятичных чисел каждый раз, когда происходит перенос бита в старший полубайт, необходимо к полубайту, от которого произошёл перенос, добавить поправочное значение $\mathbf{0110} = \mathbf{6}_{10} = (1\mathbf{6}_{10} - 1\mathbf{0}_{10})$ - разница количеств комбинаций полубайта и используемых значений, то есть всего комбинаций в тетраде 16, из них разрешённых 10, а запрещенных 6.

2. При сложении двоично-десятичных чисел каждый раз, когда встречается недопустимая для полубайта комбинация (число, большее 9), необходимо к каждой недопустимой комбинации добавить поправочное значение **0110** с

разрешением переноса в старшие полубайты.

3. При вычитании двоично-десятичных чисел, для каждого полубайта, получившего заём из старшего полубайта, необходимо провести поправку, отняв

Пример операции сложени

Пример операции сложения двоично-десятичных чисел:

Требуется: Найти число X = Y + Z, где Y = 0929, Z = 1538

Решение: Представим числа Y и Z в двоично-десятичной форме:

Y = 929 (DEC) = 0000 1001 0010 1001 (BCD)

Z = 1538 (DEC) = 0001 0101 0011 1000 (BCD)

Ответ: 2467

2. Двоично-десятичная арифметика Суммируем числа Y и Z по правилам двоичной арифметики:

0000 1001 0010 1001 (929)+ 0001 0101 0011 1000 (1538)

**

= 0001 **1110** 0110 0001 - Двоичная сумма (7777) **0110** - Поправка (по **правилу 1** и **правилу 2**) 0110

0010 0100 0110 0111 - cymma BDC (2467)

Красным жирным в сумме выделены запрещённые комбинации. Синим жирным выделены поправки по правилу 2.

* — тетрада, из которой был перенос в старшую тетраду ** — тетрада с запрещённой комбинацией битов (в сумме)

Чёрным жирным выделены поправки по правилу 1.

1	0	1	2	ا 3	ι 4	լ 5	۱6	լ 7	ı 8 ı	9	l A	_I B	C	l D	ıΕ	ı F
0	NUL	SOH	STX	ETX	EOT	ENQ	ACK	BEL	BS	HT	LF	VT	FF	CR	S0	SI
1	DLE	DC1	DC2	DC3	DC4	NAK	SYN	ETB	CAN	EM	SUB	ESC	FS	GS	RS	US
2		Ţ	11	#	\$	%	&	1	()	*	+	,	•	•	/
3	0	1	2	3	4	5	6	7	8	9		;	<	=	>	?
4	0	Α	В	С	D	E	F	G	Н	I	J	K	L	M	N	0
5	Р	Q	R	S	Т	U	V	W	Х	Υ	Z	I	١	1	^	<u></u>
6	\	а	b	С	d	е	f	g	h	i	j	k	ι	m	n	0
7	р	q	r	S	t	u	V	W	х	у	Z	{		}	~	DEL

```
; A = 4 + 8
MOV BX, 4
MOV AX, 8
ADD AX, BX ; AX = 12 = 0x0C
; A = '4' + '8'
MOV BX, '4'
                 ; 0x34
MOV AX, '8'
                ; 0x38
                ; AX = 108 = 0x6C // He '12' = 0x3132
ADD AX, BX
```

AAA (ASCII Adjust for Addition - коррекция для сложения ASCII-кода) **AAD** (ASCII Adjust for Division - коррекция для деления ASCII-кода) **AAM** (ASCII Adjust for Multiplication - коррекция для умножения ASCII-кода) **AAS** (ASCII Adjust for Subtraction - коррекция для вычитания ASCII-кода)

Синтаксис: ААА

Операнды: Нет

Назначение: ASCII-коррекция после сложения

Флаги: Флаги CF и AF устанавливаются в 1, если произошел перенос из AL в AH, в противном случае они равны нулю. Значения флагов OF, SF, ZF и PF не определены.

Комментарий: Команда ААА корректирует сумму двух неупакованных двоичнодесятичных чисел в регистре AL. Если коррекция приводит к десятичному переносу, регистр АН увеличивается на 1.

Эту команду лучше использовать сразу после команды сложения двух таких чисел.

Примеры:								
mov	ax,0004h							
add	ax,0008h	;AX=000 C h						
aaa		;AX=0 1 0 2 h						

Примеры:

mov ax,0034h add ax,0038h

add ax,0038h ;AX=006**C**h aaa ;AX=0**1**0**2**h add ax, 0x3030 ; AX=3132h

AAS Синтаксис:

2. Двоично-десятичная арифметика

Нет **Назначение**: ASCII-коррекция после вычитания

Операнды:

Ограничения:

mov ax, 0101h

06h

sub al,

Aas

Флаги: Флаги CF и AF устанавливаются в 1, если произошел заем из AL в AH, в противном

случае они равны нулю. Значения флагов OF, SF, ZF и PF не определены.

Примеры:

Нет

приводит к займу, регистр АН уменьшается на 1.

;AX=01FBh

;AX=0005h

Комментарий: Команда AAS корректирует разность двух неупакованных двоично-

десятичных чисел в регистре AL сразу после команды SUB или SBB. Если операция

mov sub

aas

ax, 0x34

mov

sub

aas

ax, 0x38

al, 0x34; AX=04h

;AX=04h

al, 0x38 ;AX=00FCh ;AX=FF06h = -4 (! dec)

Нет Операнды:

Синтаксис:

AAM

Назначение: ASCII-коррекция после умножения **Флаги**: Флаги SF, ZF и PF устанавливаются в соответствии с результатом. Значения флагов

mov

mov

OF, AF и CF не определены. Комментарий: Команда ААМ корректирует результат умножения неупакованных

двоично-десятичных чисел, который находится в регистре АХ после выполнения команды MUL, преобразовывая его в пару неупакованных двоично-десятичных чисел в регистрах AH и AL.

Ограничения: Нет

Примеры:

al,05h bl,05h

ASCII !!!

bl ;AX=0019hmul :AX=0205haam

CUHTAKCUC: AAD

Операнды: Нет

Назначение: ASCII-коррекция перед делением

Флаги: Флаги SF, ZF и PF устанавливаются в соответствии с результатом. Значения флагов OF, AF и CF не определены.

Комментарий: Команда AAD выполняет коррекцию неупакованного двоичнодесятичного числа, находящегося в регистре AX, так, чтобы последующее деление привело к десятичному результату.

ASCII !!!

Ограничения: Нет

Примеры:

mov ax,0205h mov bl,05h aad ;AX=0019h = 25 dec div bl ;AX=0005h

DAA (Decimal Adjustment for Addition - десятичная коррекция для сложения) **DAS** (Decimal Adjustment for Subtraction - десятичн. коррекция для вычит.)

01020304h = 1234h

```
mov AL, 71H ; AL = 0x71h add AL, 44H ; AL = 0x71h + 0x44h = 0xB5h daa ; AL = 0x15h ; CF = 1 - перенос является частью результата 71 + 44 = 115
```

mov AL, 71H ; AL = 0x71h sub AL, 44H ; AL = 0x71h - 0x44h = 0x2Dh das ; AL = 0x27h ; CF = 0 - заем (перенос) является частью результата

DAA	4	00100111		со знаком AL ←скорректированное
DAS	4	00101111		AL (сложение, 2—10) AL ←скорректированное AL (вычитание, 2—10)
NAA	4	00110111		AL ←скорректированное AL (сложение, ASC11)
AAS	4	00111111		AL ←скорректированное AL (вычитание, ASCII)
AAM	83	11010100	00001010	АХ -скорректированное АХ (умножение)
AAD	60	11010101	00001010	АХ (деление)

Логические операции являются важным элементом в проектировании микросхем и имеют много общего в логике программирования.

Команды AND, OR, XOR и TEST - являются командами логических операций.

Эти команды используются для сброса и установки отдельных бит.

Все эти команды обрабатывают один байт или одно слово в регистре или в памяти, и устанавливают флаги CF, OF, PF, SF, ZF.

AND: Если оба из сравниваемых битов равны 1, то результат равен 1; во всех остальных случаях результат - 0.

OR: Если хотя бы один из сравниваемых битов равен 1, то результат равен 1; если сравниваемые биты равны 0, то результат - 0.

XOR: Если один из сравниваемых битов равен 0, а другой равен 1, то результат равен 1; если сравниваемые биты одинаковы (оба - 0 или оба - 1) то результат - 0.

TEST: действует как **AND-устанавливает** флаги, но не изменяет биты.

NOT – побитная инверсия

AND

0101

0011

0001

; AX = 0x55AA

OR

0101

0011

0111

Первый операнд в логических командах указывает на один байт или слово в регистре или
в памяти и является единственным значением, которое может изменятся после
выполнения команд.

XOR

0101

0011

0110

Пример:	

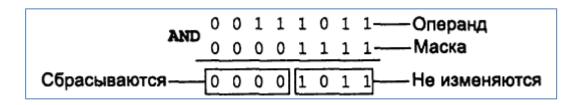
MOV ax, 0xAA55;

Результат:

NOT ax

AND: Если оба из сравниваемых битов равны 1, то результат равен 1; во всех остальных случаях результат - 0.

X	Y	X^Y
0	0	0
0	1	0
1	0	0
1	1	1



AND AX, 111b; Остаток от деления на 2^3

OR: Если хотя бы один из сравниваемых битов равен 1, то результат равен 1; если сравниваемые биты равны 0, то результат - 0.

X	Y	X∨Y
0	0	0
0	1	1
1	0	1
1	1	1

OR	0							
31.	0	0	0	0	1	1	1	1
Не изменяются——	0	0	1	1	1	1	1	1Устанавливаются

mov dl, 5

OR 0 0 0 0 0 1 0 1 05h 0 0 1 1 0 0 0 0 30h 0 0 1 1 0 1 0 1 35h, '5'

or dl, 30h ; Преобразуем в ASCII-код

; Двоичное число

С помощью команды OR можно определить, какое значение находится в регистре (отрицательное, положительное или нуль). Для этого вначале нужно выполнить команду OR, указав в качестве операндов один и тот же регистр, например:

OR AX, AX

Флаг	Флаг	Значение
нуля (ZF)	знака (SF)	числа
0	0	Больше
		нуля
1	0	Равно
		нулю
0	1	Меньше
		нуля

XOR: Если один из сравниваемых битов равен 0, а другой равен 1, то результат равен 1; если сравниваемые биты одинаковы (оба - 0 или оба - 1) то результат - 0.

X	Y	$X \oplus Y$	$(X \bigoplus Y) \bigoplus Y$
0	0	0	0
0	1	1	0
1	0	1	1
1	1	0	1

Операция ИСКЛЮЧАЮЩЕГО ИЛИ обладает свойством реверсивности — если ее выполнить дважды с одним и тем же операндом, то значение результата инвертируется. Как показано в табл. 6, если два раза подряд выполнить операцию ИСКЛЮЧАЮЩЕГО ИЛИ между битами X и Y, то в результате получится исходное значение бита X.

BSF операнд_1,операнд_2 (Bit Scaning Forward) - сканирование битов вперед. Команда просматривает (сканирует) биты операнд_2 от младшего к старшему (от бита 0 до старшего бита) в поисках первого бита, установленного в 1. Если таковой обнаруживается, в операнд_1 заносится номер этого бита в виде целочисленного значения. Если все биты операнд_2 равны 0, то флаг нуля zf устанавливается в 1, в противном случае флаг zf сбрасывается в 0.

mov al, 02h bsf bx,al; bx=1

BSR операнд_1,операнд_2 (Bit Scaning Reset) — сканирование битов в обратном порядке.

Команда просматривает (сканирует) биты операнд_2 от старшего к младшему (от старшего бита к биту 0) в поисках первого бита, установленного в 1. Если таковой обнаруживается, в операнд_1 заносится номер этого бита в виде целочисленного значения.

При этом важно, что позиция первого единичного бита слева отсчитывается все равно относительно бита 0. Если все биты операнд_2 равны 0, то флаг нуля zf устанавливается в 1, в противном случае флаг zf сбрасывается в 0.

mov al, 02h bsr bx, al ; bx=1

ВТ операнд, смещение_бита (Bit Test) — проверка бита. Команда переносит значение бита в флаг cf.

bt ах, 5 ;проверить значение бита 5

and ax, 00100000b ;проверить значение бита 5

BTS операнд, смещение_бита (Bit Test and Set) — проверка и установка бита.

Команда переносит значение бита в флаг cf и затем устанавливает проверяемый бит в 1.

```
mov ax, 10 bts pole, ax ;проверить и установить 10-й бит в pole
```

```
and ax, 0x400 ;проверить значение бита 10 ; ... or ax, 0x400 ; установить значение бита 10
```

BTR операнд, смещение_бита (Bit Test and Reset) — проверка и сброс бита. Команда переносит значение бита в флаг cf и затем устанавливает этот бит в 0.

```
mov ax, 10
btr pole, ax ;проверить и сбросить 10-й бит в pole
```

```
and ax, 0x400 ;проверить значение бита 10 ; ... mov bx, 0x400 not bx and ax, bx ; сбросить значение бита 10
```

BTC операнд, смещение_бита (Bit Test and Convert) — проверка и инвертирование бита.

Команда переносит значение бита в флаг cf и затем инвертирует значение этого бита.

```
mov ax, 10
btc pole, ах ;проверить и инвертировать 10-й бит в pole
and ax, 0x400 ;проверить значение бита 10
; ...
mov bx, 0x400
not bx
and ax, bx ; сбросить значение бита 10
; ...
or ax, 0x400 ; установить значение бита 10
```

ANDrl,r2		001000dw		D- D- 4 D-
AND	0,00	001000aw	mod reg r/m	Pr-Pr∧Pr
AND r, mem	9+E	1	1	$Pr \leftarrow Pr \wedge \Pi$
AND mem , r	16+E	I .	1	$\Pi \leftarrow \Pi \wedge Pr$
AND r, data	4	1000000w	mod 1 0 0 r/m	Pr←Pr∧Д
	- 1	data L	data H(w=1)	
AND mem , data	17+E		,	П←П∧Д
AND a, data	4	0010010w	data L	$A \leftarrow A \wedge A$
		data H(w=1)		
OR r1 , r2	3	000010dw	mod reg r/m	$P_{\Gamma} \leftarrow P_{\Gamma} \vee P_{\Gamma}$
OR r, mem	9+E		1100 106 1/111	Pr←Pr∨Π
OR mem , r	16+E	i	1	
OR r. data	4	1000000w	mod 0 0 1 r/m	Рг←Рг∨Д
	1	data L	data H(w=1)	
OR mem, data	17+E	June 2	data ii(# - i)	п⊷п∨д
	1172	0000110-	1	
OR a , data	4	0000110w	data L	A←A∨Д
XOR r1 , r2		001100dw		Day Day Da
YOR	3	Journooaw	mod reg r/m	Pr+Pr+Pr
XOR r, mem	9+E	1		$Pr \leftarrow Pr + \Pi$
XOR mem, r	16+E	1	1	$\Pi \leftarrow \Pi + \Pi r$
XORr, data	4	1000000w	mod 1 1 0 r/m	$Pr \leftarrow Pr + D$
	1 -	data L	data H(w=1)	

			Флаги	COCTOR	RHR	
Қоманды	OF	CF	AF	SF	ZF	₽ F
MUL IMUL DIV IDIV DAA DAS AAA AAS AAM AAD	+,,,,,	+ + + + + + + + + + + + + + + + + + + +	. + + .	+ + +	+ +	+ + +
AND OR XOR TEST	0	0	3	+	+	+
SHL SHR SHL SHR SAR ROL ROR RCL RCR ROL ROR RCL RCR	+70+7	+++++	? -	+++	+++1	+++1-

```
2. Двоично-десятичная арифметика
  section .data
             msg db '186'
             num dw 0
  section .text
  global CMAIN
  CMAIN:
             xor eax, eax
             xor ebx, ebx
             mov bl, byte [msg + 2]
             sub bl, 0x30
             mov al, byte [msg + 1]
             sub al, 0x30
             mov cl, 10
             mul cl
             add bx, ax
              mov al, byte [msg]
             sub al, 0x30
             mov cl, 100
```

mul cl

add bx, ax

mov [num], bx

CO A8 E0 01

IP адрес: 192.168.224.1 Маска: 255.255.255.0 (/24)

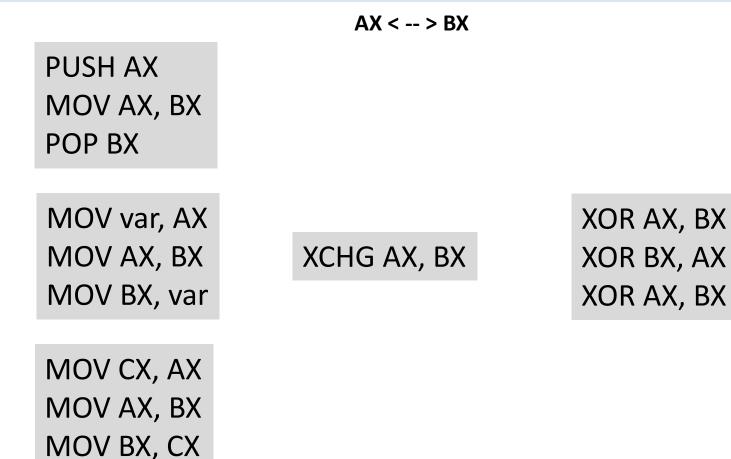
CO A8 E0 01 **AND** FF FF FF 00 == C0 A8 E0 00

CO A8 E0 02 **AND** FF FF FF 00 == C0 A8 E0 00

CO A8 E0 03 **AND** FF FF FF 00 == C0 A8 E0 00

CO A8 **E1** 03 **AND** FF FF FF 00 == C0 A8 E1 00 != C0 A8 E0 00 (!!!)

Активные маршруты:				
Сетевой адрес	Маска сети	Адрес шлюза	Интерфейс	Метрика
0.0.0.0	0.0.0.0	192.168.1.1	192.168.1.2	25
127.0.0.0	255.0.0.0	On-link	127.0.0.1	306
127.0.0.1	255.255.255.255	On-link	127.0.0.1	306
127.255.255.255	255.255.255.255	On-link	127.0.0.1	306
192.168.1.0	255.255.255.0	On-link	192.168.1.2	281
192.168.1.2	255.255.255.255	On-link	192.168.1.2	281
192.168.1.255	255.255.255.255	On-link	192.168.1.2	281
192.168.56.0	255.255.255.0	On-link	192.168.56.1	266
192.168.56.1	255.255.255.255	On-link	192.168.56.1	266
192.168.56.255	255.255.255.255	On-link	192.168.56.1	266
224.0.0.0	240.0.0.0	On-link	127.0.0.1	306
224.0.0.0	240.0.0.0	On-link	192.168.56.1	266
224.0.0.0	240.0.0.0	On-link	192.168.1.2	281



MOV r, data

SUB r1 , r2

SUB r, mem

MOV AX, 0

001010dw

 $_{9+E}^{3}$

1 0 1 1 w reg data H(w=1)

SUB AX, AX	
•	

data L

mod reg r/m

Рг≁-Д

Pr←Pr—Pr

Рг⊶-Рг—П

XOR AX, AX

XOR r1, r2 3 001100 d w mod reg r/m Pr+Pr+Pr

Спасибо