



Laboratório 2

- ULA e FPULA -

Objetivos:

- Introduzir ao aluno a Linguagem de Descrição de Hardware Verilog;
- Familiarizar o aluno com a plataforma de desenvolvimento FPGA DE2 da Altera e o software QUARTUS-II;
- Desenvolver a capacidade de análise e síntese de sistemas digitais usando HDL;

1) (1.0) Implementação de um driver para display de 7 segmentos

- (0.0) Crie um novo diretório e projeto Verilog (display). Inclua o arquivo do decodificador (decoder7.v). Lembre-se de definir o novo projeto conforme descrito no arquivo Set.txt e dicas em QuartusIiv2.txt
- (0.0) Realize a simulação funcional e temporal do projeto decodificador em forma de onda. Qual a máxima frequência de utilização deste componente?
- (0.0) Inclua o arquivo de teste (TopDE.v) com as interconexões com a placa DE2-70, sintetize e teste todas as operações para diversos valores de entrada. Para a apresentação da verificação do projeto, crie um canal para o seu grupo no YouTube e poste os vídeos de testes com os links no relatório. (Passos: Apresente o grupo e seus membros, o projeto a ser realizado e os testes solicitados);

2) (5.0) Unidade Lógico Aritmética de Inteiros:

- (0.0) Para a ULA MIPS32 fornecida, descreva suas funções e levante a tabela verdade de seus códigos de operação.
- (1.0) Verifique cada operação implementada por simulação de forma de onda.
- (1.0) Sintetize esta ULA na placa DE2-70 (TopDE) e comprove seu funcionamento. Filme o experimento e coloque no YouTube.
- (2.0) Levante os requisitos físicos necessários, isto é, número de elementos lógicos, tempos envolvidos e máxima frequência de clock utilizável da ULA e para cada operação separadamente.
- (1.0) Retire a instrução de divisão, sintetize novamente e levante o novos requisitos da ULA. Comente.

3) (5.0) Unidade Aritmética de Ponto Flutuante:

- (1.0) Para a FPULA MIPS fornecida, analise suas funções (MegaWizard Plug-In Manager Edit) indicando o número de ciclos de clocks necessários e obtenha a tabela verdade de seus códigos de operação.
- (1.0) Verifique cada operação por simulação de forma de onda.
- (1.0) Sintetize esta FPULA na placa DE2-70 e comprove seu funcionamento. Filme o experimento e coloque no YouTube.
- (2.0) Levante os requisitos físicos necessários, isto é, número de elementos lógicos necessários, número de ciclos, tempos envolvidos e máxima frequência de clock utilizável para a FPULA e para cada operação separadamente. Qual a operação que mais impacta em cada requisito físico?