# **软件详细设计**

在本文研发的基于ARM的海洋油气勘探水声探测系统软件中，

## 5.1 外部接口

介绍包括自定义协议及顶层业务逻辑在内的整体数据结构

### 5.1.1 传输协议

数据包的检测通过SAV来识别，SAV的固定构成为{6’h2A,6’h2A,6’h2A,6’h2B}，大小为4\*6bits，SAV不需要进行6bits转8bits操作，当检测到SAV后立刻启动6bits转8bits模块对输入6bits位宽数据进行转换，得到数据包主体。

数据包主体由头部和数据两部分组成。头部大小为12Bytes，包括2Bytes目的地址，2Bytes源地址，2Bytes长度信息，1Byte的方向信息，1Byte的端口信息，1Byte的功能选择信息，2Bytes的保留字节以及1Byte的头部CRC校验码。

IP内容主要区分广播包与IP指定包。广播包统一格式为255.255，IP指定包第1个字节固定为192，第二个字节确定节点地址。

IP信息表参照如下表所示：

|  |  |
| --- | --- |
| 具体意义 | IP(2Bytes) |
| 广播包 | 255.255 |
| IP指定包 | 192.XXX(0 - ?) |

Length中携带了后面Data部分的整体数据长度（不包括Data后面的CRC部分），由于目前已有最大数据包大小为中频节点1542Bytes，故Length的长度取2Bytes。

Direction内容确定硬件上双环路的数据包传输方向，内容解析如下表：

|  |  |
| --- | --- |
| 具体意义 | Direction(1Byte) |
| 左向 | 8’h01 |
| 右向 | 8’h02 |
| 双向 | 8’h03 |

Port中的内容用于软件内容的判断逻辑。

功能选择信息主要用来指示该包数据用于实现的功能，默认设置为数据包，其具体值与相应的功能对应如下表：

|  |  |
| --- | --- |
| 具体意义 | Function Select(1Byte) |
| 数据包 | 8’h00 |
| 延迟测量功能 | 8’h01 |
| 时钟切换 | 8’h03 |
| 时钟频率切换 | 8h04 |

保留字节2Bytes，均默认置1。当功能选择为时钟频率切换时，该保留字节代表将要切换的频率。

### 5.1.2 命令协议

### 5.1.3 数据协议



### 5.1.4 CPU与FPGA交互

数据包类型主要分为2种，一种是采样数据包，另一种是功能包。功能包主要实现延迟测量、时钟切换、时钟频率切换等功能。FPGA实现对数据包头部的解析以及CRC检验。根据解析结果，FPGA将数据包发送至相应模块进行后续处理：

* 若数据包为采样数据包，FPGA将该数据包通过AHB发送模块发送至M3，由软件去实现CRC32校验，校验成功后再由M3通过AHB总线发送至FPGA，loop至下一个节点。
* 若数据包为延迟测量包，对于延迟测量包，只有数据包头部，数据长度为0，FPGA若判定该数据包为延迟测量包，只需继续判定该数据包目标地址是否和本地地址相同。若相同，则FPGA立刻发送一个相同内容的回包；若不同，则loop至下一个节点。
* 若数据包为时钟频率切换数据包，对于时钟频率切换数据包其只有数据包头部，数据长度为0，FPGA若判定该数据包为时钟频率切换数据包，就可以直接获取相应频率切换值进行频率切换。同时将该数据包loop至下一个节点。
* 若数据包为时钟切换数据包，对于时钟切换数据包，其数据部分包含每个节点地址以及相应的延迟值。FPGA若判定该数据包为时钟切换数据包，应通过AHB发送模块将该数据包发送至M3，由软件去做数据部分的CRC32校验并获取相应的延迟值。CRC32校验成功之后再由M3通过AHB总线将数据发送至FPGA，loop至下一个节点。

根据以上分析，FPGA总体设计结构主要包括3部分，分别是LVDS数据收发模块，内部AHB总线传输模块以及相应的RAM缓存模块，其基本结构可参考下图：

### 5.1.5 CRC校验

对于包头部分，由单独的CRC校验码对包头进行单独的CRC校验。包头CRC校验采用CRC-8校验方式，因此包头CRC长度为1Byte。

数据部分则是网络包的主要内容，分为控制命令和实际采集数据，其长度不确定，但长度信息可以通过包头的Length值得到，同样，数据部分也有单独的CRC校验码用来进行数据部分的CRC单独校验。数据部分的CRC校验采用CRC-32校验方式，因此数据部分的CRC长度为4Bytes。

关于CRC校验，CRC分组码码组由信息码元和检验码元两部分构成，其中信息码元为当前数据包的原始数据，检验码元为软件通过CRC添加的拓展位，其结构如下图所示：

实现CRC校验拓展，需要生成一个二进制多项式作POLY，其与拓展位的关系为（拓展位的位数=生成多项式的位数 - 1）。而结合整体数据包的结构形式，其又符合另外一个公式：

CRC码的计算方式类似于模2除法，从高位部分开始，数据位与选择的多项式进行由高位到低位计算，每次计算所得到的余数过程通过按位异或的结果得到，之后作移位计算，计算结果可参考如下案例：

在FPGA完成该功能前，需要考虑以下两个公式：

最佳的考虑方式：保证带宽一定的使用率情况下，减少CRC部分所消耗的时间，从而确保传输不受到影响。

数据包数据部分的校验由软件实现，使用CRC-32校验方式，因此数据部分的CRC长度为4bytes。其实现原理和CRC-8类似。

## 5.2 系统主线



## 5.2 命令交互

### 5.2.1 命令接收模块

介绍节点从数据接收到发送整个流程



### 5.2.2 命令处理模块

介绍接受桥接命令，各模块间间交互流程，给出整个交互框图；



### 5.2.3 命令种类



## 5.3 数据交互

### 5.3.1 实现机制

### 5.3.2 乒乓缓存

### 5.3.3 数据采集发送模块

## 5.4 故障诊断

### 5.4.1 链路诊断

### 5.4.2 板内诊断

### 5.4.2.1 FPGA诊断

### 5.4.2.2 串口诊断

### 5.4.2.3 网络诊断

### 5.4.2.4 闪存诊断

### 5.4.2.5 内存诊断

## 5.6 本章小结