分类号 密级

UDC注1

**硕士专业学位论文**

**基于ARM的海洋石油探测数据传输系统**

**软件设计**

（题名和副题名）

**陈祖现**

（作者姓名）

**指导教师姓名**

**学 位 类 别 工程硕士**

**学 科 名 称 电子信息技术及仪器**

**研 究 方 向 嵌入式系统**

**论文提交时间 2017.12**

注1：注明《国际十进分类法UDC》的类号。

**声 明**

本学位论文是我在导师的指导下取得的研究成果，尽我所知，在本学位论文中，除了加以标注和致谢的部分外，不包含其他人已经发表或公布过的研究成果，也不包含我为获得任何教育机构的学位或学历而使用过的材料。与我一同工作的同事对本学位论文做出的贡献均已在论文中作了明确的说明。

研究生签名： 年 月 日

**学位论文使用授权声明**

浙江大学有权保存本学位论文的电子和纸质文档，可以借阅或上网公布本学位论文的部分或全部内容，可以向有关部门或机构送交并授权其保存、借阅或上网公布本学位论文的部分或全部内容。对于保密论文，按保密的有关规定和程序处理。

研究生签名： 年 月 日

# 致 谢

# 摘 要

**关键词：**海洋石油探测，ARM NXP，PCIe，数据传输，高速差分信号

# Abstract

II

**Key word:**

# 目 次

[致 谢 I](#_Toc500343295)

[摘 要 II](#_Toc500343296)

[Abstract III](#_Toc500343297)

[目 次 4](#_Toc500343298)

[1绪论 7](#_Toc500343299)

[1.1课题背景与意义 7](#_Toc500343300)

[1.2海洋油气地震勘探简介 8](#_Toc500343301)

[1.3国内外相关技术研究现状 9](#_Toc500343302)

[1.3.1国外研究现状 9](#_Toc500343303)

[1.3.2国内研究现状 10](#_Toc500343304)

[1.4课题研究内容 11](#_Toc500343305)

[1.5本文组织结构 12](#_Toc500343306)

[2相关技术介绍 14](#_Toc500343307)

[2.1嵌入式处理器 14](#_Toc500343308)

[2.1.1 嵌入式处理器概述 14](#_Toc500343309)

[2.1.2 Layerscape系列处理器 15](#_Toc500343310)

[2.1.3 LS1024A处理器 16](#_Toc500343311)

[2.2 PCIe和DMA 17](#_Toc500343312)

[2.3多核并行编程技术 19](#_Toc500343313)

[2.4 虚拟局域网 20](#_Toc500343314)

[2.5本章小结 22](#_Toc500343315)

[3 系统总体结构 23](#_Toc500343316)

[3.1 系统指标 23](#_Toc500343317)

[3.1.1 系统目标 23](#_Toc500343318)

[3.1.2 总体指标 23](#_Toc500343319)

[3.2 系统整体结构 24](#_Toc500343320)

[3.2.1 船上系统 25](#_Toc500343321)

[3.2.2 网关系统 26](#_Toc500343322)

[3.2.3 数据采集系统 26](#_Toc500343323)

[3.3 本章小结 30](#_Toc500343324)

[4 系统总体设计 31](#_Toc500343325)

[4.1 系统硬件设计 31](#_Toc500343326)

[4.2 系统软件设计 31](#_Toc500343327)

[4.2.1 节点外部接口设计 31](#_Toc500343328)

[4.2.2 节点模块划分 31](#_Toc500343329)

[4.2.3 节点模块间接口设计 31](#_Toc500343330)

[4.3 本章小结 31](#_Toc500343331)

[5 数据采集系统软件详细设计 32](#_Toc500343332)

[5.1 重要数据结构 32](#_Toc500343333)

[5.2 主要处理流程 32](#_Toc500343334)

[5.2.1 主线程流程 32](#_Toc500343335)

[5.2.2 命令交互流程 32](#_Toc500343336)

[5.2.3 数据交互流程 32](#_Toc500343337)

[5.3 驱动设计（重点介绍） 32](#_Toc500343338)

[5.3.1 自定义协议 32](#_Toc500343339)

[5.3.2 NXP与FPGA交互设计 32](#_Toc500343340)

[5.4 故障诊断模块 32](#_Toc500343341)

[5.4.1 FPGA通信诊断 32](#_Toc500343342)

[5.4.2 串口通信诊断 32](#_Toc500343343)

[5.4.3 网络通信诊断 32](#_Toc500343344)

[5.4.4 闪存通信诊断 32](#_Toc500343345)

[5.4.5 内存通信诊断 32](#_Toc500343346)

[5.5 网络优化设计 32](#_Toc500343347)

[5.6 本章小结 32](#_Toc500343348)

[6 系统测试与结果 33](#_Toc500343349)

[6.1 测试环境 33](#_Toc500343350)

[6.2 测试内容与结果 33](#_Toc500343351)

[6.2.1 高速数据传输 33](#_Toc500343352)

[6.2.2 采集处理显示 33](#_Toc500343353)

[6.3 本章小结 33](#_Toc500343354)

[7 总结和展望 34](#_Toc500343355)

[7.1 总结 34](#_Toc500343356)

[7.2 展望 34](#_Toc500343357)

[参考文献 35](#_Toc500343358)

[附 录 36](#_Toc500343359)

# 1绪论

## 1.1课题背景与意义

随着现代化工业的迅速发展，能源已经成为现代化发展不可或缺的一部分，而石油在能源中又占领着举足轻重的地位。我国经济的处于高速发展，对石油的需求也越来越大，石油需求的缺口已经逐渐影响到我国常规能源结构的战略安全。为了缓解石油能源的紧缺，我国在积极寻找国外石油资源的同时，也加大了国内石油的勘测和开发。据2017年《国际石油经济》数据统计，自2000-2017年全世界新增加的油气中有70%以上来自海洋。另外，在深海区域中发现的油气占全世界新增能源的50%以上，这充分说明深海区域内的油气储藏量已经成为当下能源的主要承载者。

中国具有十分广阔的海域，也具有十分丰富的海洋油气资源储藏量，潜力巨大。在我国南海区域，有着被称为第二个波斯湾的海洋油气积聚区，与波斯湾，欧洲北海和墨西哥湾并称为世界四大海洋油气积聚区。然而，截至目前，主要的海洋油气勘测技术及设备依旧掌握在外国人手中，进口国外的海洋油气勘测设备需要支付高昂的费用。因此，研究具有自主知识产权的海洋油气勘测技术，生产具有自主知识产权的海洋油气勘测设备，打破国外海洋油气勘测技术垄断，实现我国在深海油气勘测技术领域的跨越式发展，具有重大意义。

迄今为止，人们发现的能在水中传播的能量主要是电磁波和声波，由于电磁波在水下衰减十分厉害，而声波根据频率的不同在水中远距离变化很大，例如自然地震产生的声波传输距离为100-5000km级别。因此，水声探测技术在海洋勘测技术领域中占有着非常重要的地位。地震勘探技术是水声探测技术的一种典型应用，也是目前海洋油气勘探的主流技术。海洋地震勘测设备主要由空气枪，拖曳线缆系统，电子控制系统组成。空气枪作为人工震源向海底发送声波，拖曳线缆系统种含有多个水听器及声波数据采集传输模块，电子控制系统负责拖曳线缆中水听器接收的声波数据的汇聚与记录。大型的海洋地震勘测设备中有数百个水听器，拖缆线阵的长度也是达到了数十千米。如何实现水听器数据的同步采集与传输是海洋地震勘测技术的关键。

所以在海洋油气勘测如此严峻的形势下，开发设计成熟、稳定、低成本的海洋地震勘测数据同步采集传输系统具有非常重要的工程价值。本文利用驱动编程技术，设计并开发了基于NXP ARM处理器的嵌入式同步数据采集传输系统，并设计出基于以太网协议修改的数据传输协议，实现了海洋地震勘测设备数据同步采集及高速传输功能。系统可靠，成本低，为实现大规模海洋油气勘测提供了可靠的解决方案，具有非常高的实用价值。

## 1.2海洋油气地震勘探简介

海洋地震勘探技术在原理和方法上，与陆地地震勘探技术相同，但由于海洋环境较陆地环境更为恶劣，海上地震勘探技术相比于陆地地震勘探技术有所区别，主要体现在导航定位系统、震源系统和地震波接受方法三个方面。由于海上情况的特殊性，必须选择高精度的导航定位系统。就目前而言，主要的导航定位技术可分为GPS卫星导航定位、激光定位和水声探测定位等。海上导航定位技术已经发展成为一整套成熟的技术可随时为海洋油气勘探提供船只、震源和水听器的准确位置，极大的提升了海洋油气勘探的定位精度，改善了勘探效率。

在海洋地震勘探技术中，震源也和陆地地震勘探技术也有所差别，海洋地震勘探并非炸药震源，而是采用空气枪、蒸汽枪、电火花等非炸药震源产生地震波，其中主要运用空气枪作为震源，运用比例占95%以上。

另外，在地震波的接收方式上，海洋地震勘探也与陆地地震勘探有所区别，海洋地震勘探采用船只拖着一条长拖缆（等浮电缆）的形式进行采集。船拖着等浮电缆在海上航行，等浮电缆上装置着一定数量的水鸟装置用于控制等浮电缆的深度，接收地震波的传感器以及数据采集传输节点按照指定的排列方式分布在等浮电缆中。

当地震勘探船只在海上进行勘探作业时，拖着等浮电缆以一恒定速率沿着预先设定好的测试航线前行，根据测试航线上预先设定好的炮点开启震源发出地震波，一般设置两炮点之间间距相同。由于上船只在海上航行速率恒定，所以震源每次开启的事件也是等间隔的。另外，因为海洋上不像陆地上的情况会收到各种地形或者其它障碍物的影响，地震测试线路可以均匀分布，勘测过程就可以无间段的进行。用于接收水下采集的地震波数据的汇聚中心系统放置在船上，除此之外，地震船上还配备卫星导航定位系统，水鸟控制系统，分别用来进行船只的定位和等浮拖缆的深度控制。结合船上导航定位系统与水下等浮拖缆上的定位控制系统，可实现拖缆中不同数据通道的精确定位。

在处理流程上，海洋地震勘探与陆上地震勘探相同，主要也分为地震波数据的采集、传输、记录和解析四大环节。地震数据的采集就是震源发出地震波，水下采集传输系统接收地震波模拟信号，并对模拟信号进行放大、滤波和数字化处理；地震数据的传输是指按照一定的协议，将数据向上传输至船上的数据汇聚系统；数据的记录是指将数据汇聚系统接收到的数据包传至上位机，并按照一定格式存储在磁盘中；地震数据的解析就是将记录的地震波数据按照地震波相关原理解析成海底图纸结构剖面图等图像信息的形式，供富有经验的地质专家分析油气储藏情况。

采用拖缆式的海上油气地震勘探技术示意图如图1.x所示：

图1.x：海上油气地震勘探技术示意图

## 1.3国内外相关技术研究现状

从上个世纪70年代以来，水声探测技术广泛应用于水下目标检测，油气勘探，海洋资源开发等多个领域。在海洋油气勘探领域，存在着诸如电磁勘探，海底节点及海底电缆等技术，但是海底电缆由于其高精度的勘探水平，使得海洋地震勘探技术始终处于海洋油气勘探的主流地位。

### 1.3.1国外研究现状

从上世纪70年代起，海洋地震勘探技术陆续在国外兴起，经过几十年的发展，在全球范围内基本形成了以法国Schlumberger公司、serce1公司，美国ION公司、HTI公司为主导，其它公司依靠自身独特的优势寻找市场生存空间以及发展机遇的格局。

法国Schlumberger公司开发出的“Q-Marine”海上采集系统是目前世界上最先进的海洋地震勘测设备。该系统最多可同时拖曳20根等浮电缆，每根等浮电缆全长12km，以及配备4000多个水听器，总共可接收80000多个通道数据。同时，在水听器灵敏度、定位精确度、拖缆的可调节深度以及震源的强化控制成都等方面，大都处于当前全世界领先地位。该系统可提供质量无可比拟的海洋地震波数据。

美国ION公司，原名为美国I/O公司，在上世纪末，ION公司只能生产辅助型的海洋勘探设备，如今却已经成为世界第二大海洋地震勘探设备供应商。ION公司率先发明了当前最新的第六代海洋地震设备的核心技术——基于MEMs的全数字水听器。该公司之所以能够成功，与其都尖端的技术追求和产品性能多元化理念是分不开的。其生产的设备普遍用途广泛，可用于诸如油气勘探、环境监测等多个领域。

法国SERCEL公司也是目前全球领先的海洋地震勘探设备供应商之一，其最著名的海洋地震勘探设备以SEAL命名，SEAL系统主要包括由数据采集系统与设备通信接口组成的水下系统和由控制模块、显示模块组成的水上系统。SEAL系统的主要优势在于小型化，其水听器在拖缆上是线列排布的，拖缆缆体直径只有不到50mm，移动操作方便，系统结构灵活度高。目前SERCEL公司最新的SEAL系统设备型号是Seal428。

美国HTI公司提供的海洋油气勘探系统以SeaMUX命名，该系统采用22AWG双绞线信号传输线，并且其设计的拖缆为双向连接模型，方便的同时也增加了数据传输的鲁棒性。

除此此外，美国FairField，加拿大Geo-X等几家公司也推出了各具特色的相关产品。表1.1列出了4个主导公司的设备及相关的产品特点。

表1.1 部分国外公司产品

|  |  |  |  |
| --- | --- | --- | --- |
| 公司 | 产品型号 | 最大通道数 | 产品特点 |
| Schlumberger | Q-Marine | 80,000（多缆） | 精确度高，可控性强 |
| ION | DigiSTREAMER | 19,200（多缆） | 精度高，用途广泛 |
| SERCEL | Sentinel | 1260 | 小型化，操作方便 |
| HTI | SealMUX | 960 | 强大的鲁棒性 |

### 1.3.2国内研究现状

我国海洋石油勘探技术起步较晚，在上世纪80年代，我国在海洋油气地震勘探领域实现从无到有的重大突破。1973年，我国引进了第一台海洋地震勘探设备——SN338B勘探仪。1999年，引进美国Fairfied公司的BOX海洋地震勘探数据采集传输系统。这是一套具备1800个水声通道的水下地震数据采集传输系统，在当时已经十分先进，但同时也付出了极为高昂的费用。

进入新世纪后，随着国务院对“908专项”的正式批准，我国掀起了海洋资源开发技术研究热潮，国内越来越多的高等院校及研究所开始进行海洋油气勘探设备——拖曳式水声探测系统的相关研究。包括水听器、数据传输速率以及传输距离等方面进行研究。在水听器方面，清华大学的廖延彪教授使用PGC光纤发明了干涉型水听器，该水听器相比于传统的压电式水听器具备灵敏度更高，探测范围更广的优点，能够实现对微弱海洋地震信号的检波；国防科技大学的胡永明教授使用滤波技术，实现光纤水听器的高混叠抵抗力[14]。在数据采集传输系统方面，中科大的宋克柱教授使用型数模转换器（ADC）和流水线式的结构优化了地震数据的传输距离以及天津大学的段发阶教授研发了基于LVDS的传输方式，实现了鲁棒却较高速的水声数据传输。除此之外，国内还有许多其它科研单位对水声探测技术进行研究，也取得非常不错的成果。但是，总的来说，我国的海洋水声探测技术依旧处于初步阶段，与国外大部分海洋油气勘探方面非常成熟的公司所生产的设备相比，在性能在还是存在很大的差距。

## 1.4课题研究内容

本文研究开了一个基于ARM架构的NXP LS1024处理器的海洋油气勘探数据采集传输系统。该系统实现了水下声学数据的实时采集、稳定高速的远距离传输和各种逻辑业务处理；研究及设计的内容主要可分为以下几个方面：为了使系统更加趋于小型化，简易操作，设计了基于以太网协议修改的自定义数据传输协议；并针对海洋油气勘探系统故障检测繁杂问题，专门设计了故障诊断系统，方便前期调试及后期维护。

1. 研发基于以太网修改的自定义传输协议

为了获取高清晰度的海底地质情况，需要增加海洋地震声波的采样，这无疑会增加整个系统数据传输的负担，传统的百兆以太网传输协议已经不能满足需求，而千兆以太网需要传输的链路是百兆以太网的两倍，不利于系统小型化，基于此本文研究设计了基于以太网修改的自定义数据传输协议，在不增加数据传输链路的前提下，加快数据传输熟虑，完美的负载了高密度的水下声学数据传输。

2. 实现处理器与FPGA之间的高速通信

海洋水声采样数据通过RS485串口传至LS1024A处理器，这些大量的水声采样数据需要从处理器传至FPGA，再由FPGA的SerDES接口发送出去。为了实现LS1024A处理器与FPGA之间的高速数据通信，同时降低采集传输系统在LS1024A处理器与FPGA数据传输上的耗时，本文使用了PCIe技术、DMA技术以及Linux编程技术，并结合GPIO中断的异步通信机制，设计了处理器与FPGA之间的高速传输接口。实现处理器与FPGA之间规范且高速的数据传输。

3. 设计故障诊断系统

海洋油气勘探系统工程庞大，数据采集传输节点数量非常多，交付后需要打三防、封装，不利于硬件调试，且芯片使用久后容易出现老化损坏。针对这些问题，本论文设计故障诊断系统定位故障芯片、接口（板内线路），方便了节点交付前期的调试及后期故障诊断，极大的节省了人力成本。

## 1.5本文组织结构

本文的组织结构安排如下：

第一章：绪论。主要论述了基于NXP ARM处理器的海洋油气勘探数据传输系统的研究背景及意义。阐述了海洋地震勘探技术在油气勘探领域的应用，国内外研究现状及本论文研究内容和组织结构。

第二章：相关技术介绍。本章首先介绍了嵌入式处理器的相关概述，然后介绍了基于ARM架构的NXP LS系列处理器以及本系统所运用的LS1024A处理器；最后介绍了高速数据传输PCIe接口技术、内存直接访问DMA技术。

第三章：系统总体结构。本章首先介绍了本系统的目标及总体指标，然后介绍了系统整体结构，并将系统整体结构分成三个子系统：船上系统、网关系统和采集传输系统分别进行介绍。

第四章：系统总体设计。本章首先描述了本系统所基于的硬件平台框架。然后介绍了系统软件的概要设计。包括系统的模块划分、每个模块的功能以及整个系统的软件业务流程。

第五章：系统软件详细设计。本章首先介绍了本系统总体的软件框架，讨论了该框架下各个模块之间的任务通信、数据传输方式、任务组织形式。然后详细介绍了自定义协议的具体通信机制，CPU与FPGA数据传输的具体实现以及故障诊断系统内容，最后对本系统进行性能及功能测试，给出测试结果。

第六章：总结与展望。对本论文所研究的工作进行总结评价，分析了系统优缺点。并对本系统的进一步优化进行展望。

# 2相关技术介绍

本论文研发的基于LS1024A的海底油气勘探数据采集传输系统软件， 使用PCIe和DMA技术实现CPU和FPGA之间的数据传输，使用多核并行编程技术实现处理器性能的效率最大化，使用事件驱动编程的思想进行业务逻辑设计。本章将介绍本系统在整个研发过程当中所设计到的相关技术，包括嵌入式CPU，PCIe和DMA，多核并行编程技术和事件驱动编程技术。

**2.1嵌入式处理器**

嵌入式处理器是嵌入式系统的核心部件，掘不完全统计，目前全世界的嵌入式处理器品种已经有成千上万种之多。随着人工智能、物联网等行业的快速发展，人们对于嵌入式处理器的需求也不断增高，同时也对嵌入式处理器的运算能力、可扩充能力、系统稳定性、功耗和集成度等各方面提出了更高的要求，为了不断适应各方面需求，嵌入式处理器的体系结构也经历了指令集从复杂指令集运算（Complex Instruction Set Computing，CISC）、精简指令集运算（Reduced Instruction Set Computing，RISC）、显式并行指令集运算（Explicitly Parallel Instruction Computing，EPIC）、到超长指令字指令集运算（Very Long Instruction Word，VLIW）,位宽从4位、8位、16位、32位到64位；寻址空间从64kB到256MB甚至更大；运算速度从0.l MIPS到5000 MIPS甚至更快；常用封装从8个引脚到725个引脚甚至更多。另外，处理器的集成度进一步提高，并且功耗也有了明显的降低；。

**2.1.1 嵌入式处理器概述**

嵌入式处理器可以分为以下几类：嵌入式微处理器（Embedded Microprocessor Unit，EMPU），嵌入式微控制器（Microcontroller Unit，MCU），DSP处理器（Embedded Digital Signal Processor，EDSP）以及嵌入式片上系统（System on Chip）。

嵌入式处理器的基础是通用计算机中的CPU，专门设计在指定装配的电路板上，只保留与嵌入式应用有关的母板功能，但是电路板上必须包括总线接口、ROM、RAM、以及各种外接设备等。目前主要的嵌入式微处理器有X86、DSP、PowerPC、MIPS、ARM系列等。

一般情况嵌入式微处理器具备以下4个特点：

1、实时的多任务处理能力。能够完成实时多任务，并且具有较短的中断响应时间，从而使内部的代码和实时内核的执行时间减少到最低限度；

2、强大的存储区保护能力。由于嵌入式系统的软件结构已模块化，为了避免各软件模块之间出现非预期的交叉作用，必须设计功能强大的存储区保护机制，同时也有利于软件诊断；

3、可扩展的处理器架构。能够最迅速地开发出满足应用的最高性能的嵌入式微处理器；

4、较低的功耗。嵌入式微处理器大都用在便携式场景，比如无线设备，移动通信设备等需要靠电池供电的嵌入式系统，其需要的功耗只有毫瓦甚至微瓦级别。

**2.1.2 Layerscape系列处理器**

Layerscape架构是NXP公司基于ARM架构推出的新一代片上系统（System on Chip）的底层软件架构，旨在充分提取、开发现实条件，让程序员能够以非常轻松的方式高效地“释放”每一块芯片的性能。Layerscape架构延伸了目前多核芯片设计发展的趋势，以便让芯片性能最大化，同时，该架构也可提取足够复杂的硬件，使得软件开发变得更加灵巧、高效、可维护并且相对简洁。简而言之，Layerscape架构实现了手动编写汇编代码的高性能、高效率，高级语言的简易性和代码易维护性三者之间的平衡。

Layerscape内部架构框图如下所示：

图2.x：Layerscape架构内部框图

如图2.x所示，在Layerscape架构中，按照逻辑方式划分可将处理器划分为以下三层：最底层快递包输入/输出层（EPIL），中间层加速包处理层（APPL）和最顶层通用处理层（GPPL），分别粗略地代表了标准OSI模型的低、中和高层。

最底层快递包I/O层提供了具有决定性线速性能的支持L2+转换功能的所有网络接口，同时还包含了诸如Ethernet、Interlaken和RapidIO等网络数据包接口。虽然PCI Express并不属于网络接口，但由于其通常在堆栈中刀片之间的接口，，故将其概括在此处。至于其它一些重要但与此不相关的接口，比如USB接口或者SATA接口，不属于该接口层的组成部分，其被分至芯片系统接口（System Interface）模块，如图左侧所示。

中间层加速包处理层包含芯片的包处理元素，这些元素可通过定义规范明确的接口与传统处理器通信。它们有的是可编程引擎，有的是硬接线加速器，或者是二者的组合。通过传统同步的、顺序的、完整运行的模型，加速包处理层可提供客户自定义的附加值功能，并且可通过嵌入式C语言的结构化编程实现。

最顶层通用式处理器层属于通用性质层，面向用户/开发人员免费提供，可用于操作系统、高级语言代码、应用和其它附加值功能。与Layerscape架构提倡的效率和硬件独立性的价值观念保持一致。这一层可以同时支持ARM内核与Power Architecture。正如我们所知道的，ARM架构技术通常属于小端字节序（Little-Endian），而Power Architecture技术通常采用大端字节序（Big-Endian），但是Layerscape架构很完美地支持了这两种技术。

Layerscape架构结合了全世界普遍采用的模块化、高水平编程模型以及目前性能最强的通信处理器，使得无需进行高级别的硬件工程设计，便可轻松获得高级通信引擎。除此之外，更难能可贵的是它可以直接作为一代QorIQ LS系列处理器直接被其后继产品所取代而不用重新去学习每一个芯片的详细细节。具有清晰定义和界限的编程模型可以在芯片之间、代代之间保留下来，这并非是视硬件工程实现更新任务弃之不用，而是基于开发人员的工作构建产生。简而言之，Layerscape架构保留了团队在开发过程中最重要和最有价值的东西保留了下来：即它独具特色的软件。

**2.1.3 LS1024A处理器**

本论文研究的数据采集传输系统以LS1024A处理器为核心进行设计，LS1024A处理器以LS102MA为基础进行改进，大大提高了处理能力，其I/O接口与飞思卡尔创新的多层总线架构相结合，可跨所有数据接口实现无阻塞的并发事务处理，从而最大限度地减少片上数据包处理延迟，优化了数据包的处理速度。另外，LS1024A利用ARM的高能效核心技术和飞思卡尔的低功耗设计流程，使其实现同类产品中最低的功耗。符合本论文研究系统的低功耗，小型化指标。

LS1024A处理器的架构图如图2.x所示。在LS1024A内部集成两个ARM Cortex A9内核器件，其主要性能特征如下：

* 精简指令集（Reduced Instruction Set Computing，RISC）体系结构；
* 单内核主频达到1.2GHz，共可提供高达6000 DMIPS的处理性能;
* 每个内核都有自己的高速缓存单元，包括32KB的高速指令缓存，32KB的数据缓存以及总共256KB的L2缓存;；
* 一个带宽高达533MHz的16/32位DDR3 SDRAM控制器；
* 一个高速串行外设接口（HS-SPI），带宽高达50MHz，2个从机选择；
* 一个低速串行外设接口（LS-SPI），带宽为16MHz，3个从机选择；
* 两个支持Gen1（2.5Gbps）和Gen2（5Gbps的）的PCIe接口；
* 三个可编程SerDes接口，最高带宽可达5Gbps；
* 64个通用输入输出接口（GPIO）；

图2.x：ARM LS1024A处理器结构框图

**2.2 PCIe和DMA**

PCI-Express（Peripheral Component Interconnect Express），官方简写为PCIe，是一个高速串行计算机总线标准，其原名为“3GIO”，是由Intel公司在2001年提出的，旨在替代老的PCI，PCI-X和AGP标准[]。PCIe是高速串行点对点双通道高带宽传输，连接PCIe两端接口设备分别独享通道带宽，不占用总线带宽，可支持端对端的可靠性传输。在2002年，PCIe交由PCI-SIG（PCI特殊兴趣组织）并由其拟定并发布了PCI-Express1.0标准，才正式改名为“PCI-Express”。在2003年，PCI-SIG发布PCI-Express 1.1标准，进一步对一些规范重新进行声明和定义。在2007年，PC1-Express 2.0标准发布，其中，X1模式的数据传输速率达到了500MB/s，比PCI-Express1.1标准数据传输熟虑提升了一倍。另外，X4模式的数据传输速率达到2GB/s，而最高的X32模式的数据传輪速率甚至能够达到16GB/s。目前最新的PCIe标准PC1-Express 3.0，其比特率为8Gbps，约为上一代标准带宽的两倍。并且增加了数据发射接收均衡、锁相环改善以及时钟数据恢复等一系列十分重要的功能，极大的改善了数据传输和保护性能。

既然PCIe总线标准支持如此高的传输带宽，如果直接使用CPU来负责整个PCIe的数据传输过程，CPU需要从来源把数据的每一个片段拷贝到暂存器，再写到新的地方，这必然导致整个系统的业务处理能力下降。再加上一般的嵌入式CPU主频普遍较低，这时如果再进行大数据传输，CPU的绝大部分资源将会浪费在数据传输上，以至于CPU没有空闲去执行系统的其它业务。通常在这种情况下，我们会选择PCIe专用的内存直接访问机制（Direct Memory Access）来进行实际的数据传输。

DMA（Direct Memory Access）是一种允许外接设备在不使用系统CPU的情况下直接访问系统内存的硬件机制。它允许不同速度的外设进行沟通，不需要依赖CPU的中断负载。CPU只需要对DMA控制器进行相应的配置，后续的传输动作本身由DMA控制器来执行和完成，这样的操作不仅没有增加CPU的工作拖延，反而可以将CPU腾出去执行其它任务，大大提高了系统的处理能力。

DMA的使用在带来高效数据传输的同时也导致了缓存一致性的问題。由于当前的CPU都带有缓存（cache），CPU直接读写cache的数据，而DMA访问的是外部内存中的数据。因此就会出现以下两种情况：

1．CPU读取超前：即当DMA更新完外部内存中的数据后，cache没有进行该数据的更新，导致CPU访问到cache中的旧数据；

2．DMA读取超前：即当CPU更新完cache的数据后，没有将该数据更新至外部内存，导致DMA访问到外部内存中的旧数据。

对于这个问題，一般有两种解决方法：

1．使用一致性内存（Coherent Memory）：由硬件来确保cache数据和外部内存数据的一致性。当DMA向外部内存写数据后，通知缓存控制器更新cache数据，防止CPU读取超前；当DMA向外部内存读数据前，通知缓存控制器将cache数据全部清空到外部内存中，防止DMA读取超前。

2．对于使用非一致性内存（non-coherent memory）的系统，通常使用软件控制的方式来解决。当CPU向cache读数据时，由软件确保cache中的数据是最新的，防止CPU读取超前；当DMA读外部内存中的数据时，由软件来确保外部内存中的数据是最新的，防止DMA读取超前。

**2.3多核并行编程技术**

多核处理器发展的同时对软件行业带来巨大的影响。在过去单核时代，程序员基本上不用考虑并行编程的问题，所以传统的软件大多都是基于串行单线程模式编写，将传统的应用程序直接运行在多核处理器上时，程序只能运行在单个核上，多核的运算能力无法被充分利用，不能发挥出多核处理器高性能的优势。在多核处理器的要件架构中，只有采用软件多进程、多线程技术方能充分发挥硬件的性能，线程分配到每一个核上，使得每一个线程都能得到一个核运行，多个线程并行运行。另外还要注意的是单核的多线程技术和多核多线程的区别，多核多线程技术是在多个物理核上的并行操作，真正意义上的并行执行，而单核上面的并行操作，实际上只是宏观上的一种并发运行，尽管核上有多个线程，但是同一时刻仅有一个线程在运行，多个线程按照时间先后依次运行，并非真正的并行运算。针对这样的问题，人们开始引入并行编程技术，从多个方面对并行编程进行设计和优化。首先针对多核处理器操作系统进行改进优化，比如多核间进程调度算法，核间负载均衡算法等，以更好地支持多核处理器。其次在应用程序设计架构上，除了多线程编程技术得到更加广泛地应用，人们设计实现了一些并行编模型比如OpenMP和MPI。下面将分别介绍多线程编程技术和并行编程模

在Linux编程环境下，Linux系统提供了一套多线程编程接口，即Pthread线程库。该库符合POSIX标准，被各种UNIX操作系统所支持。相比于多进程编程，多线程编程有如下优点：创建线程的效率高，线程可使用其所属进程中的资源，因而创建线程的速度要比创建进程快；线程间IPC通信方式更加简单和高效，由于进程间的地址空间是相互独立的，进程间通信需要操作系统提供特定方式的支持，比如共享内存和域套接字（Domain Socket），但是线程之问是共享全局数据的，可以直接通过全局变量通信；线程间调度切換的代价也小于进程问的切換。而且在一些网络服务器上通常会频繁地响应请求，比如本文设计的视频监控服务器，需要频繁地响应客户端和前端设备的命令或是回应，所以其通常会在短时间内处理大量的务请求。在此环境下我们就可以利用多线程技术在初始化的时候创建一定数量线程的线程池，通常情况下池中线程处于阻塞状态，当服务器收到请求的时候，就从线程地中取出空闲的线程执行该请求，执行完后该线程重新变成阻塞状态，等待下一次请求的到来。当系统比较空闲时，大部分线程都一直处于阻塞状态，线程池可以自动销毁一部分线程以回收资源。相比于传统简单的多线程编程，即“即时创建，即时销毁”，也就是一旦收到一个请求后，创建一个新的线程，然后由该线程执行任务，执行完毕任务后，线程退出。尽管创建线程的时间与创建进程相比已经大大的缩短，但是如果每次线程执行任务的时间都非常短，而且服务器接收到请求的次数非常频繁，那么服务器将处于不断地创建和销毁线程的状态。如果我们将线程执行过程分为三个过程：T1、T2、T3。

T1：线程创建时间；

T2：线程执行时间，包括线程的同步等待的时间；

T3：线程销毁时间；

那么我们可以看出，线程产生和退出的开销所占的比例为(T1+T3)/(T1+T2+T3)。如果线程执行的时间T2很短的话，这比开销可能占到50%左右[]。如果任务执行次数非常频繁的话，这笔开销将是不可忽略的。因此线程地的出现正是着眼于减少线程创建和销毁带来的开销[]。线程地采用预创建的技术[]，基于这种预创建技术，线程池将创建和销毁线程所带来的开销分推到了各个具的任务上，执行次数越多，每个任务所分担到的线程本身开销则越小，提高了多核处理器的利用率，结短了系统的响应时间。

除了多线程编程技术外，还有一些并行编程模型，比如OpenMP。OpenMP是一种面向共享内存以及分布式共享内存的多处理器多线程并行编程语言。它以线程为基础，通过编译指导语句来显示地指导并行化。OpenMP的：执行模型采用Fork-Join的形式，Fork创建新线程或者唤醒已有线程，Join则是多线程汇合。其典型的编程模式如下：

Fork-Join在开始执行的时候，只有一个主线程在运行，当主线程在运行过程遇到需要进行并行计算的时候，这时候一般由OpenMP编译指导语言指示，会派生出子线程来执行并行的任务。在并行执行过程，主线程和派生线程共同工作。在并行代码结東后，派生线程退出或者挂起，不再工作，控制流程重新回到单独的主线程中[]。其工作流程如图2。3所示；主线程在适行过程中遇到并行指导语言，然后派生出4个子线程共同完成任务，其中第四个子线程在运行过中又嵌套地派生出4个子线程完成其任务，新产生的线程组并不会影响原进程的执行，最后子线程完成任务后退出，所有的线程汇合到主线程处[]。

**2.4 虚拟局域网**

虚拟局域网（Virtual Local Area Network，VLAN）是一种基于局域网交换技术（LAN Switch）建构的网络管理技术，网络管理人员可以凭借虚拟局域网通过控制交换机的方式，高效地分配出入局域网的数据包到正确的出入端口，从而实现不同实体局域网中设备的逻辑分群(Grouping)管理，同时还可以减少局域网内大量数据流通时导致的拥塞问题，以及提升网络信息的安全保障。

为了能够实现交换机网络的广播隔离，通常较为理想的方案就是采用虚拟局域网技术。这种对连接到数据链路层交换机端口的网络用户逻辑分群技术的实现十分灵活，它不受用户物理位置限制，用户可以根据需求自主的进行VLAN划分，比如用户的位置，局域网的作用，公司的部门，上层协议的不同以及端口硬件地址来进行划分；另外，虚拟局域网可以在一个交换机上实现，也可跨交换机实现。

一个VLAN相当于数据链路层的广播域，它能将数据广播包控制在一个VLAN内部。如果要实现VLAN 之间或者VLAN与LAN / WAN的数据通信，则必须通过网络层实现。否则，即便是连接端口在同一个交换机上，如果它们不在同一个VLAN，那么也将无法进行网络通信。

VLAN可以为网络提供以下作用：

限制网络上的广播，将网络划分为多个VLAN可减少参与广播风暴的设备数量。LAN分段可以防止广播风暴波及整个网络。VLAN可以提供建立防火墙的机制，防止交换网络的过量广播。使用VLAN，可以将某个交换端口或用户赋予某一个特定的VLAN组，该VLAN组可以在一个交换网中或跨接多个交换机，在一个VLAN中的广播不会送到VLAN之外。同样，相邻的端口不会收到其他VLAN产生的广播。这样可以减少广播流量，释放带宽给用户应用，减少广播的产生。

VLAN的运作原理与实现方式

1.物理层（Physical Layer）

直接以交换机上的端口作为划分 VLAN 的基础。这个方式的优点是简单与直观，因此，运用这种设置 VLAN 的情况十分普遍。但因为是实体层的设置，所以比较适合在规模不大的组织。

2.数据链路层（Data Link Layer）

以每台主机的 MAC地址作为划分 VLAN 的基础。方法是先创建一个比较复杂的数据库，通常为某网络设备的MAC地址与VLAN的映射关系数据库。当该网络设备连接到端口后，交换机会向VMPS（VLAN管理策略服务器）来请求这个数据库。找到相应映射关系，完成端口到VLAN的分配。这个方式的优点是即使电脑在实体上的位置不同，也不影响 VLAN的运作。但缺点是网管人员必须在交换机中设置组织内每一台设备MAC地址与 VLAN 间的映射关系数据库。因此，这种设置策略的管理复杂度会随着越来越多的设备、与实体位置的群落、和不同工作任务需要而增加。

3.网络层（Network Layer）

以每台设备的IP地址作为划分 VLAN 的基础，以子网视为 VLAN 设置的依据。

这个方式的优点是当网管人员已经将内部网段做好规划与分配的情况下，将可大辐降低网管人员规划并设置 VLANs 架构的复杂度。但缺点是原本传统交换机不需要对讯框做任何处理，但在这个机制下，交换机不但必须剖析讯框，还必须进一步取出Source IP与Destination IP进行比对，连带降低交换机接收与分派数据包的效率。

VLAN之间的通信的4种方式

（1）MAC地址静态登记方式。MAC地址静态登记方式是预先在VLAN交换机中设置好一张地址列表，这张表含有工作站的MAC地址JLAN交换机的端口号、VLANID等信息，当工作站第一次在网络上发广播包时，交换机就将这张表的内容一一对应起来，并对其他交换机广播。这种方式的缺点在于，网络管理员要不断修改和维护MAC地址静态条目列表；且大量的MAC地址静态条目列表的广播信息易导致主干网络拥塞。

（2）帧标签方式。帧标签方式采用的是标签（tag）技术，即在每个数据包都加上一个标签，用来标明数据包属于哪个VLAN，这样，VLAN交换机就能够将来自不同VLAN的数据流复用到相同的VLAN交换机上。这种方式存在一个问题，即每个数据包加上标签，使得网络的负载也相应增加了。

（3）虚连接方式。网络用户A和B第一次通信时，发送地址解析（ARP）广播包，VLAN交换机将学习到的MAC和所连接的VLAN交换机的端口号保存到动态条目MAC地址列表中，当A和B有数据要传时，VLAN交换机从其端口收到的数据包中识别出目的MAC地址，查动态条目MAC地址列表，得到目的站点所在的VLAN交换机端口，这样两个端口间就建立起一条虚连接，数据包就可从源端口转发到目的端口。数据包一旦转发完毕，虚连接即被撤销。这种方式使带宽资源得到了很好利用，提高了VLAN交换机效率。

（4）路由方式。在按IP划分的VLAN中，很容易实现路由，即将交换功能和路由功能融合在VLAN交换机中。这种方式既达到了作为VLAN控制广播风暴的最基本目的，又不需要外接路由器。但这种方式对VLAN成员之间的通信速度不是很理想。

**2.5本章小结**

本章重点针对。。。

# 3 系统总体结构

## 3.1 系统指标

### 3.1.1 系统目标

拖曳阵水声探测系统（以下简称水声探测系统）总体目标是实现具有自主知识产权的可持久连续工作的实用化拖曳式水听器线列阵（简称为拖缆），即设计并实现了一种通用型的水声探测数据采集与传输系统，可以支持主动式或被动式两种水声探测方式。

水声探测系统的应用受到两个方面的制约。第一不易维修，拖缆硬件系统庞大，而且是一个整体，下水以后出现任何问题都需要把系统整体回收，上岸维修，严重时甚至需要解剖维修；第二运营费用极高，必须使用勘探专用的船只，一次出海探测的费用可能在数十万。针对这两个制约因素，拖曳阵水声探测系统需要更高效更可靠，可以从以下几个方面考虑。

1. 系统的高可靠性

在某些情况下，如反潜作战，水声探测系统需要连续不间断的运行数月甚至数年，系统的高可靠性能减少系统维护工作量，是水声探测系统所有指标中的重中之重。

1. 对微弱信号的高分辨率

模数转换中，模数转换器的分辨率对微弱信号的检测有很直接的影响，分辨率越高，量化误差越小，越能检测出水下的微弱信号。

1. 各采集模块的高精度同步性

时间参数在四维时移水声探测测量中是反演出地形的重要因素，所以要保证每个模数转换器同时获取水所器信号，如果各个数据采样点之间存在较大的时间误差，则最终结果将缺乏有效性。

1. 大数据量的传输稳定性

水声探测拖缆的长度有几百米，有时甚至达到数千米，其中有大量的水听器基元；另外，为了更清晰的还原信号，需要有较大的采样率，这样也意味着需要釆集非常大量的数据。因此，大数据量的传输稳定性也是一个重要指标。

1. 大量数据的实时存储

为了记录水声探测线阵列采集的大量数据，需要有大容量的存储介质，同时为了配合数据的高速采集和传输，数据的存储也要有更高的实时性。

### 3.1.2 总体指标

系统总体指标如表2-1，涉及到采集系统的指标如表2-2，主要体现了模拟信号的指标及模拟信号转换为数字信号的转换指标。

|  |  |
| --- | --- |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |

|  |  |
| --- | --- |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |

## 3.2 系统整体结构

图x：系统结构框图

水声探测系统工作的基本原理是：通过水下气枪发射声波传至海底，经过海地层反射至拖缆工作区域，再由拖缆系统的水所器接收信号，模拟信号经过采集系统调理并转换成数字信号，再通过拖缆系统传输至计算机磁盘或者其他存储备进行实时存储、显示、格式转换等。最后，由接收到的探测数据根据波束形成或者声援定位的算法可反演出地形地貌图。

水声探测系统结构如图2-1所示。从所处位置来看，整个水声探测系统可分为船上系统和水下系统西部分，水下系统的核心为水声探测探测拖缆，拖缆内包含等间隔排列的水听器、封装在水密性电子舱内的数字包、每个数字包包含的传输模块和采集模块，数字包之间用于通信的双绞线（命令下传通路、数据上传通路）等。船上主要为主控工作站，是水声探测数据录取系统的核心，用于实现人机交互和水下采集数据的实时存储与波形回显等功能。

本水声探测水下系统的作业过程：等间距的水听器阵列将声音信号转换为电信号，由数字包中的采集板对信号进行放大、滤波、采样后，按照固定的格式将采集板数据帧传输到传输板，传输板按照固定的数字帧格式将数据级联传输到湿端接口模块（与船上系统的接口），湿端接口模块收到数据后，把电信号转换成光信号经过单模光纤传输至计算机接口卡（与水下系统的接口），继而数据将进入了上位机，上位机一方面要对数据进行抽取、格式转换用于波形回显，一方面要把数据存储成固定的格式（如地震勘探SEG-Y格式文件），一方面要实现人机交互界面，接收用户的命令再将命令转发到水下系统。

### 3.2.1 船上系统



船上系统主要包括水声探测数据录取系统以及其他辅助部分（如电源系统、GPS/北斗时标定位系统和水下声源系统等）。如图2-2，水声探测数据录取系统是本文讨论的核心，由上位机（计算机）和线列阵接口组成。其中，线列阵接口由光纤和PCI采集卡组成，用于连接上位机和水下系统，实现光纤和PCI接口之间的数据转换，同时实现PCI接口的命令下发和数据上传。计算机完成功能如下：接收并转换PCI卡上传的数据，将数据存储为地震勘探格式的文件；控制水声探测系统的工作状态（启动、复位、停止、增加设置、参数配置等）；完成数据处理及波形回显等功能。

### 3.2.2 网关系统



### 3.2.3 数据采集系统

水下系统（也叫做拖缆），主要包括在拖缆内等距分布的水听器基元、数字包、水下声源以及拖曳收放系统等。水所器是直接拾取水下声学信号的声学传感器，数字包是水下电路的节点，每个数字包由采集模块和传输模块组成，可以对水声信号进行信号调理、模数转换并形成传输码流，数字包采用级联方式形成水下水声探测探测拖缆的物理链路；根据不同的探测应用，可以随意调整数字包的个数，水下系统的最前端与船上系统进行双向通信的数字包也被称为湿端接口模块。水下声源仅用于主动探测方式，目前常见的是高压水下气枪阵列，用于激发具有较高瞬间能量的水下声波。拖缆由高强度聚氨酯加工而成的透声性能良好的线列阵外壳、钛合金材质的数字包外壳、以及各种水密性接插件组成。拖曳收放系统主要用于控制拖缆姿态，有水鸟[]、尾部浮标（简称尾标）等，这些辅助设备能保障拖曳阵水声探测系统在探测作业中处于恒定的工作状态，如水鸟会实时调控每段拖缆使其保持在水下固定深度，尾标可以保证拖缆处于直线状态，尾部不会下沉。

水声探测采集系统是由数字包中的来集模块完成信号的数据采集，其中主要由水听器（基元）、滤波模块、放大模块、ADC组成，它是水声探测系统的数据来源，该模拟前端将决定着系统数掘结果的质量和有效性。

水所器通过测量声能量在水中传播时引起的传感器压力变化来获取信号幅值，由子线列阵中均匀分布多个通道的水听器，因此水听器的分布式信号调理电路信噪比和采集电路各通道间定时精度决定了系统对水声信号的测量精度[22]。

拖曳阵的数据采集流程如下：水听器线列阵将水中的声音信号转换成电信号，由信号调理电路进行信号的滤波放大，再经过型模数转换器（ADC）进行时间和空间的等间隔采样，ADC采样的基准时钟取自采集板本地的锁相环以及高精度的本地4KHz同步时钟脉冲，将ADC采样完成的标志位同4KHz基准源通过锁相环同步，可保证在本地工作的每个ADC及每个通道的定时精度。由子ADC输出转换完数据的时间点与基准时钟4KHz一致，而锁相环完成锁定需要一定的时间（可能需要几秒甚至更长），频繁的锁相将会降低效率，所以可以上电即使得采集板开始采集工作以便完成锁相。而采样数据是否进入传输板级联信道，取决于拖缆系统是否收到上位机下传的开始采集命令，一旦收到此命令，采样数据将会按照一定的帧格式，继而传输到水上系统，进行实时数据的处理、存储及波形显示。

* 水听器信号调理电路设计

合理的水听器信号调理电路是采集板提供有效采集数据的关键。压电式和光纤式水听器目前广泛应用于海洋探测。本文采用压电水听器，压电水听器的原理是基于压电介质的压电效应而成的。压电水听器动态范围很大，上限和下限相差以上，为了保证下信号进入ADC之前保证同等的信号幅值，所以要在进入ADC之前加入增益可调的放大电路来调节信号幅值。为了避免ADC输入信号饱和，水听器的输出信号经过放大之后进入ADC的幅值应该小于其电源电压，根据水听器指标，信号调理电路的放大模块要实现54dB~90dB可调节的电压增益。为了实现可调电压增益，在本文的设计中设计了前置放大、固定増益放大、程控增益放大三级放大电路。前置放大器选取的依据为低频噪声功率密度低的片，主要是实现低通滤波放大的功能：固定増益芯片选取的依据是带反馈电阻、放大增益稳定；程控放大实现了增益可调，选择放大倍数与水听器指标匹配的放大器。放大器的设计同时还要考虑带内增益起伏和带外倍频程衰减的要求。右弧型ADC是唯一分辨率达到24位的转换器[23]，所以不予考虑积分型等其他类型的ADC。这种ADC可完成8个通道的模数转换过程，考虑到数字包之间的传输距离及每个数字包的体积限制，每个数字包中包含2个ADC芯片，可同时转换16道水听器基元的数据。此外，采集模块还有自检功能，在每次作业前可测得谐波抑制比，直流偏移，通道一致性，串扰等各方面指标，保证勘探作业高质量的完成。

随着水听器线列阵规模的扩大（如512基元的水听器阵列可达数千米长）和信号带宽的上升，拖曳阵水声探测系统的数据传输量会迅速增加，可能会达到十兆百兆的数量级。因此合理的传输系统、拓扑结构设计、实时存储技术是研究的关键。传输系统的总体设计目标是实现水听器线列阵数据及命令的稳定传输，以及健壮的传输协议，包括命令信号、同步信号以及数据帧的发送、转发和接收等各个环节。根据所处位置，可以将传输系统分为拖曳阵水下传输系统（水下系统）以及拖曳阵与船载上位机之间的通信系统（船海系统）。

拓扑结构是网络中各站点间的连接形式，主要的拓扑结构有：总线型拓扑、星型拓扑、环型拓扑、树型拓扑、混合型拓扑等[24]，通过分析和比较各类拓扑形式的特点，水下系统使用级联式拓扑结构如图2-3所示，级联拓扑结构是由环形拓扑发展而来，将每个数字包逐次连接形成拖缆系统。

在数据传输方面，传输信道可以分为上行和下行两个部分，上行信道主要任务是数字包数据和状态信息的逐级实时上传，下行信道主要任务是解析并转发各种命令。由于上行数据率远大于下行数据率，如果采用上行和下行共用同一个信种命令。由于上行数据率远大于下行数据率，如果采用上行和下行共用同一个信双工的传输系统，这个传输系统是不对称的。水下拖缆系统由每个相同的数字包级联成流水线结构。由于传输距离和传输速率成反比关系，这种流水线型的传输将減少数字包之间的传输距高，更容易实现高速率的传输。

在通讯协议方面，本论文设计了速率可变的远距商数据传输协议。基于网络通信系统的基本参考模型，建立了适合拖曳线阵列传输特点的分层传输信道体系结构。本系统中的拖曳阵类似于服务器，上位机类似于客户端，当上位机发起采集指令时，处于客户端模式，而拖曳阵处于服务器工作模式；当上位机停止采集时，客户端不再访问服务器，通信停止。

船海传输系统主要任务是实现水下拖缆系统与船上系统上位机之间的通信。船海传输系统和船上系统组成了水声探测数据录取系统。水下拖缆的数字包设计大体一致，唯一区别的是与船上系统最近的数字包，也叫做湿端模块，湿端模块只包含供级联传输使用的传输板，不包含采集板。湿端模块与上位机的通信介质是2根单模光纤。光纤有通信容量大、中继距离长、体积小、重量轻、便于维护的优点，而湿端距离上位机距离较远且不固定，所以光线是船海传输介质的首选。

船海传输系统是水声探测数据传输至上位机的最后一个环节，是水下系统所有传输数据的累积，所以船海传输系统是整个水声探测系统有效数据率最高的环节。船海传输系统的性能将直接关系整个水声探测系统的带道能力和扩展能力，根据某军工项目的指标，本水声探测系统应该具有实时接收和处理512个水听器的数据量的能力[34]，具体地来说，本拖曳阵水声探测水下系统至少包含32个数字包，且每个数字包可供16个通道的信号采集。同时根据指标要求，每个通道的模数转换器采用24位型ADC，信号采样率最高可达4KHz。因此，本水声探测系统总的净数据率Vt为：

Vt=32X16X24X4000=49.152Mbps （2-1

根据第2.4.l小节中介绍的本项目自定义的传输协议，每个数据包将采集模块每个时刻采集的 l 6道数据组成一个数掘帧后向上一级数字包传输。该数据帧由80字节组成，每个字节为8bit。具体组成如图2-5所示。

帧头标识了数字包号及数据帧的帧类型、帧编号、时间戳、增益值及后期系统展时预留空问等信息，数据段用于存储16个水听器某一时刻采集的数据，每个通道某一时刻采集的数据存储为4个字节，也就是32位[34]。为了减小信号衰减和实现信号的远距离传输，采用8b-10b直流平衡码进行编码后进行传输。因此，水声探测数据录取系统的传输速率心为：

Vm=32X（16X4十l4十2）X4000X10=102.4Mbps （2-2

因此，为了满足水声探测系统的要求，本数据录取系统必须具有强大的实时数据交换，数据传输和数据处理能力。

## 3.3 本章小结

本章在绪论的基础上对声吶总体系统日标进行介绍，说明了声口内系统的组模块及其工作流程，重点分析了系统的传输系统及其设计指标，为后续章节提供研究的基础，后续章节将以传输系统日标为中心进行探讨。

# **4 系统总体设计**

## 4.1 系统硬件设计

附上总体设计框图

## 4.2 系统软件设计

### 4.2.1 节点外部接口设计

节点与节点间通过自定义协议进行命令和数据的传输；

### 4.2.2 节点模块划分

数据接收模块，数据整理模块，数据发送模块，命令管理模块。。。

### 4.2.3 节点模块间接口设计

设计不同命令进行模块间交互

## 4.3 本章小结

# **5 数据采集**系统**软件详细设计**

## 5.1 重要数据结构

介绍包括自定义协议及顶层业务逻辑在内的整体数据结构

## 5.2 主要处理流程

### 5.2.1 主线程流程

介绍节点从数据接收到发送整个流程

### 5.2.2 命令交互流程

介绍接受桥接命令，各模块间间交互流程，给出整个交互框图；

### 5.2.3 数据交互流程

## 5.3 驱动设计（重点介绍）

### 5.3.1 自定义协议

### 5.3.2 NXP与FPGA交互设计

## 5.4 故障诊断模块

### 5.4.1 FPGA通信诊断

### 5.4.2 串口通信诊断

### 5.4.3 网络通信诊断

### 5.4.4 闪存通信诊断

### 5.4.5 内存通信诊断

## 5.5 网络优化设计

## 5.6 本章小结

# **6 系统测试与结果**

## 6.1 测试环境

可否拿实验室测试环境

## 6.2 测试内容与结果

### 6.2.1 高速数据传输

验证新设计的协议达到的速率

### 6.2.2 采集处理显示

主控界面

## 6.3 本章小结

# **7 总结和展望**

## 7.1 总结

## 7.2 展望

# 参考文献

# 附 录