

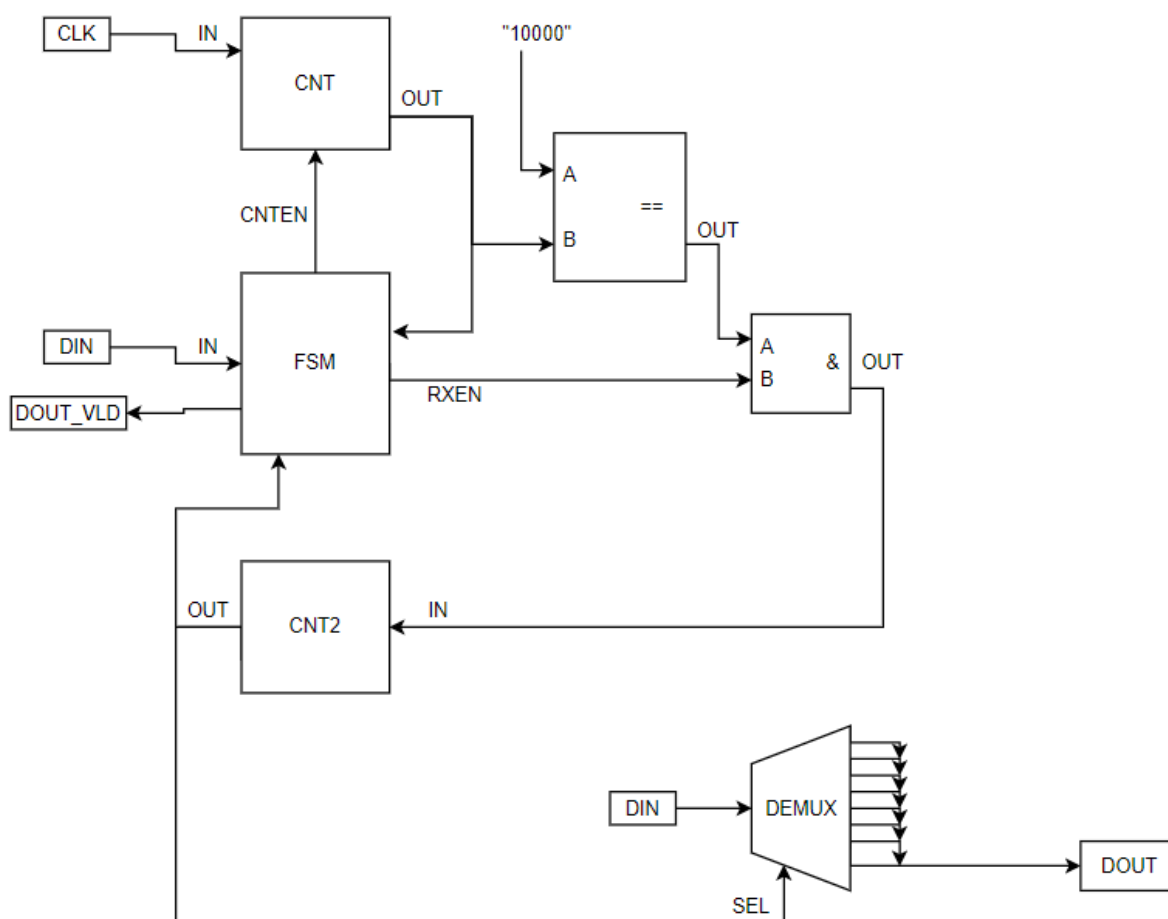
# Výstupná správa PROJEKT INC 2021

Meno a priezvisko: Richard Harman

Login: xharma05

## Architektúra navrhnutého obvodu (na úrovni RTL)

### Schéma obvodu:



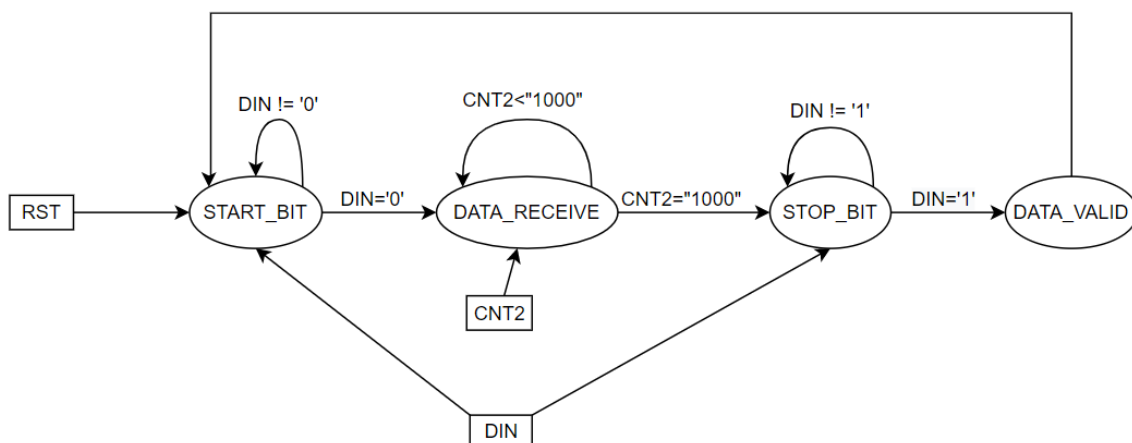
### Popis fungovania:

Po prechode resetu (RST) do logickej jednotky, Finite State Machine (ďalej FSM) vydá pokyn na začatie počítania do CNT, CNTEN prejde z log. 0 na log. 1, prejde do stavu načítavania dát a RXEN sa taktiež zmení z log. 0 na log. 1. Komparátor porovnáva výstup z CNT, ktorý značí počet napočítaných signálov. Keď sa počet napočítaných CNT signálov rovná bitovej konštante „10000“, to znamená, že

napočítal 16x signál CLK. V tento moment si porovnáme ešte, či je aktívne načítavanie dát (RXEN). Následne po signáli z CNT2, ktorý príde do demultiplexoru (ďalej DEMUX), si priradíme ku bitu výstupu DOUT. CNT2 nám určuje do ktorého bitu v DOUT zapíšeme aktuálnu hodnotu z DIN. Zároveň posielame hodnotu CNT2 do FSM. CNT2 sa zvýši o jednu, čo symbolizuje načítanie bitu. Ak sme načítali 8 bitov, naše viacbitové slovo je kompletne a čakáme kým sa DIN zmení na log. 1 čo signalizuje nájdenie STOP\_BITu. Následne validujeme, že slovo je kompletne a vrátime sa do stavu START\_BIT.

## Návrh automatu (FINITE STATE MACHINE)

### Schéma automatu:



### Popis fungovania:

Po zmene resetu (RST) na log. 1 sa nastaví stav na START\_BIT. Potom čakáme kým sa zmení hodnota DIN na log. 0 a následne prechádzame do režimu DATA\_RECEIVE, kde načítame dáta. Sledujeme hodnotu na CNT2, ak sa rovná bitovej hodnote „1000“ znamená to, že sme načítali 8 bitov a prechádzame do režimu STOP\_BIT. Prechod DIN na log. 1 signalizuje STOP\_BIT a pokračujeme do procesu DATA\_VALID, kde validujeme načítané dáta a následne sa vraciame naspäť na START\_BIT.

[illegible]