# 计算机体系结构实验

第1阶段

- ① 32位ALU设计
- ②32位MIPS单周期处理器设计

第2阶段

- ③ 32位MIPS多周期处理器设计
- ④ 32位MIPS流水线处理器设计





#### MIPS微处理器设计、测试、实现

⑤ MIPS汇编语言 Po 《计算机组成原理课》





运行MIPS汇编代码的模拟器

① MIPS微处理器原理

《计算机体系结构课》

【教材第6章、第7章】



⑦ I/0接口 🅞



存储器映射I/0寻址

② NEXYS4 DDR开发板

Digilent公司FPGA开发板 🕒



③ Verilog + SystemVerilog

《数字逻辑课》



④ Vivado设计工具

Xilinx公司FPGA开发软件 💽



#### 参考资料



#### 数字设计和计算机体系结构

Digital Design and Computer Architecture
2nd

David Money Harris,陈俊颖译

机械工业出版社,2016

MIPS: 一种很流行的RISC处理器。

Microprocessor without Interlocked Piped Stages

无内部互锁流水级的微处理器

### 实验要求

- ① 严禁抄袭!
- ② 阶段实验结束后,需要提交实验报告

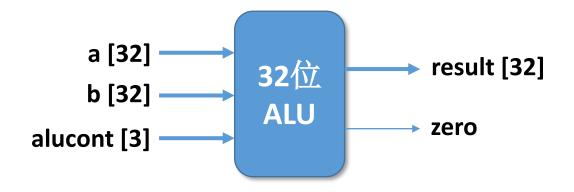
### 实验一、32-bit ALU设计

① 仔细阅读教材5.2.4节(P153)内容。

【第4周 - 第5周】

- ② 根据下面图表设计32位ALU,编写Verilog HDL代码。
- ③ 补全下页表格,编写测试代码测试ALU。

#### result = a + b



alucont: 决定ALU执行的功能。 zero: 如果result=0则为1

SLT: Set if Less Than. 小于则置位

alucont	功能
000	A AND B
001	A OR B
010	A + B
011	not used
100	$A AND \overline{B}$
101	$A OR \overline{B}$
110	A – B
111	SLT

#### 实验一、32-bit ALU 测试向量

Test	alucont	а	b	result	zero
ADD 0+0	2	00000000	00000000	00000000	1
ADD 0+(-1)	2	00000000	FFFFFFF	FFFFFFF	0
ADD 1+(-1)	2	0000001	FFFFFFF	00000000	1
ADD FF+1	2	000000FF	00000001		
SUB 0-0	6	00000000	00000000	00000000	1
SUB 0-(-1)	6	00000000	FFFFFFF	00000001	0
SUB 1-1	6	0000001			
SUB 100-1	6	00000100			
SLT 0,0	7	00000000	00000000	00000000	1
SLT 0,1	7	00000000		00000001	0
SLT 0,-1	7	00000000			
SLT 1,0	7	00000001			
SLT -1,0	7	FFFFFFF			
AND FFFFFFF, FFFFFFF		FFFFFFF	FFFFFFF		
AND FFFFFFF, 12345678		FFFFFFF	12345678	12345678	0
AND 12345678, 87654321		12345678	87654321		
AND 00000000, FFFFFFF		00000000	FFFFFFF		
OR FFFFFFF, FFFFFFF		FFFFFFF	FFFFFFF		
OR 12345678, 87654321		12345678	87654321		
OR 00000000, FFFFFFF		00000000	FFFFFFF		
OR 00000000, 00000000		00000000	00000000		6

### 实验二、32位MIPS单周期处理器设计

#### 【第5周 - 第7周】

- ① 完成MIPS单周期处理器设计。包含指令::add,sub,and, or,slt,addi,andi,ori,slti,sw,lw,j,nop,beq,bne
- ②编写MIPS汇编测试代码测试MIPS处理器。
- ③ 在NEXYS4 DDR板上进行验证。

#### 实验三、32位MIPS多周期处理器设计

【第8周 - 第9周】

- ① 仔细阅读教材7.4节(P240-255)内容。
- ② 参考教材7.6节(P270-279)代码,完成MIPS多周期处理器设计。
- ③ 用教材图7-60(P276)测试代码测试上述设计。
- ④ 参考《8 Multicycle Processor (Part 1-2).pdf》完成设计、模拟
- ⑤ 在NEXYS4 DDR板上进行验证。

#### 实验四、32位MIPS流水线处理器设计

#### 【第10周 - 第12周】

- ① 仔细阅读**教材7.5**节(P255-269)内容。
- ② 参考教材7.6节(P270-279)代码,完成MIPS流水线处理器设计。
- ③ 用教材图7-60(P276)测试代码测试上述设计。
- ④ 在NEXYS4 DDR板上进行验证。

## 实验五、处理器附加设计

【第13周 - 第14周】

- ① Cache设计
- ② MMU设计
- ③ 中断?协处理器?
- ④ 其它