Digitalelektronisches Praktikum Versuch 6

 $\label{eq:moritz_breipohl} Moritz \ Breipohl\\ \textit{mbreipohl@techfak.uni-bielefeld.de}$

 ${\it Markus~Rothg\"{a}nger} \\ {\it mrothga} {\it enger@techfak.uni-bielefeld.de}$

Gruppe 5

Tutor: Lukas Schmidt, Robin Ewers

4. Juli 2018

Theorie/Allgemeines

- Was ist ein FPGA? - Schritte von graphischem Aufbau zu Bitsream / Schaltung

Versuchsaufbau

Die allgemeine Benutzung der Software Vivado wird hier nicht erläutert.

Aufgabe

Es wurden insgesamt sechs Aufgaben bearbeitet. Alle arbeiteten mit den Komponenten auf dem Board.

- 1. In der ersten Aufgabe sollten sechs Segmente einer Sieben-Segment-Anzeige mit Hilfe von Vier Schaltern angesteuert werden. Dabei sollte der angezeigte Wert der Anzeige dem Binär kodierten Wert der Schalter entsprechen. Der Block zum Ansteuern der Sechs Segmente war vorgegeben. Die Funktionalität der Implementierung sollte (durch die Simulation mit der Testbench und auf dem Board) verifiziert und die Aufgabe der Testbench erklärt werden. Des weiteren sollte herausgearbeitet werden, welches Segment nicht angesteuert wird, sowie, welche Aufgabe das Ausgangssignal mit dem Code AN besitzt.
- 2. Im zweiten Teil war die Schaltung aus der ersten Aufgabe zu erweitern, so dass auch das siebte Segment angesteuert wird. Dazu sollte eine aufgestellte Schaltlogik mithilfe des Karnaugh-Plans minimiert werden. Diese minimierte Schaltung wurde in das Block Design eingebaut. Auch dieses Block Design wurde durch die Simulation sowie am Board verifiziert.
- 3. Hier wurde das Erstellen eines *IP-Core* (aus Zeitmangel) übersprungen. Es war herauszustellen, was bei dem Ansteuern aller vier Sieben-Segment-Anzeigen zu beachten ist. Diese Schaltung war zu skizzieren, zu implementieren und zu testen.
- 4. In der vierten Aufgabe sollten die mit den Schaltern eingestellten Werte erst bei einem Knopfdruck auf die Anzeige übernommen werden. Dazu waren alle möglichen Einbaustellen für Speicherelemente aufzuzählen und gegeneinander abzuwägen. Die Schaltung war zu implementieren und zu testen.
- 5. Im fünften Teil war das Zurücksetzen der Anzeige auf den Wert 0000 bei Knopfdruck (eines weiteren Knopfes) zu implementieren. Es sollte erklärt werden, wieso sowohl der Knopf zum Zurücksetzen, als auch der Knopf zum Speichern zu drücken war, um die Anzeige zurückzusetzen. Eine Lösung dieses Problems war zu finden.
- 6. übersprungen
- 7. Ein 16-Bit Zähler sollte erstellt werden, welcher bei einem Knopfdruck auf Null gesetzt werden konnte. Die Schaltung war zuerst mit zwei 8-Bit Addern zu skizzieren, dann zu realisieren und schließlich zu testen.

Aufbau und Erläuterung

Verwendete Bauteile

Basys 3 FPGA-Board, USB-Kabel, Computer mit Vivado Software.

Gruppe 5 2 von 5

Block Design Bauteile

Allgemein sind alle Eingägne linksbündig und alle Ausgänge rechtsbündig. Hier eine Liste der Bauteile mit einer kurzen Erklärung der Funktionsweise

- Constnat: Konstanter Wert dessen Bitweite eingestellt werden kann.
- Slice: Herausschneiden von bestimmten Bits des Eingangsbitstroms.
- Concat: Hintereinanderfügen von zwei Bitströmen variabler Breite zu einem einzigen Bitstrom dessen Breite der Summe der Breiten der Eingangsbitströme entspricht.

Sechs-Segment-Anzeige

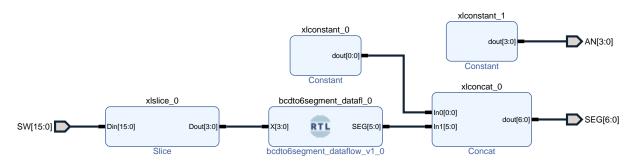


Abbildung 1: Block Design zum Ansteuern von Sechs der Sieben Segmente einer Anzeige

Das Block Design zu dem ersten Aufbau war im wesentlichen Vorgegeben. Wie in Abbildung 1 zu sehen, wurde zuerst der Bitstrom aus dem Eingang der Schalter mit Hilfe des slice Bausteins auf die unteren vier Bit verkleinert. Diese dienen dem aus den Aufgabendaten entnommenen Modul zum ansteuern der sechs Segmente als Eingang (in der Abbildung mit $bcdto6segment_dataflow$ bezeichnet). Der Ausgang des Moduls wurde mit einer ein Bit Konstante mit dem Wert 0 verknüpft und der entstehende sieben Bit breite Strom wurde an den Ausgang SEG geleitet. Dieser steuert die Segmente direkt an. Zusätzlich sollte eine vier Bit breite Konstante mit dem Wert 1 an den Ausgang AN angelegt werden. Die Bedeutung dieses Wertes wird im folgenden Erläutert.

Test und Auswertung der Waveforms

Bei einer Simulation mit der initialen Konfiguration lief die Testbench auf einen Fehler. Dieser besagte, dass der Wert an der Anode falsch gesetzt sei. Ein Blick in das Handbuch (REFFEN!!!!!) des Boards klärte auf, dass die Anode den an dem Ausgang SEG anliegenden Wert auf die Ziffern der Anzeige weitergibt, für die das Bit an der Anode Null ist. Ein Binärcode von 1110 bedeutet also, dass die letzte Ziffer aktiv ist, die anderen nicht. Wurde der Wert der Konstante am Ausgang AN also auf 14 (Wert des Binärcodes 1110) gesetzt, so lief der Test ohne Fehler. Hieraus wird deutlich, dass die Testbench die Funktionsweise und die Vorraussetzungen für eine spezifische Schaltung verifiziert, ähnlich zu einem Unit-Test. Die Waveform-Anzeige in der Software bietet die Möglichkeit die Auswirkung von in der Testbench konfigurierten Eingangsbelegungen auf die Ausgänge zu analysieren. Somit kann das vollständige Verhalten der Schaltung verifiziert werden. Für diesen Versuch war also in der Testbench ein hochzählen mithilfe der letzten vier Bits des Eingangs der Schalter konfiguriert. Konkret wurde für diesen Versuch aus den Waveforms deutlich, dass das Element, welches von dem untersten Bit des Ausgangs angesteuert wird, nicht geschaltet wird. Dieses Bit hat immer den Wert 1 (durch die Konstante im

Gruppe 5 3 von 5

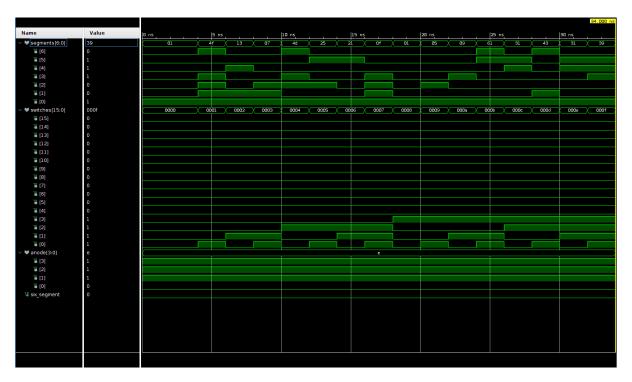


Abbildung 2: Block Design zum Ansteuern von Sechs der Sieben Segmente einer Anzeige

Block Design), somit leuchtet die Anzeige nicht. In dem praktischen Test wurde deutlich, dass es sich um das mittlere Segment handelt. Beispielsweise ist in Abbildung 2 zu erkennen, dass eine Null am Eingang (also der erste Abschnitt im Diagramm) in einer Ausgangsbelegung resultiert, indem alle bis auf das mittlere Element Null sind. Es wird also eine 0 als Ziffer dargestellt.

Sieben-Segment-Anzeige

Zuerst wurde eine Logiktabelle (Tabelle 1) angelegt in welcher nur das siebte Element betrachtet wurde. Alle Eingangsbelegungen der vier Eingangsbits wurden hier berücksichtigt. Ein Übertrag in einen Karnaugh-Plan (Tabelle 2) und das Erstellen einer Disjunktiven Normalform durch Umkreisen der Einsen führt zu folgender Schaltformel:

$$S_0 = \overline{x_3} \, \overline{x_2} \, \overline{x_1} \, \vee \, \overline{x_3} \, x_2 \, x_1 \, x_0 \, \vee \, x_3 \, x_2 \, \overline{x_1} \, x_0$$

Gruppe 5 4 von 5

x_3	x_2	x_1	$ x_0 $	Output	
0	0	0	0	1	
0	0	0	1	1	
0	0	1	0	0	
0	0	1	1	0	
0	1	0	0	0	
0	1	0	1	0	
0	1	1	0	0	
0	1	1	1	1	
1	0	0	0	0	
1	0	0	1	0	
1	0	1	0	0	
1	0	1	1	0	
1	1	0	0	1	
1	1	0	1	0	
1	1	1	0	0	
1	1	1	1	0	

Tabelle 1: Logiktabelle zum mittleren Segment

$x_3x_2x_1x_0$	00	01	11	10
00	1	1	0	0
01	0	0	1	0
11	1	0	0	0
10	0	0	0	0

Tabelle 2: Karnaugh-Plan zur Schaltung des mittleren Segments

Durchführung

Messergebnisse

Beobachtungen

Auswertung

Gruppe 5 5 von 5