

Digitalelektronisches Praktikum

Versuch 4

Moritz Breipohl
mbreipohl@techfak.uni-bielefeld.de

Markus Rothgänger
mrothgaenger@techfak.uni-bielefeld.de

Gruppe 5

Tutor: Lukas Schmidt, Robin Ewers

5. Juli 2018

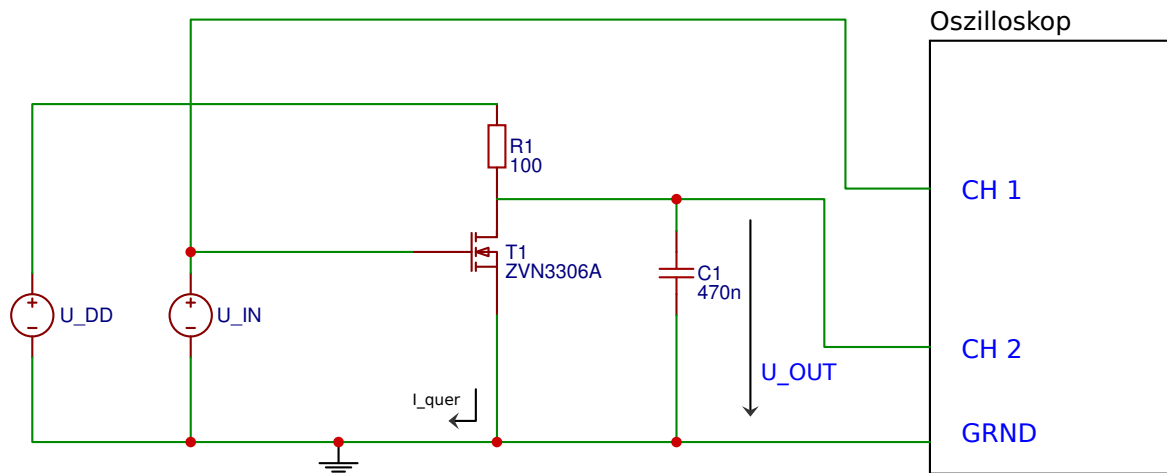


Abbildung 1: Aufbau des Inverters mit Lastwiderstand

Versuchsaufbau

Aufgabe

In diesem Versuch war es Ziel, die Vor- und Nachteile dreier, unterschiedlicher Inverterschaltungen zu untersuchen. Dazu wurden die Schaltungen zum einen am Computer simuliert und zum anderen auf dem Steckbrett aufgebaut und gemessen. Hier sollten die Unterschiede aus Simulation und Messung herausgestellt werden.

Erwartung

Erwartet wurde, dass alle Inverterschaltungen ein ähnliches Verhalten zeigen, wobei der ideale Einsatz vom Szenario abhängt. Unterschiede wurden vor allem in Bezug auf die Schaltzeit erwartet, da die Aufbauten unterschiedlich schnell auf eine Änderung des Eingangssignal reagieren können. Es wurde vermutet, dass der CMOS-Inverter die geringste statische Verlustleistung besitzt. Wie die anderen Aufbauten sich in Bezug auf den Querstrom verhielten, konnte nicht vermutet werden.

Aufbau

Als Schaltungen wurde zuerst der Inverter mit Lastwiderstand aufgebaut (Abbildung 1). Als Zweites der Anreicherungsinverter (Abbildung 2) und zuletzt der CMOS-Inverter (Abbildung 3). In allen Schaltungen waren zwei Spannungsquellen nötig. Die Versorgungsspannung wurde konstant gehalten, wobei die Schaltspannung dem Eingang des Inverters entsprach. Als Ausgang ist die Masche am Kondensator zu betrachten. Der Querstrom I_{quer} wurde wie in den Schaltplänen eingezeichnet gemessen, um Verlustströme aufzunehmen. Um die Schaltzeit zu bestimmen, war des Weiteren der Funktionsgenerator und das Oszilloskop nötig. Hier wurde der Funktionsgenerator anstelle der Eingangs-Stromversorgung eingebaut und der Ausgang am Kondensator über das Oszilloskop aufgenommen (exemplarisch im Schaltbild Abbildung 1 dargestellt).

Verwendete Bauteile

Transistoren vom Typ ZVN3306A und ZVP3306A (nur CMOS-Inverter), Spannungsquellen mit begrenztem Strom, Multimeter, Kondensator mit einer Kapazität von $470nF$, ein Widerstand

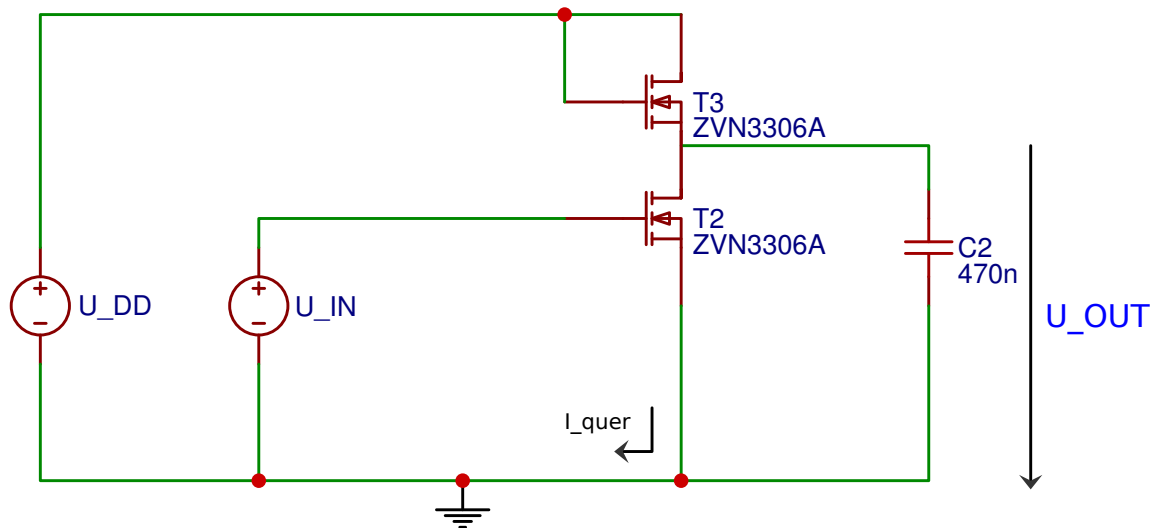


Abbildung 2: Aufbau des Anreicherungsinverters

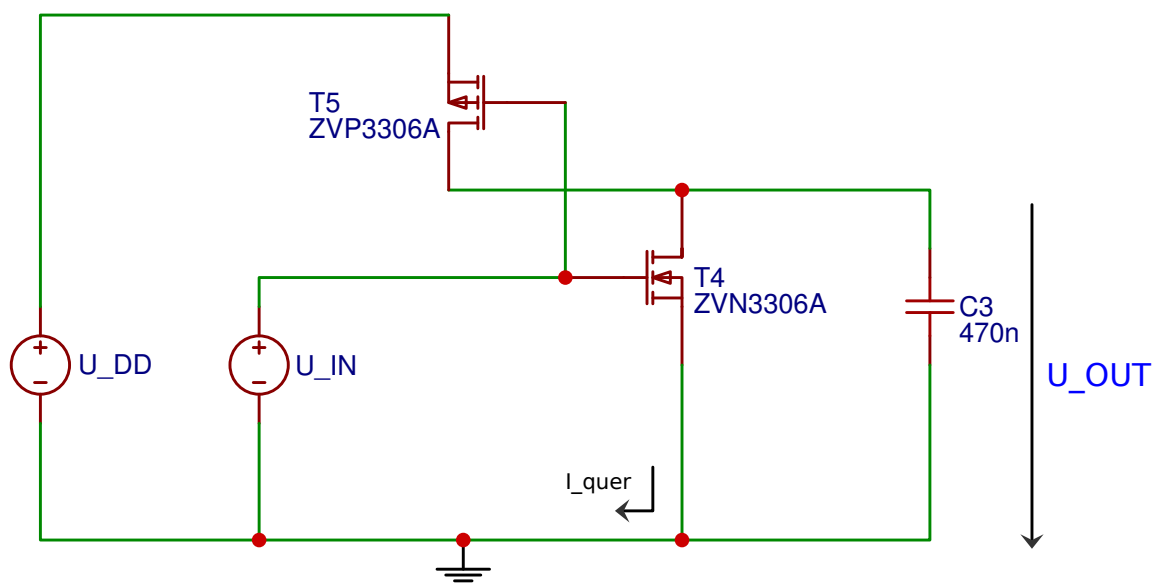


Abbildung 3: Aufbau des CMOS-Inverters

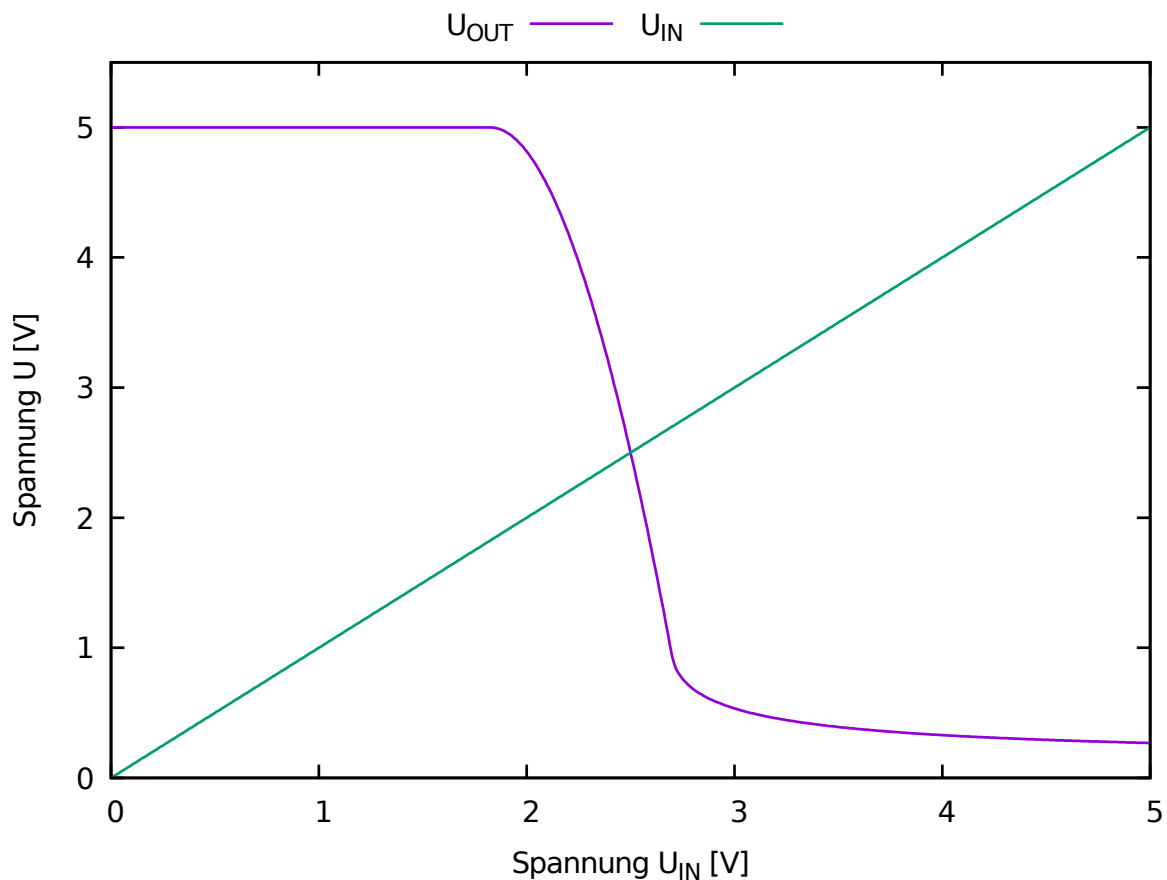


Abbildung 4: Schrittweise Erhöhung der Eingangsspannung
Inverter mit Lastwiderstand in Simulation

mit 100Ω (nur Inverter mit Lastwiderstand), Funktionsgenerator und Oszilloskop (Schaltzeitmessung).

Durchführung Simulation

Zuerst wurden die Schaltungen im Programm "LTSpice" aufgebaut und das Verhalten bzw. die Spannung am Ausgang bei einer schrittweisen Erhöhung der Eingangsspannung ($U_{IN} = 0V$ bis $U_{IN} = 5V$) aufgenommen. Im zweiten Schritt wurde für jede Schaltung die Reaktions- bzw. Schaltzeit gemessen, indem die Eingangsspannung als Rechteckkurve simuliert wurde. Die Ergebnisse wurden in Form von Datentabellen gesichert und anschließend geplottet. Die Versorgungsspannung wurde konstant auf $U_{DD} = 5V$ gehalten.

Messergebnisse Simulation

Die Messergebnisse zum Verhalten beim Erhöhen der Eingangsspannung sind in Abbildung 4 bis Abbildung 6 dargestellt. Die Ergebnisse aus der Simulation zur Feststellung der Schaltzeit sind ebenfalls grafisch aufbereitet (Abbildung 7 bis Abbildung 9). Des Weiteren wurden die Zeiten aus den Messdaten extrahiert, zu welchen die Ein- bzw. Ausgangsspannung auf die Hälfte

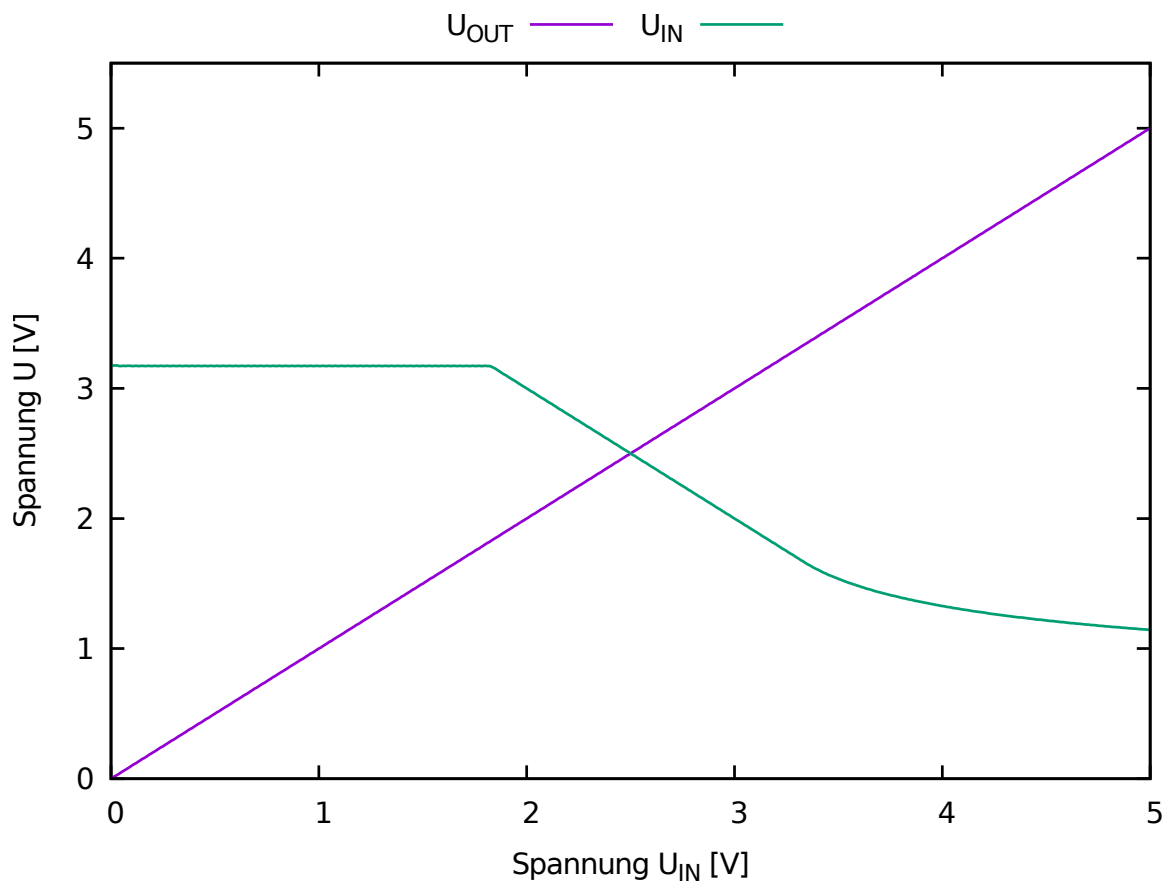


Abbildung 5: Schrittweise Erhöhung der Eingangsspannung
Anreicherungsinverter in Simulation

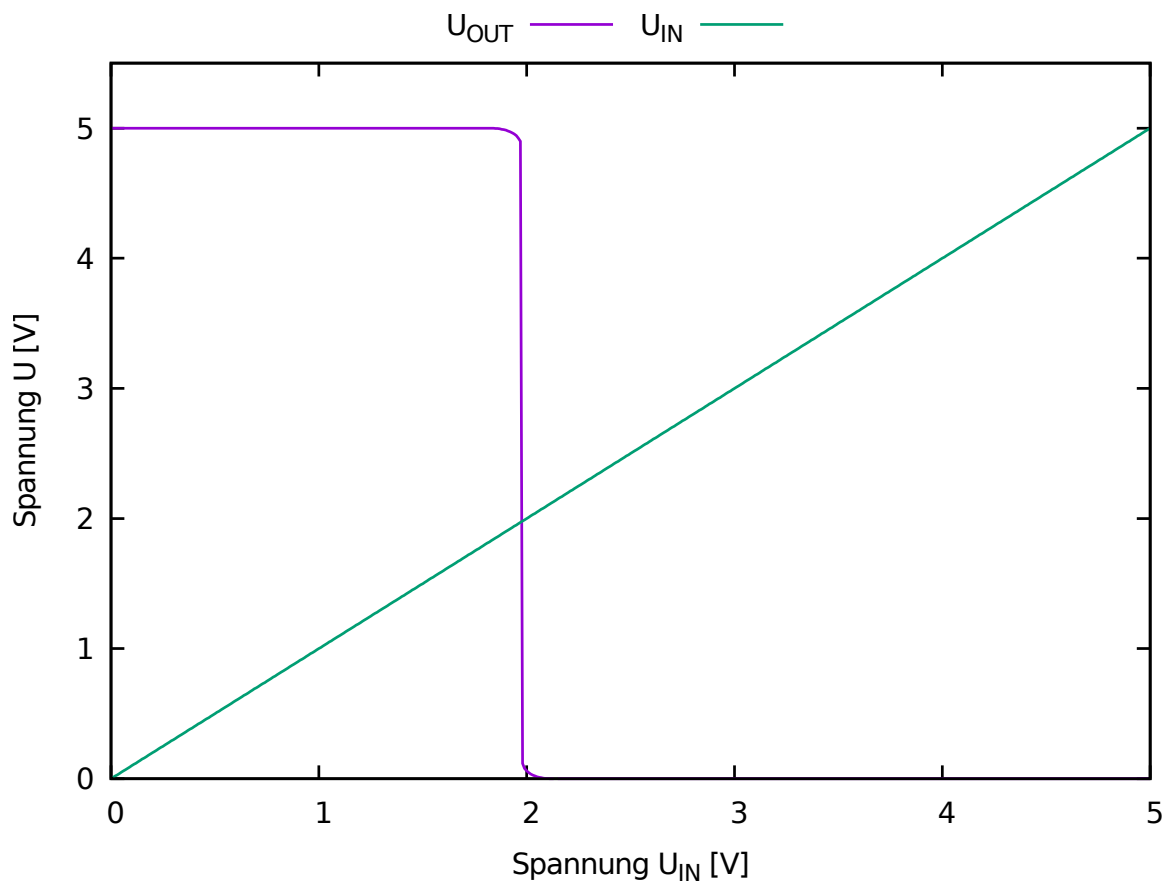


Abbildung 6: Schrittweise Erhöhung der Eingangsspannung CMOS-Inverter in Simulation

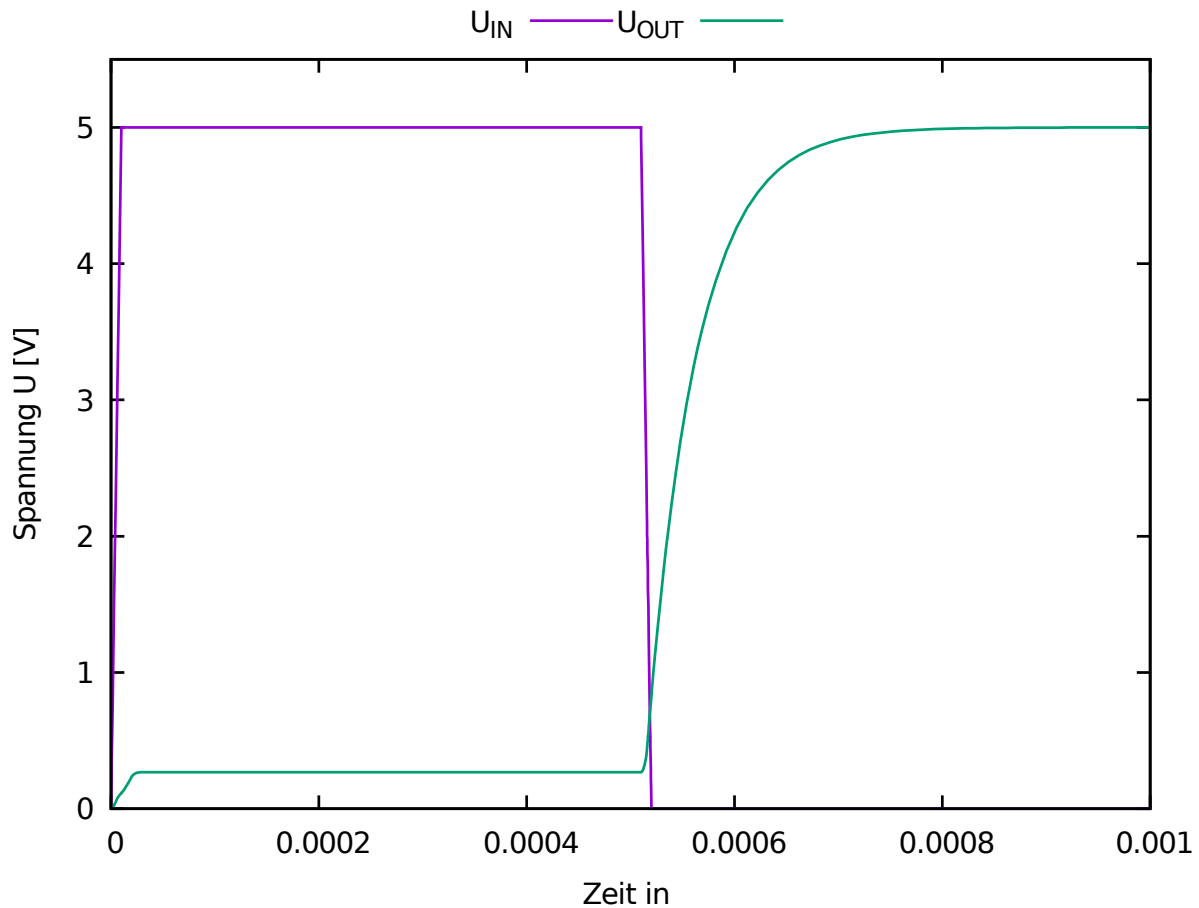


Abbildung 7: Umschaltvorgang in der Simulation
Inverter mit Lastwiderstand

der Amplitude gesunken bzw. gestiegen war. Aus diesen Daten wurde die Differenz gebildet (Schaltzeit). Die Ergebnisse sind in Tabelle 1 zusammengefasst.

Inverter-Typ	Schaltzeit in ms
Lastwiderstand	0.0284
Anreicherungstyp	0.0024
CMOS	0.0139

Tabelle 1: Schaltzeiten nach Simulation der Invertertypen

Durchführung Messung

Ähnlich wie in der Simulation, wurde bei der Messung am Steckbrett zunächst die Eingangsspannung schrittweise von 0 bis 5 Volt erhöht. Zur Messung der Schaltzeiten wurde eine vom Funktionsgenerator generierte Rechteckskurve mit einer Amplitude von 5V genutzt und die Eingangsspannung mit der Ausgangsspannung am Oszilloskop verglichen, wobei die Schaltzeit mithilfe der Cursor gemessen wurde. Die Versorgungsspannung blieb konstant bei fünf Volt.

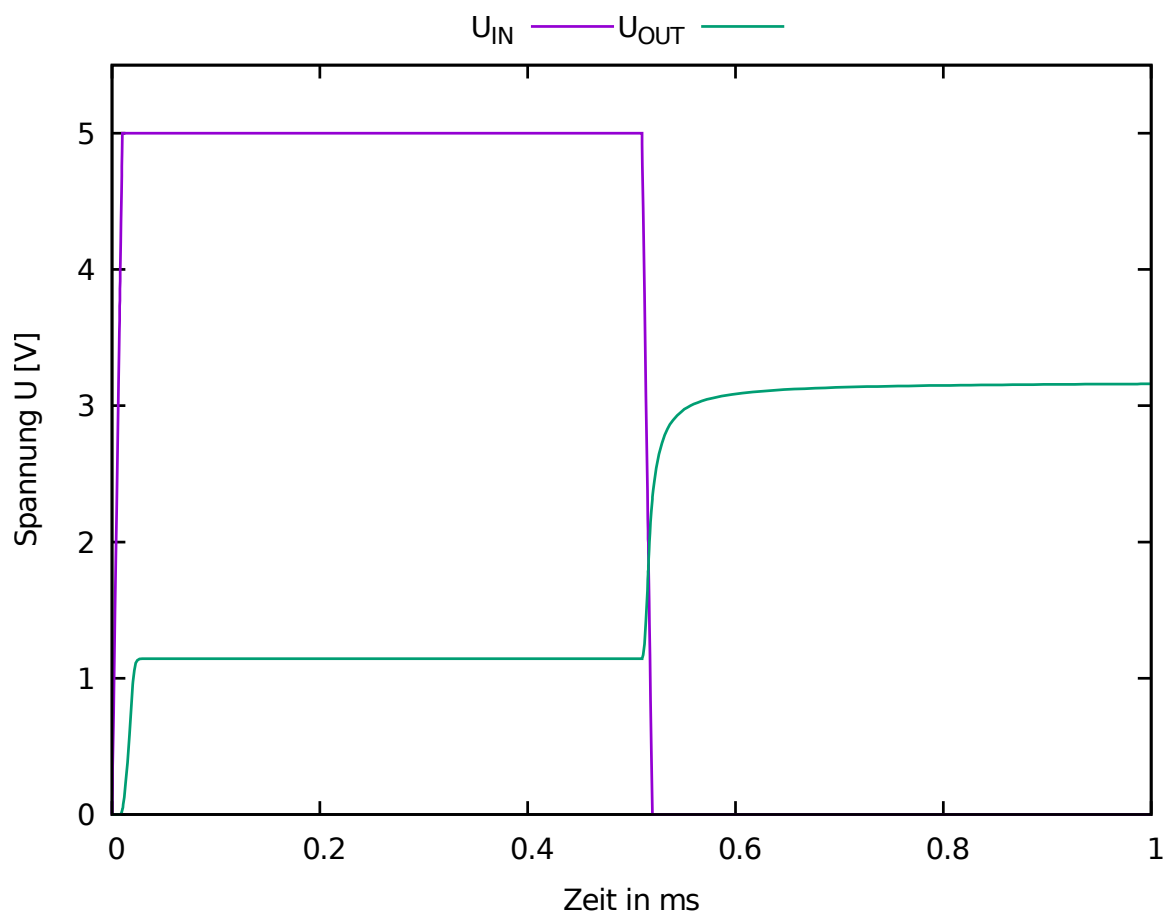


Abbildung 8: Umschaltvorgang in der Simulation
Anreicherungsverter

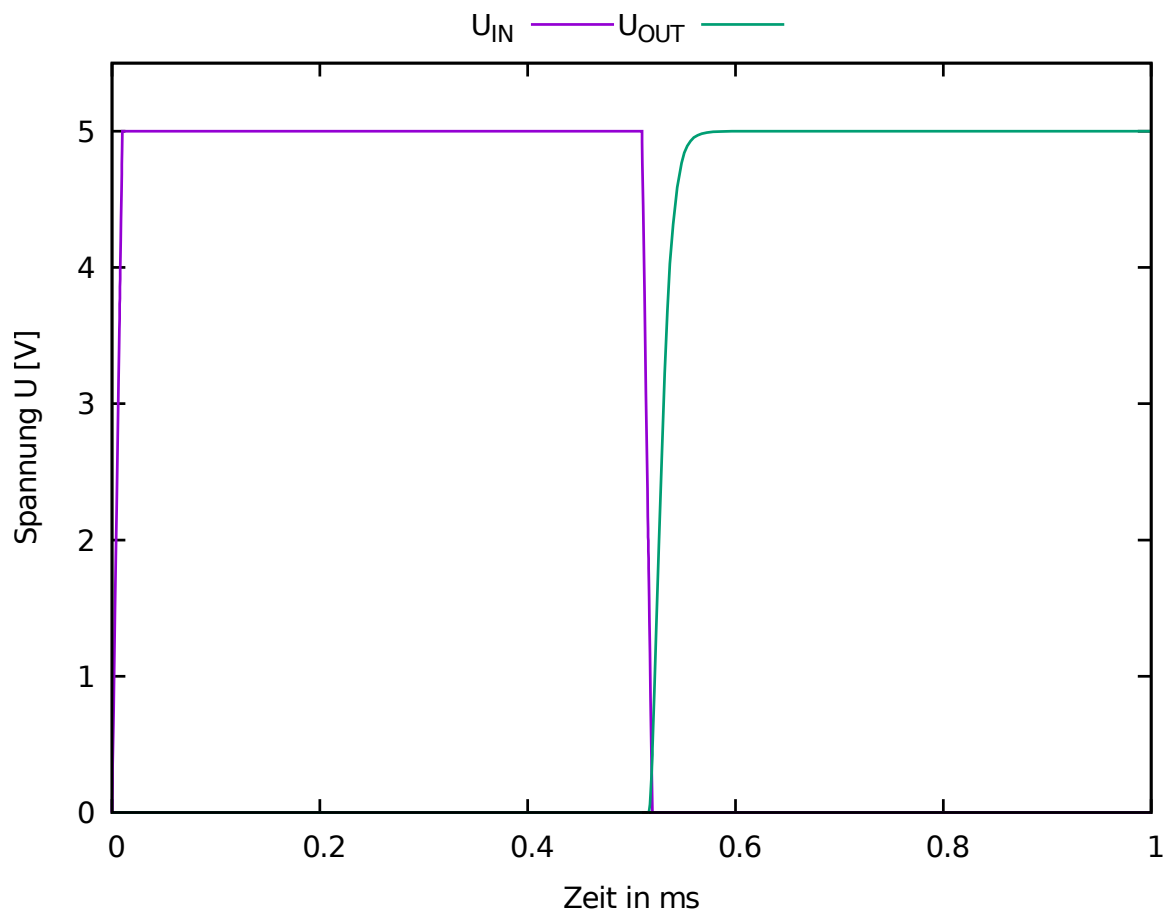


Abbildung 9: Umschaltvorgang in der Simulation
CMOS-Inverter

Messergebnisse Messung

Inverter-Typ	Schaltzeit in ms
Lastwiderstand	36
Anreicherungstyp	3600
CMOS	3000

Tabelle 2: Schaltzeiten nach Messung der Invertertypen

Die mit dem Oszilloskop bestimmten Schaltzeiten sind in Tabelle 2 dargestellt.

Zuletzt wurde am Steckbrett der Querstrom gemessen. Die Ergebnisse sind in Tabelle 3 zu finden.

Inverter-Typ	Querstrom in [mA]
Lastwiderstand	23,5
Anreicherungstyp	35,8
CMOS	2,0

Tabelle 3: Quer- bzw. Verluststrom je Schaltung

Beobachtungen

Bei der Bestimmung der Schaltzeiten in der Simulation ist auffällig, dass die Schaltzeit für den Anreicherungsinverter im Vergleich sehr niedrig ist. Hier ist jedoch ebenfalls in Betracht zu ziehen, dass die Spannungsdifferenz der beiden Zustände gerade einmal 2V beträgt. Bei den restlichen Schaltungen beträgt die Differenz volle 5V. Weiterhin fällt auf, dass die gemessenen Schaltzeiten aus der Simulation um mehrere Zehnerpotenzen kleiner sind, als die aus dem realen Aufbau. Aber auch als prozentuale Differenz ergeben sich Unstimmigkeiten: In der Simulation war der Anreicherungs-Inverter jener mit der geringsten Schaltzeit, im realen Aufbau jedoch übernahm der Inverter mit Lastwiderstand die Führung.

Auswertung

Grundsätzlich invertiert ein Inverter das Eingangssignal, da die Versorgungsspannung bei anliegender Eins über den Transistor zur Erde niederohmig abgeleitet wird. Dadurch fließt kein Strom am höherohmigen Ausgang. Bei anliegender Null sperrt der Transistor und die Versorgungsspannung liegt am Ausgang an. Als statischen Querstrom bezeichnet man den Strom, welcher im Kreis der Versorgungsspannung fließt, wenn das Eingangssignal Null ist, der invertierende Transistor also sperrt. Im Gegensatz dazu ist der dynamische Querstrom derjenige, der bei Schaltvorgängen entsteht. Die aufgenommenen Daten zeigen, dass das grundlegende Verhalten von Aufbau und Simulation vergleichbar sind. Die riesigen Unterschiede in den Schaltzeiten zwischen Simulation und Aufbau werden daran liegen, dass die Simulation eine idealisierte Annahme des Aufbaus ist. Dadurch werden viele Effekte in LTSpice, wie beispielsweise das Lade-/Entladeverhalten der Bauteile oder aber auch Verlustleistungen in den Drähten, nicht (oder anders) berücksichtigt. Des Weiteren zeigen die Werte, dass das Einsatzgebiet je Inverter schwanken kann. Eine sehr schnelle Schaltzeit bietet der Inverter des mit Lastwiderstand, welche diesen besonders geeignet macht für Schaltungen, welche mit hohen Frequenzen arbeiten; einen sehr geringen Querstrom jedoch der CMOS-Inverter. Diese Feststellung macht den CMOS-Inverter für komplexe elektrische Schaltungen ideal, da dort die Verlustleistung durch

Querströme minimiert werden sollte. In Bezug auf die Größe der Bauteile kann kein eindeutiger Vorteil beobachtet werden. Allerdings wurden im Versuch auch sehr große Bauteile verwendet. Als Integrierter Schaltkreis sind alle Schaltungen vermutlich sehr viel kleiner. Dennoch kann ein Inverter prinzipiell auch nur durch einen Transistor abgebildet werden (Inverter mit Lastwiderstand). Dieser bietet, neben der vielen Nachteile, einen Baugrößenvorteil. Der statische Querstrom ist bei dem CMOS-Inverter im Vergleich zu den anderen so niedrig, da nur diese Bauform den den Fluss des Querstroms annähernd total blockiert. Nur sehr geringe Verlustleistungen entstehen, da auch die Transistoren keine idealen Bauelemente sind. In allen anderen Aufbauten schaltet nur ein Transistor den Stromfluss, wodurch der Widerstand (oder der Transistor) konstant durchflossen wird und ein recht hoher statischer Querstrom entsteht.