



آزمایشگاه مدارهای منطقی

شمارنده‌ها

گروه ۲

مهدی علی نژاد ۴۰۱۱۰۶۲۶۶

مبین پورعابدینی ۴۰۱۱۱۰۵۵۶

الینا هژبری ۴۰۱۱۷۰۶۶۱

دانشکده مهندسی کامپیوتر

فهرست مطالب

۲.....	هدف آزمایش
۳.....	وسایل مورد نیاز
۴.....	شرح آزمایش
۵.....	نتیجه ی مورد انتظار

هدف آزمایش

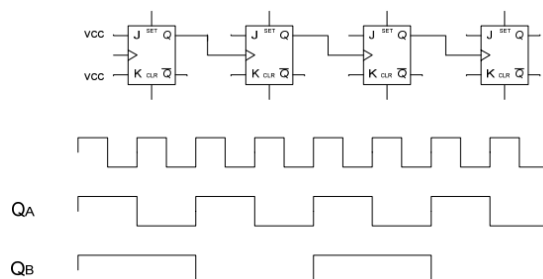
هدف از انجام این آزمایش پیاده سازی شمارنده دودویی و BCD می باشد. در این آزمایش یک شمارنده با استفاده از Flip-Flop JK (JKFF) ساخته و سپس مدار را تست می نماییم.

وسایل مورد نیاز

- ❖ 4 7476 (Flip-Flop)
- ❖ 6 Button
- ❖ 8 NOT
- ❖ 10 OR
- ❖ 3 OR-3
- ❖ 3 AND
- ❖ 2 AND-3
- ❖ XOR
- ❖ 6 RES 10k OHM
- ❖ 7SEG-BCD (BCD to Decoder)
- ❖ 74LS157 (MUX)
- ❖ 4077 (XNOR Gate)
- ❖ JKFF (Flip-Flop)

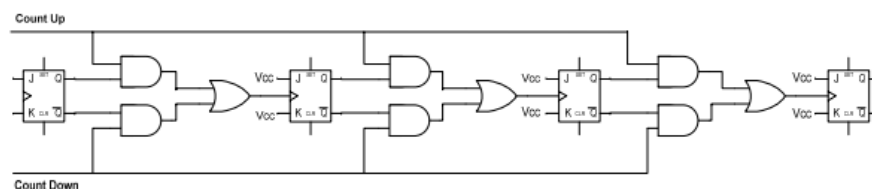
شرح آزمایش

در یک JKFF اگر $J=K=1$ باشد، آنگاه خروجی فلیپ فلاپ (Q) با لبه پالس ساعت، تغییر می‌کند. با به دنبال هم قرار دادن n عدد JKFF می‌توانیم شمارنده n بیتی بسازیم. اگر از خروجی Q' استفاده کنیم شمارش در جهت عکس انجام می‌شود (به شکل (۱) توجه کنید).



شکل ۱ - مدار یک شمارنده پیاده سازی شده با فلیپ-فلاپ JK

الف) با استفاده از ۴ عدد JKFF (تراشه های ۷۴۷۸ یا ۷۴۱۰۷ یا ۷۴۱۰۹) شمارنده شکل (۲) را که شمارنده‌ای با قابلیت شمارش رو به پایین است، بسازید.

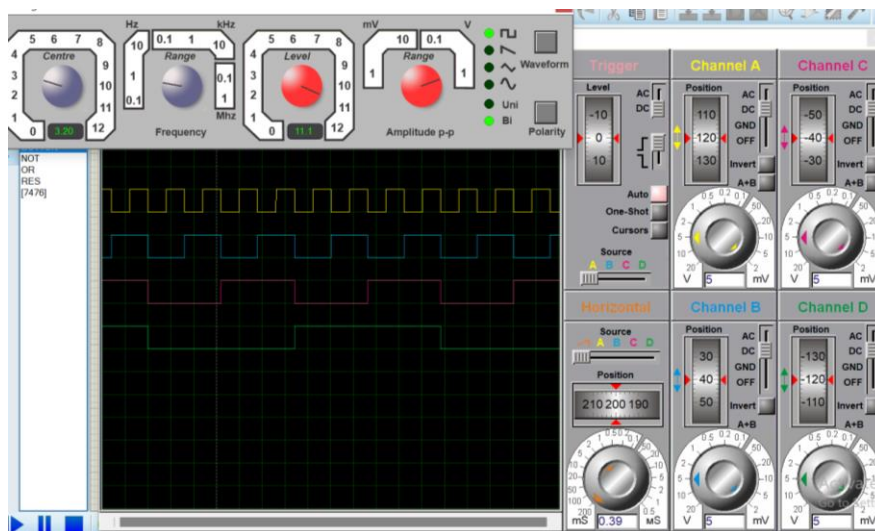


شکل ۲ - مدار شمارنده پیشنهادی با قابلیت شمارش رو به بالا و رو به پایین

ب) با تغییر مناسب مدار، شمارنده‌ای با قابلیت مقداره‌ی موازی طراحی کنید و طرح را ضمیمه گزارش خود نمایید.

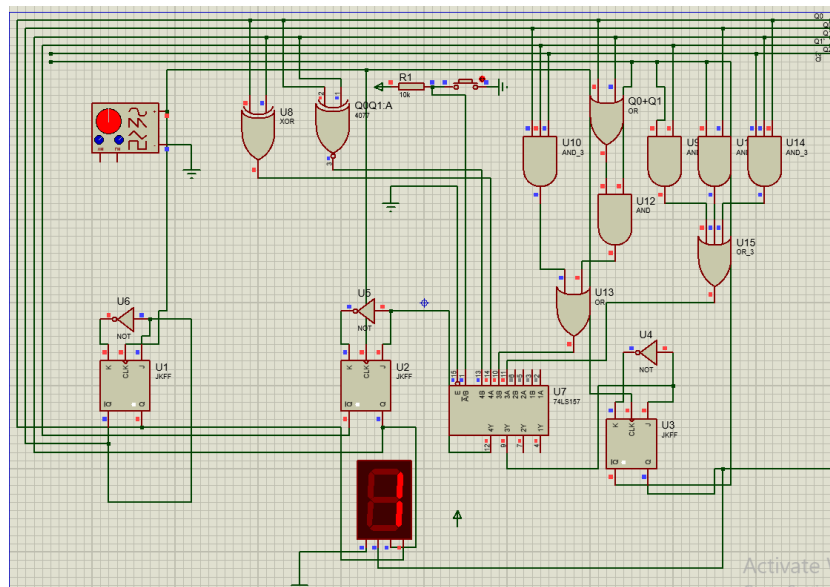
پ) تراشه های ۷۴۱۰۷ و ۷۴۱۰۹ شمارنده‌های BCD با قابلیت شمارش رو به بالا و رو به پایین و مقداره‌ی اولیه هستند. پس از بررسی کاتالوگ دو شمارنده و انتخاب یکی از آنها شمارنده BCD مود ۶۴ (۰ تا ۶۳) بسازید. خروجی شمارنده‌ها را به نمایشگرهای ۷ قطعه‌ای وصل کنید. به نحوه پشت هم قرار گرفتن دو شمارنده توجه کنید و از مدارهای اضافی بپرهیزید.

ت) با استفاده از سه عدد JKFF شمارنده سنکرونی طرح کنید که دارای یک ورودی X باشد که این ورودی جهت شمارش رو به بالا ($X=1$) و شمارش رو به پایین ($X=0$) را تعیین کند. این شمارنده باید اعداد ۰ تا ۷ را سه تا سه تا بشمارد به طوری که اختلاف دو عدد متوالی همواره ۳ باشد.



شکل ۴ و ۵ - نتیجه‌ی مورد ب

شکل ۶- نتیجه‌ی مورد پ



شکل ۷ - نتیجه‌ی مورد ت