



آزمایشگاه مدارهای منطقی

آشنایی با ALU، ثبات‌ها و گذرگاه داده

گروه ۲

مهدی علی نژاد 401106266

مبین پور عابدینی 401110556

الینا هژبری 401170661


دانشکده مهندسی کامپیوتر

فهرست مطالب

۳	هدف آزمایش
۴	وسایل مورد نیاز
۵	شرح آزمایش
۶	نتیجه ی مورد انتظار
۷	چالش ها
۸	نتایج

هدف آزمایش

هدف از انجام این آزمایش آشنایی با ALU، ثبات و گذرگاه داده می باشد.



4 LED
2 7448 (BCD to 7 Segment Decoder)
74191 (BCD Counter)
2 7404
2 74175 (flip flop)
74HC181 (ALU)
3 NAND-3
3 NOR-4
16 RES 1KOhm
2 7SEG-BCD
74157

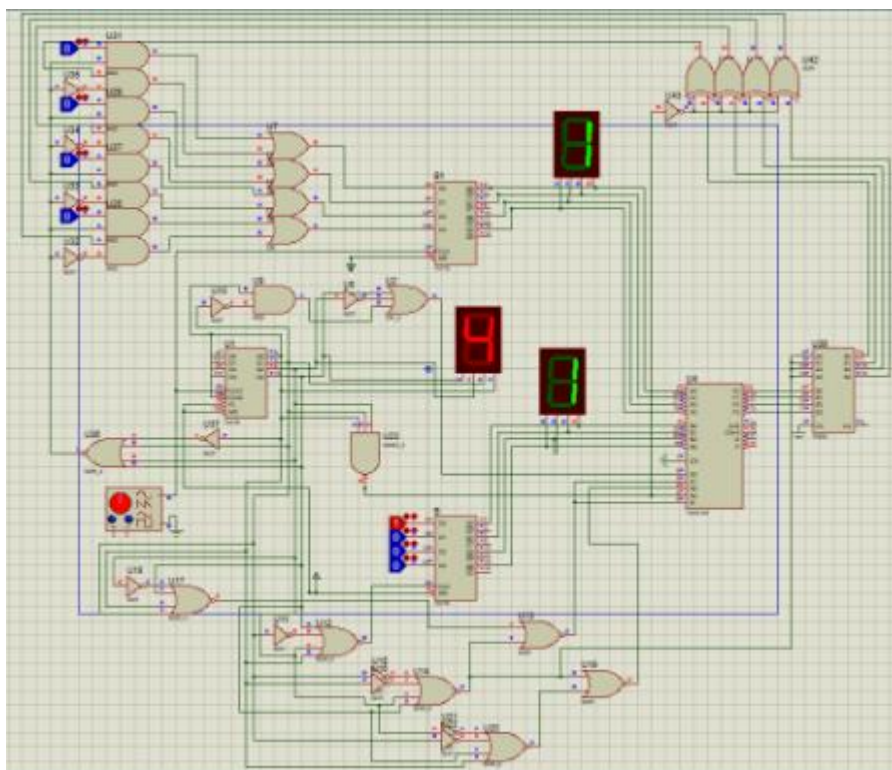
شرح آزمایش

مداری طرح کنید که دارای دو ثبات داده A و B، یک ALU و یک کنترل کننده باشد. به طوریکه با دادن کدهای مختلف به ALU، اعمال مختلف بر روی ورودی‌ها انجام گیرد.

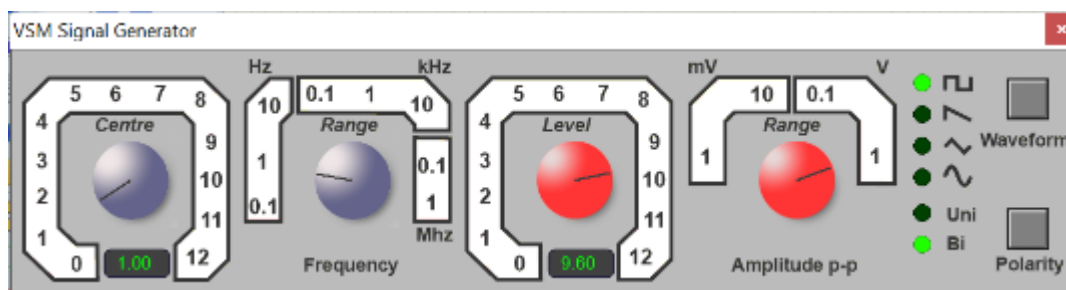
ثبات‌های A و B از طریق گذرگاه داده به ورودی‌های ALU وصل می‌شوند. هر دو ثبات می‌توانند از ALU اطلاعات بگیرند. این مدار را با 74181 (ALU)، ۷۴۱۷۵ (ثبات‌ها) و گذرگاه داده AND-OR بسازید. با استفاده از یک شمارنده عملیات زیر را به ترتیب انجام دهید:

شمارنده	خروجی ALU
1	$A \leftarrow \text{DATA1}$
2	$B \leftarrow \text{DATA2}$
3	$A \leftarrow \text{ADD}(A,B)$
4	$A \leftarrow \text{DEC}(A)$
5	$A \leftarrow A$
6	$A \leftarrow B$
7	$A \leftarrow \text{XNOR}(A,B)$

نتیجه ی مورد انتظار



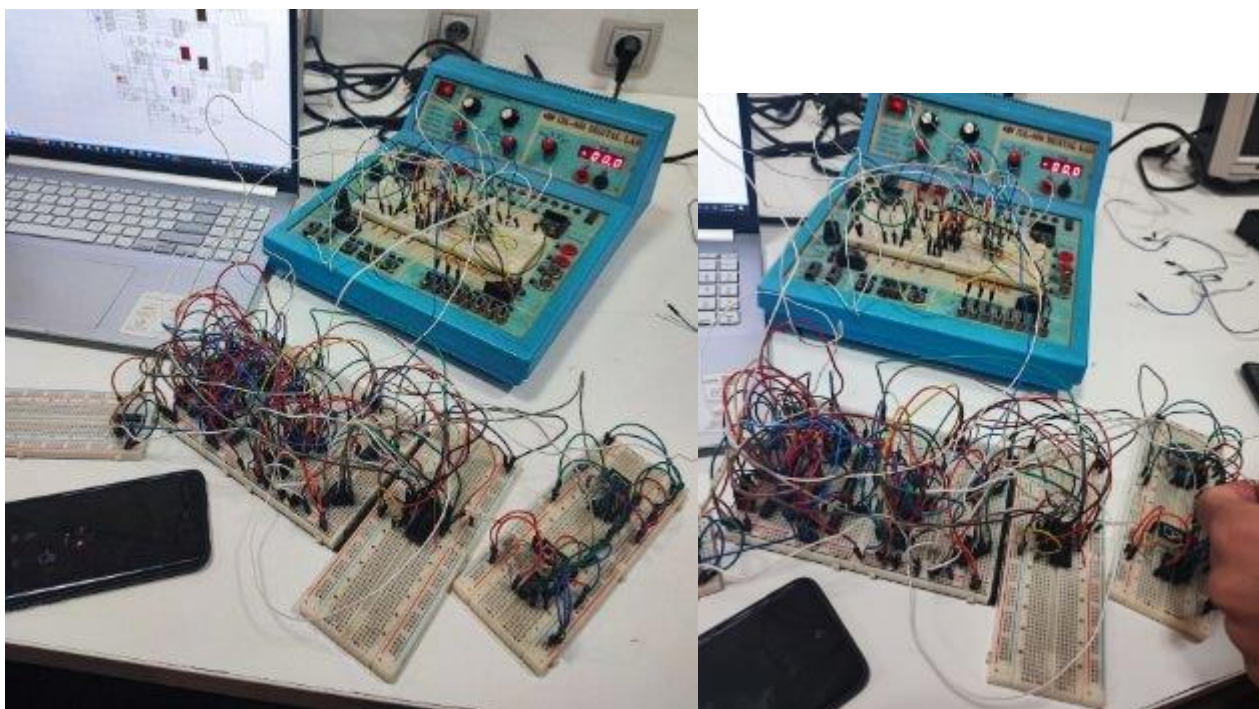
شکل 1- مدار نهایی



شکل 2- VSM Signal Generator

چالش ها

این آزمایش یکی از آزمایش های وقت گیر بود و به دلیل حجم زیاد اتصالات و سیم هایی که استفاده شده بود ریسک خطا اش بالا بود، یکی دیگه از چالش ها این نکته بود که ALU sum اونجوری که انتظار داشتیم کار نمیکرد و یه واحد بیشتر نشون میداد خروجی رو که به کمک یک binary adder سعی کردیم این مشکل رو حل کنیم. چالش دیگه هم سوختن یکی از قطعه هامون در هنگام بستن مدار بود که باعث شد مدتی متوجه نشیم مشکل از کجاست.



شکل ۳ و ۴ - مدار نهایی