

معماری کامپیوتری

نیم سال دوم ۰۳-۰۲

استاد: دکتر لاله ارشدی

پاسخ دهنده: معین آعلی - ۴۰۱۱۰۵۵۶۱



دانشکده‌ی مهندسی کامپیوتر

تمرین تئوری پنجم

پاسخ مسئله‌ی ۱.

پاسخ مسئله‌ی ۲.

با توجه به اطلاعات صورت سوال، تسریع را به تقریب محاسبه می‌کنیم:

$$ClockCycle_1 = \frac{1}{ClockRate_1} = \frac{1}{4 \times 10^8} = 0.25ns \longrightarrow ClockCycle_2 = 0.45ns$$

$$SpeedUp = \frac{T_1}{T_2} = \frac{CPI_1 \times ClockCycle_1}{CPI_2 \times ClockCycle_2} = \frac{0.4 \times 4 + 0.3 \times 4 + 0.3 \times 10}{1} \times \frac{0.25}{0.45} \simeq 3/2$$

پاسخ مسئله‌ی ۳.

ترتیب اولیه دستورات به این صورت است:

۱	add	\$3, \$1,	\$5
۲	sub	\$2, \$1,	\$5
۳	lw	\$5, 0(\$3)	
۴	addi	\$4, \$5,	1
۵	add	\$5, \$4,	\$1

پاسخ مسئله‌ی ۴.

ترتیب اولیه دستورات به این صورت است:

۱	I1:	lw	R1, 0(R2)		; R1 ← Memory[R2]
۲	I2:	addi	R1, R1,	1	; R1 ← R1+1
۳	I3:	sw	R1, 0(R2)		; Memory[R2] ← R1
۴	I4:	addi	R2, R2,	8	; R2 ← R2+8
۵	I5:	addi	R4, R4,	-1	; R4 ← R4-1
۶	I6:	bne	R4, R0,	I1	; branch if R4!=0

الف

باید جایگاه I₅ را طوری تغییر بدهیم که حداقل ۲ مرحله زودتر از I₆ اجرا شود.

۱	I1:	lw	R1, 0(R2)		; R1 ← Memory[R2]
۲	I2:	addi	R1, R1,	1	; R1 ← R1+1
۳	I5:	addi	R4, R4,	-1	; R4 ← R4-1
۴	I3:	sw	R1, 0(R2)		; Memory[R2] ← R1
۵	I4:	addi	R2, R2,	8	; R2 ← R2+8
۶	I6:	bne	R4, R0,	I1	; branch if R4!=0

ب

در این بخش ما دستوری را بعد از I₆ قرار می‌دهیم که هر بار اجرا شود و ارتباطی با شرط پرش نداشته باشد.

۱	I1:	lw	R1, 0(R2)		; R1 ← Memory[R2]
۲	I2:	addi	R1, R1,	1	; R1 ← R1+1
۳	I5:	addi	R4, R4,	-1	; R4 ← R4-1
۴	I3:	sw	R1, 0(R2)		; Memory[R2] ← R1
۵	I6:	bne	R4, R0,	I1	; branch if R4!=0
۶	I4:	addi	R2, R2,	8	; R2 ← R2+8

ج

با توجه به خواسته سوال، جدول زیر را تشکیل می‌دهیم:

	Clock1	Clock2	Clock3	Clock4	Clock5	Clock6	Clock7	Clock8	Clock9	Clock10
I1	F	D	X	M	W					
I2		F	D	X	M	W				
I5			F	D	X	M	W			
I3				F	D	X	M	W		
I6					F	D	X	M	W	
I4						F	D	X	M	W

اگر فقط یک بار این حلقه اجرا شود، در مجموع ۱۰ کلاک زمان می‌برد، اما اگر چندین بار این حلقه تکرار شود، تقریباً به تعداد حلقه‌ها نیاز به کلاک داریم.