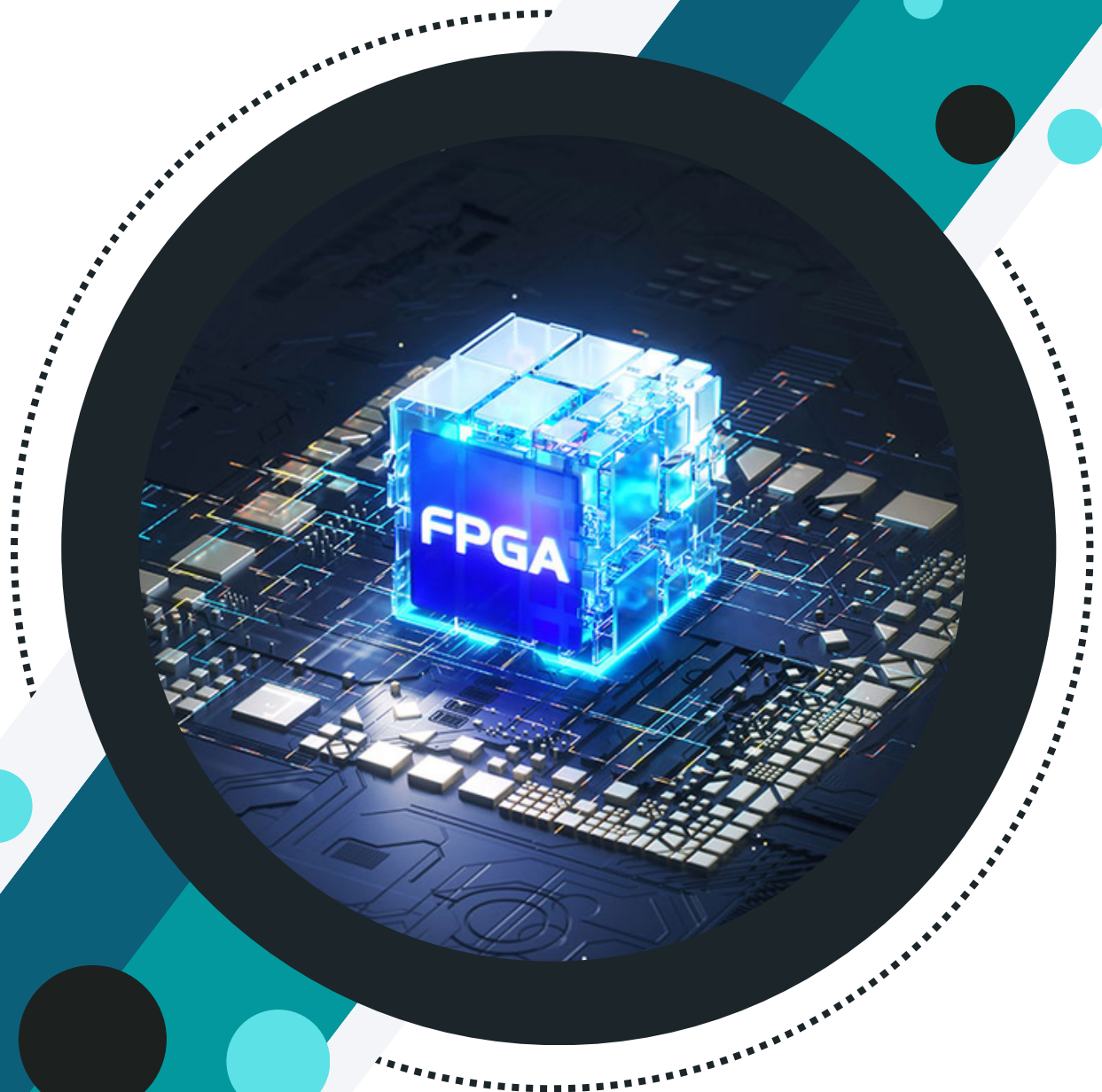


PROJET VHDL RAPPORT:

SYSTÈME DE CONTRÔLE D'UNE SERRURE ÉLECTRONIQUE



ENCADRÉ PAR:

Dr PROFESSEUR ALAE AMMOUR

RÉALISÉ PAR:

HASSNA AIT OUBRAHIM

MOHAMED AYMAN OUCHKER

TABLE DES MATIÈRES:

1 INTRODUCTION

2 FONCTIONNEMENT DU PROJET

3 ARCHITECTURE DU PROJET

4 DESCRIPTION ET SIMULATION DES BLOCS

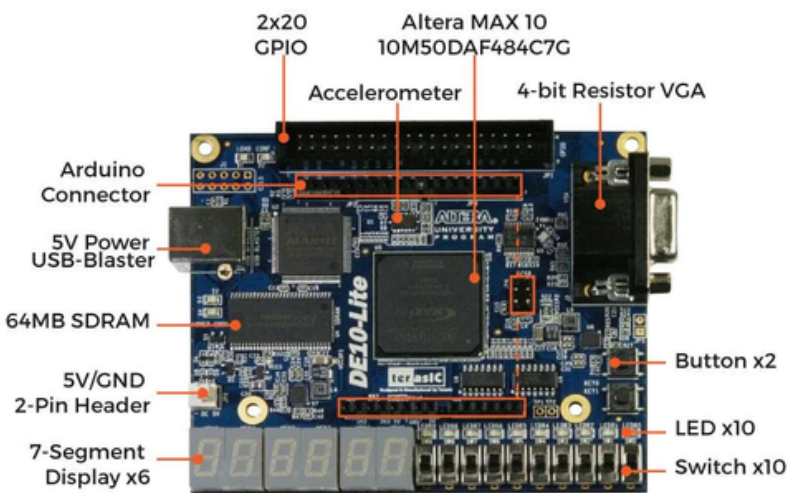
4.1 CODEUR:.....	
4.2 DÉTECTEUR DE CARACTÈRE :	
4.3 MÉMOIRE :.....	
4.4 COMPAREUR 16-BITS:.....	

5 CONSTRUCTION DU PROJET

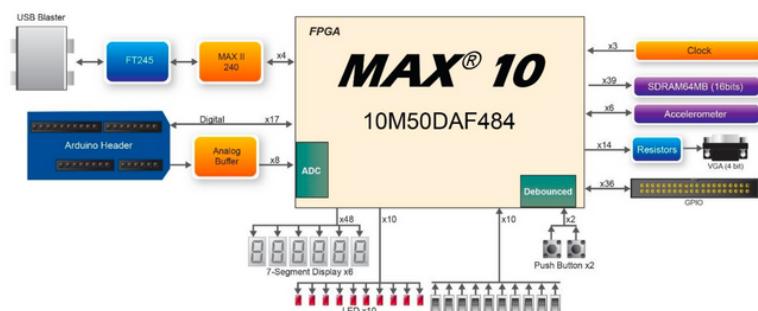
6 CONCLUSION ET BILAN

1 INTRODUCTION:

Dans le cadre des enseignements des circuits logique programmable , et plus précisément dans le projet VHDL, nous avons choisi d'implémenter un "système de contrôle d'une serrure à combinaison électronique ". Cette architecture doit être implémentée sur une carte FPGA De10-lite, possédant des afficheurs sept segments et en utilisant un clavier de 16 touches numériques , ce projet a pour but de modéliser en langage VHDL un circuit de serrure à combinaison électronique.



CARTE FPGA DE10-LITE



BOARD BLOCK DIAGRAM

2 FONCTIONNEMENT DU PROJET:

Le projet de modélisation d'une serrure à combinaison électronique en langage VHDL vise à concevoir un système sécurisé nécessitant l'entrée d'un code confidentiel composé de quatre chiffres à partir d'un clavier numérique à 16 touches. Chaque touche du clavier est associée à un bit du bus de données binaire de 16 bits (data_in). Le codeur surveille en permanence le bus de données, capturant les quatre premières touches pressées successivement pour former le code. Le système de vérification compare ensuite le code entré avec un code prédéfini. En cas de correspondance, le mécanisme de déverrouillage est activé, symbolisé par un signal de déverrouillage. La simulation avec Modelsim permet de valider le fonctionnement du système, testant divers scénarios pour assurer la fiabilité de la serrure électronique dans des conditions variées.

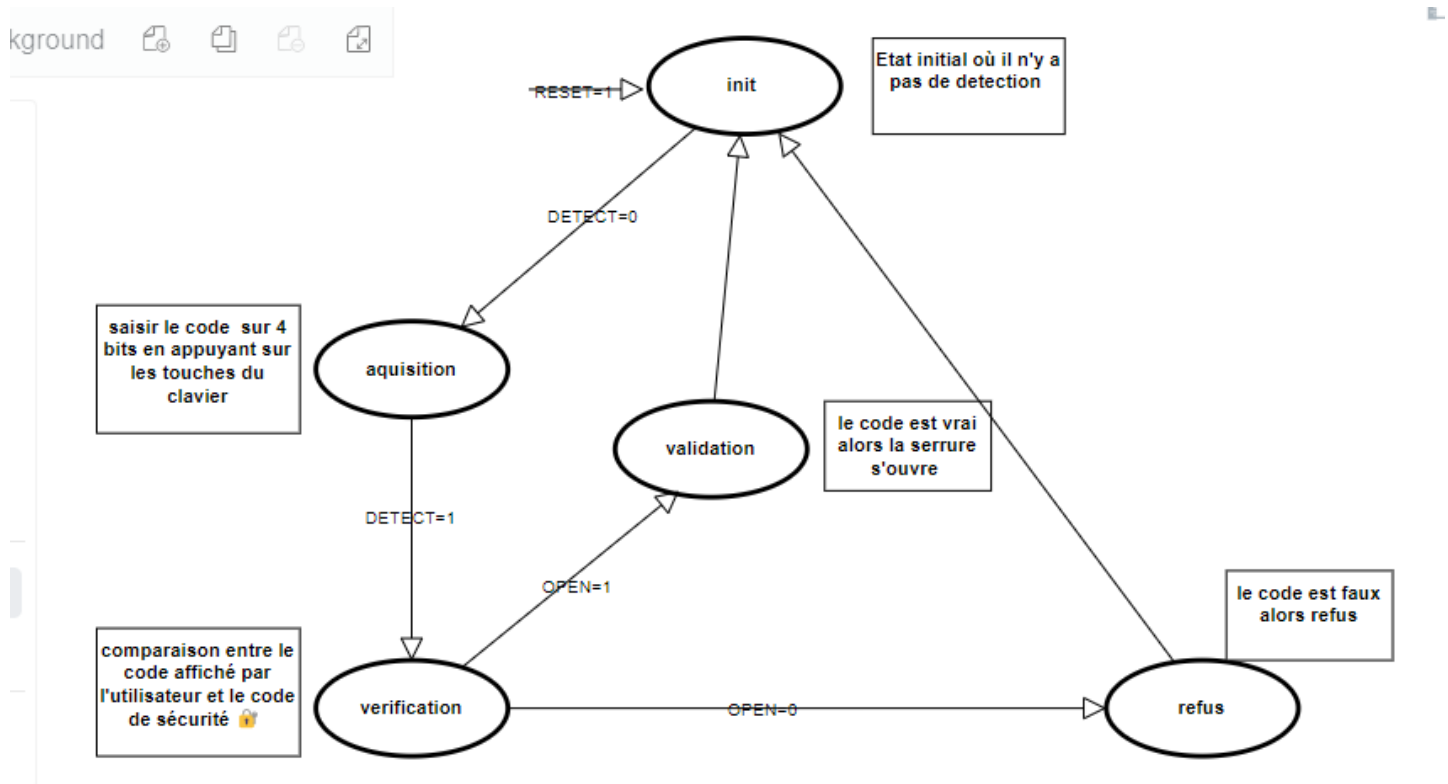


FIGURE 1 – DIAGRAMME DE FONCTIONNEMENT DE PROGRAMME

3 ARCHITECTURE DU PROJET:

l'architecture global est la suivante :

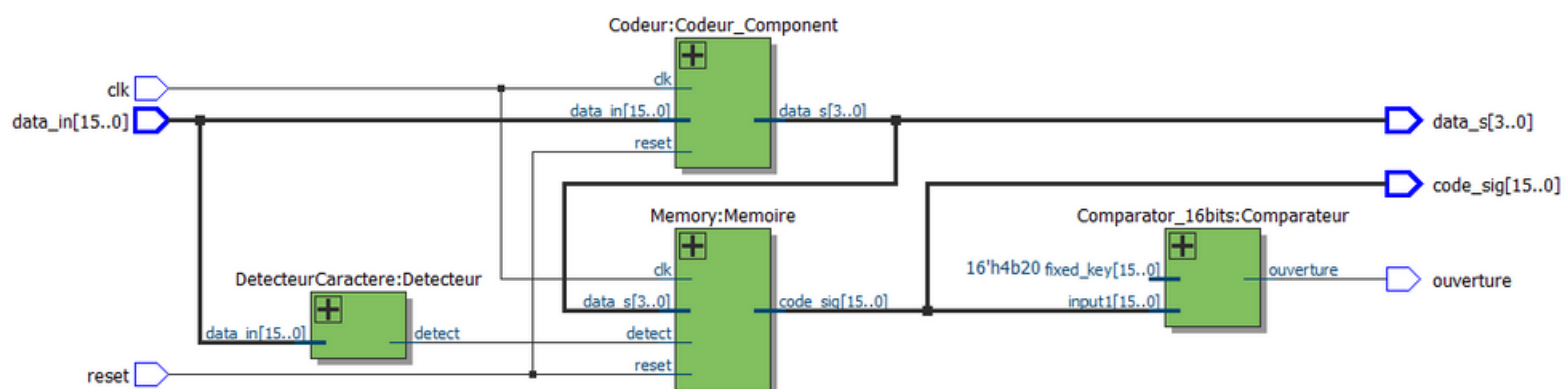


FIGURE 2 – ARCHITECTURE GLOBALE DU PROJET

4 DESCRIPTION ET SIMULATION DES BLOCS:

4.1 CODEUR:

Le rôle du codeur est de convertir le code généré par le clavier, transporté par le bus data_in, en un code binaire de 4 bits. Ce code binaire est ensuite transmis au système via le bus data_s. Lorsqu'un utilisateur entre une combinaison de chiffres sur le clavier, chaque chiffre est associé à une représentation binaire sur 4 bits. Le codeur observe ces entrées, regroupe les chiffres successifs pour former un code complet, puis le traduit en une représentation binaire de 4 bits. Ce code binaire est ensuite transmis au système pour être utilisé dans la comparaison avec le code préconfiguré de la serrure. En résumé, le codeur joue un rôle essentiel dans la conversion du code entré en un format approprié pour les opérations de comparaison dans le système de la serrure électronique.

Ainsi, la figure 3 ci-dessous indique les entrées - sorties de codeur:

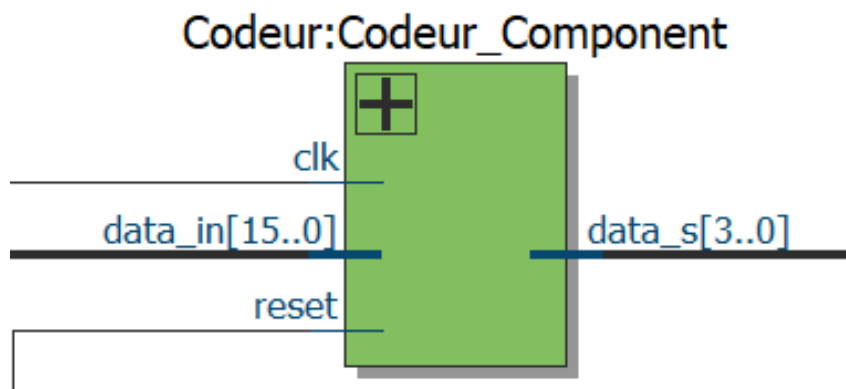


FIGURE 3 – ENTRÉES - SORTIES DU MODULE CODEUR

Pour vérifier le bon fonctionnement de codeur on génère un testbench et on le simule en n'oubliant pas l'initialisation des entrées du bloc codeur, cf (Figure 4).

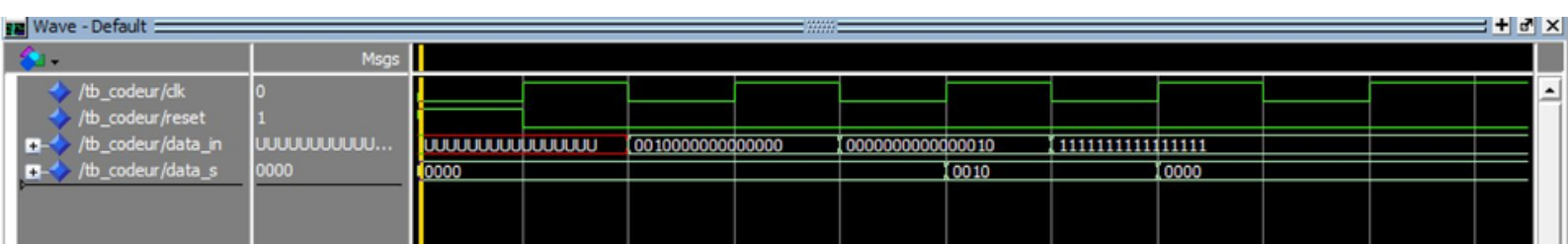


FIGURE 4 – SIMULATION DE CODEUR

4.2 DÉTECTEUR DE CARACTÈRE :

Le détecteur de caractère a pour mission de repérer l'appui sur une touche du clavier. Lorsqu'une pression sur une touche est détectée, le signal de sortie, appelé "detect", est positionné à 1. En revanche, si aucune pression sur une touche n'est identifiée, ce qui correspond aux cas où aucune action n'est effectuée sur le clavier, le signal de sortie est alors mis à 0. En d'autres termes, le détecteur de caractère signale activement le moment où une touche est enfoncée, et cet état est représenté par la présence du signal "detect" à un niveau logique élevé. Si aucune touche n'est pressée, le signal "detect" demeure à un niveau logique bas, indiquant l'absence d'action sur le clavier.

Ainsi, la figure 5 ci-dessous indique les entrées - sorties du bloc du détecteur de caractere :

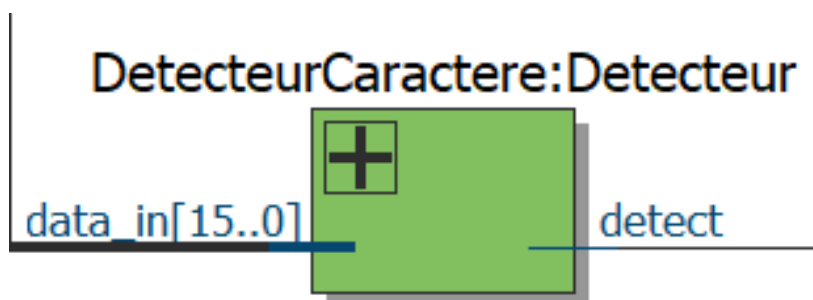


FIGURE 5 – ENTRÉES - SORTIES DU MODULE DU DÉTECTEUR DE CARACTERE

Afin de vérifier le bon fonctionnement de ce module, on génère un testbench et on le simule :

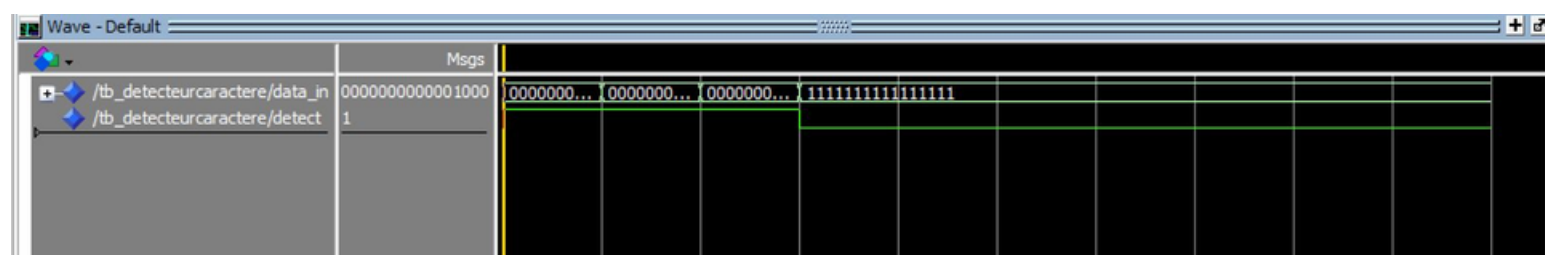


FIGURE 6 – SIMULATION DE DETECTEUR DE CARACTERE

4.3 MÉMOIRE :

Le bloc de mémoire de stockage de code dans la serrure électronique se compose de quatre registres à lecture/écriture parallèles de 4 bits, activés sur un front montant du signal d'horloge. Lorsqu'un utilisateur appuie sur une touche, le code généré par le clavier est enregistré dans le premier registre, tandis que les valeurs précédentes sont décalées vers les registres suivants. Le bus "code_sig" reçoit les valeurs actuelles des quatre registres, avec les quatre premiers bits représentant le dernier chiffre de la touche enfoncée. Chaque registre utilise une bascule D modifiée active sur front montant, avec un signal de réinitialisation asynchrone ("RST") et une entrée "Enable" pour le transfert de données. Ce bloc assure le stockage correct du code saisi par l'utilisateur, prêt pour la comparaison avec le code prédéfini de la serrure électronique.

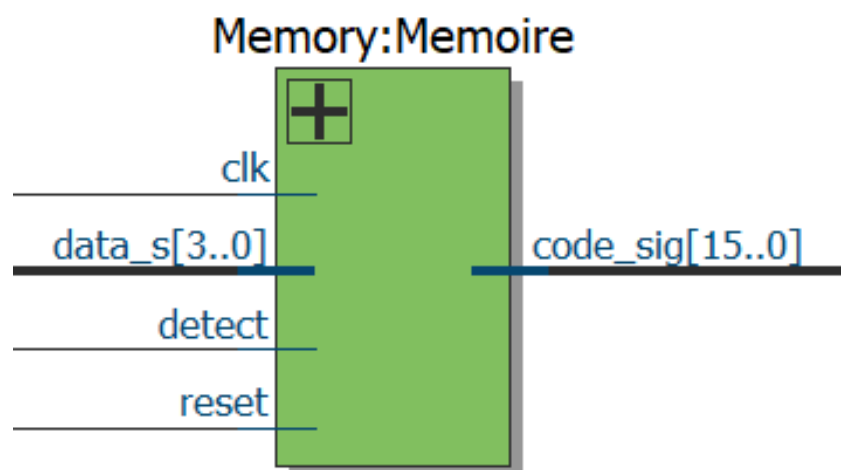


FIGURE 7 – ENTRÉES/SORTIES DU MODULE DE MEMOIRE

Afin de vérifier le bon fonctionnement de ce module, on génère un testbench et on le simule :

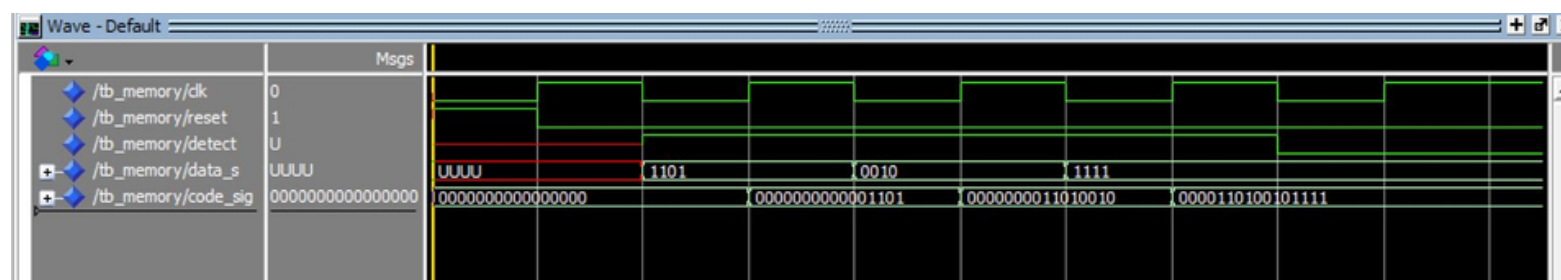


FIGURE 8 – SIMULATION DE MEMOIRE

4.4 COMPAREUR 16-BITS:

Le comparateur 16-bits de la serrure électronique a pour fonction de déterminer l'égalité entre deux codes de 16 bits. La clef de la serrure est fixée à 1234, et si le code entré par l'utilisateur est identique à cette clef, le signal "ouverture" est activé (passant à 1). En cas de divergence, le signal "ouverture" reste à 0. La description VHDL de ce comparateur commence par élaborer un comparateur 4-bits, puis répète cette structure quatre fois pour former le comparateur 16-bits. Chaque section du code est comparée individuellement, et le résultat global du signal "ouverture" indique la validité du code entré par l'utilisateur par rapport à la clef de la serrure. Ce composant est essentiel pour assurer la sécurité et le déverrouillage correct de la serrure électronique.

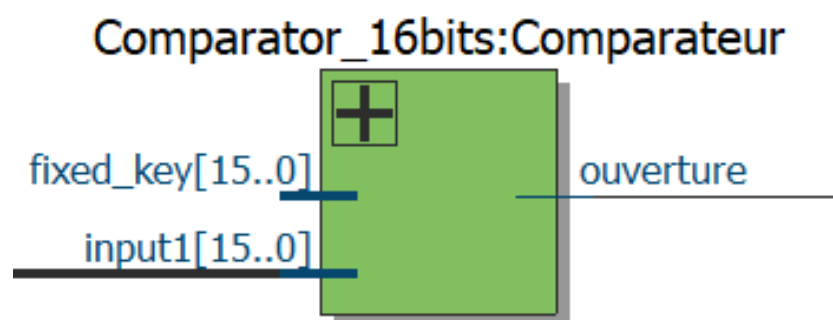


FIGURE 9 – ENTRÉES/SORTIES DU MODULE DE COMPAREUR

Afin de vérifier le bon fonctionnement de ce module, on génère un testbench et on le simule :

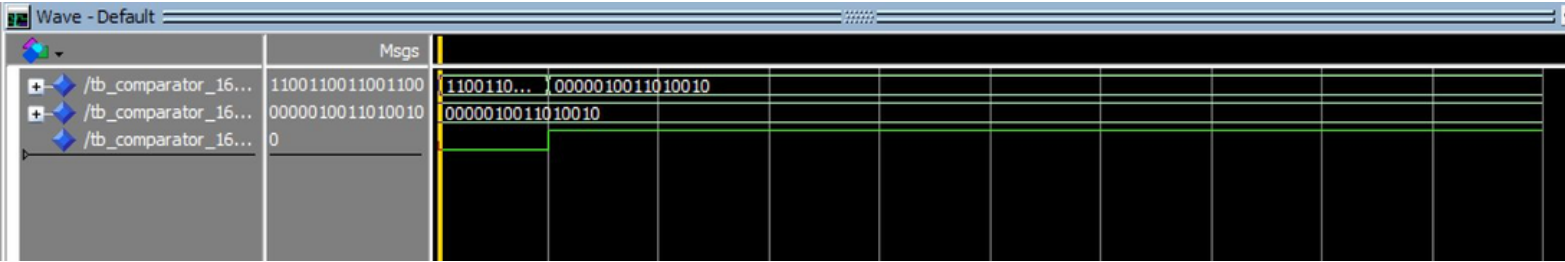


FIGURE 10 – SIMULATION DE COMPAREUR 16 BITS

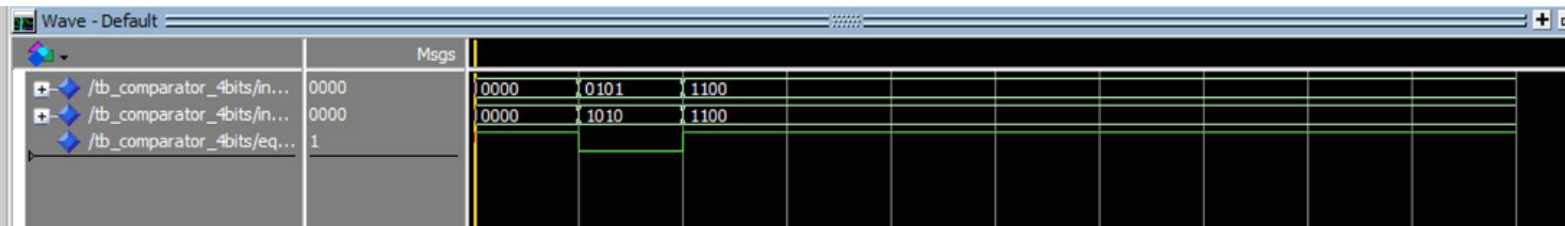


FIGURE 11 – SIMULATION DE COMPAREUR 4 BITS

5 CONSTRUCTION DU PROJET

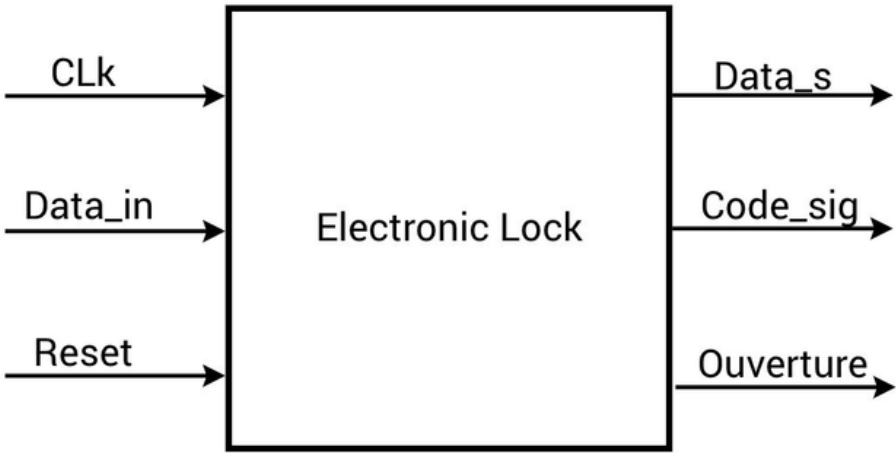


FIGURE 12 – ELECTRONIC LOCK

6 CONCLUSION ET BILAN

La réalisation de ce projet de serrure à combinaison électronique a été une expérience pédagogique significative, mettant en pratique les principes de conception VHDL pour développer un système fonctionnel et sécurisé. L'implémentation réussie de composants tels que le détecteur de caractères, le codeur, le bloc de stockage de code, et le comparateur 16-bits a démontré une compréhension approfondie des concepts VHDL et des structures algorithmiques associées. La modularité du projet a facilité la gestion du code, tandis que les simulations avec Modelsim ont permis de valider la robustesse du système dans divers scénarios. En conclusion, ce projet a renforcé les compétences en conception VHDL tout en soulignant l'importance d'une approche méthodique dans le développement de solutions électroniques fiables et sécurisées.