

# circuits séquentiels

## introduction:

\* Des circuits qui ont une entrée et une sortie.

### mémoire.

La sortie dépend à la fois des variables d'entrée de l'état antérieur des sorties.

\* l'élément de base de la logique séquentielle est: la bascule (flip-flop). Les bascules peuvent être asynchrone ou synchrone.

\* C.S asynchrones: les sorties changent d'état dès qu'il y a un changement des états d'entrées.

\* C.S synchrones: les sorties changent d'état après avoir eu une autorisation d'un signal de synchronisation appelé "Horloge".

Ex:  $H=1$  → notre système travaille xp (ما يعمل)  
 $H=0$  → mémorisation (ما يديل)

bascules asynchrones

bascules synchrones

RS, D, T, JK

RS, D, JK (m.c)

## 2. Les bascules:

Sont à mémoriser une information elle est un système séquentiel constitué par une ou deux entrées.

et deux sorties complémentaires.

bascule bistable.



## Les bascules asynchrones:

### \* bascule RS:

$S=1, R=0 \rightarrow Q_+ = 1$  (mise à 1)

$R=1, S=0 \rightarrow Q_+ = 0, \bar{Q}_+ = 1$  (mise à 0)

$S=R=0 \rightarrow Q_+ = Q$  "mémorisation"

$S=R=1 \rightarrow$  état interdit.

$Q_+ = \bar{Q}_+ = 1$  qui n'est pas logique.

### TV:

R	S	Q	Q <sub>+</sub>	Q <sub>-</sub>
0	0	0	0	1
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0
1	0	0	0	1
1	0	1	0	1
1	1	0	x	x
1	1	1	x	x

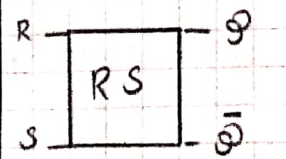
mémorisation

$S=1 \rightarrow Q_+ = 1$

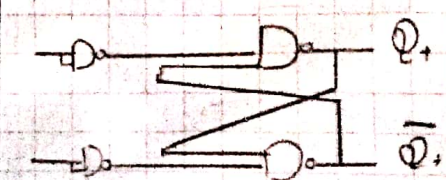
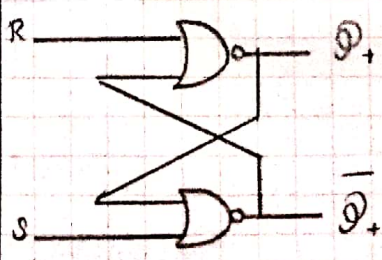
$R=1 \rightarrow \bar{Q}_+ = 1$

état interdit.

$$Q_+ = \bar{R}Q + S$$



### Logigramme:





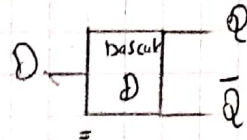
## \* Bascule D:

un appui sur D  $\rightarrow$  mise à 1 de  $Q_+$   
un relâchement de D  $\rightarrow$  mise à 0 de  $Q_+$

TV:

D	$Q_+$	$Q_+$	$Q_+$
0	0	0	1
0	1	0	1
1	0	1	0
1	1	1	0

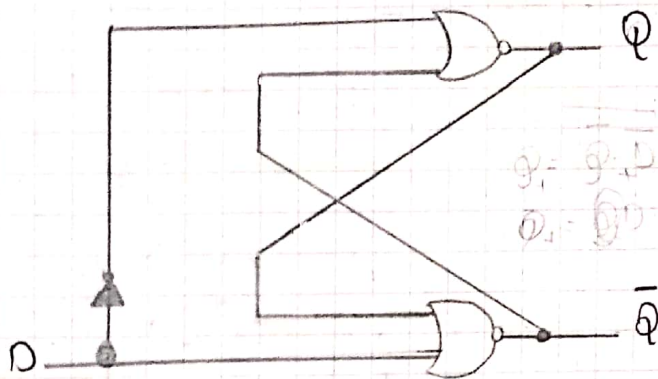
whatever known Q



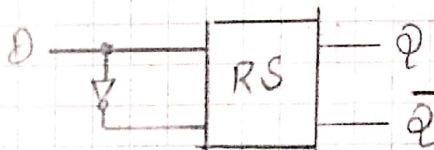
D'où:

$$Q_+ = D \quad \dots (*)$$

Logigramme: (avec des portes NAND)



D:  $S = D$ ,  $R = \bar{D}$  dans l'équation de la bascule RS on obtient une bascule D.



\* Table d'excitation  $\rightarrow$  on devine  
\* Logigramme de bascule D avec les portes NOR & fait de la même méthode que la bascule RS.

X

## \* Bascule JK: contrairement à la

basculer RS. Dans la bascule JK. la condition  $J = K = 1$  ne donne pas lieu à une condition indéterminée, mais par contre la bascule passe à

l'état opposé.

entève l'ambiguïté de la bascule RS.

$$J = 1, K = 0 \rightarrow Q_+ = 1$$

$$K = 1, J = 0 \rightarrow Q_+ = 0 \text{ / } \bar{Q}_+ = 1$$

$$K = J = 0 \rightarrow Q_+ = Q \text{ mémorisation}$$

$$K = J = 1 \rightarrow Q_+ = \bar{Q} \text{ état opposé}$$

TV:

J	K	Q	$Q_+$	$\bar{Q}_+$
0	0	0	0	1
0	0	1	1	0
0	1	0	0	1
0	1	1	0	1
1	0	0	1	0
1	0	1	1	0
1	1	0	1	0
1	1	1	0	1

mémorisation.

$K = 1, J = 0 \rightarrow \bar{Q}_+ = 1$

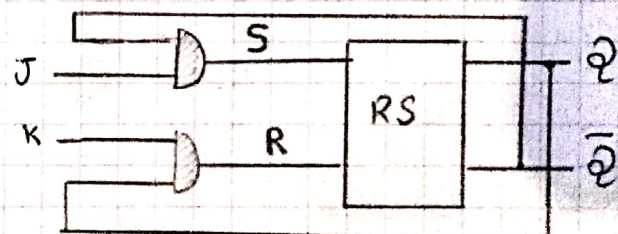
$J = 1, K = 0 \rightarrow Q_+ = 1$

état opposé.

$$Q_+ = J\bar{Q} + \bar{K}Q \quad \dots (*)$$



Dans l'équation (\*) on mettant  
 $S = J\bar{Q}$   
 $R = KQ$   
on obtient (\*)





\* Bascule T: elle est obtenu en reliant

les entrées J et K d'une bascule JK

$T=0$  → mémorisation

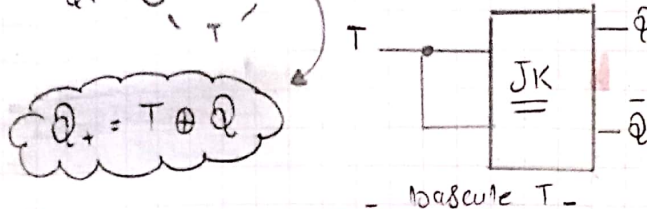
$T=1$  → basculement.

T	Q	Q+	Q-
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1

mémorisation.

basculement.

$$Q_+ = \bar{J} \bar{Q} + K Q$$



- bascule T -

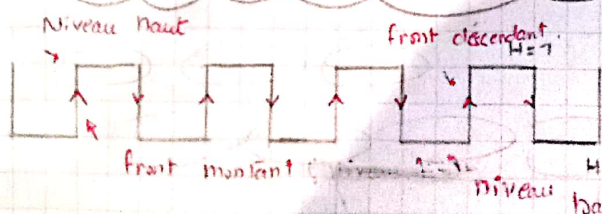
\* L'Horloge n'apparaît jamais dans les équations.

Be careful!

le mode de synchronisation.

## Les bascules synchrones:

La bascule est synchrone quand ses sorties ne changent d'état que si un signal supplémentaire est appliqué sur une entrée, c'est l'horloge (H ou clk).



## \* Synchronisation sur niveau haut:

RSH:

rien de plus pour les autres bas

$H=0$ : la sortie garde l'état précédent. (mémorisation)

$H=1$ : la bascule RS fonctionne normalement.

## \* Synchronisation sur le niveau bas:

C'est l'inverse!

$H=1$ : mémorisation

$H=0$ : fonctionnement normal de la bascule.



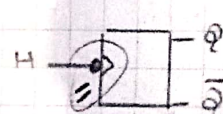
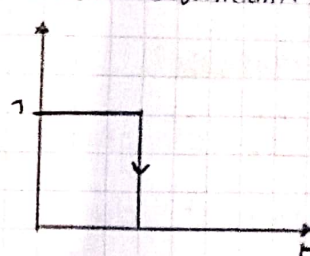
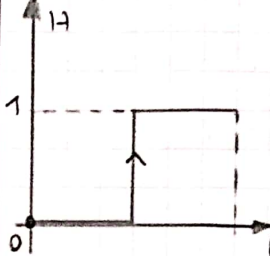
Remarque: Ce type de synchronisation (sur niveau) a beaucoup d'inconvénients.

## → Synchronisation sur front

## \* Synchronisation sur front:

front montant:

front descendant:



Fonctionnement: quelque soit J et K.

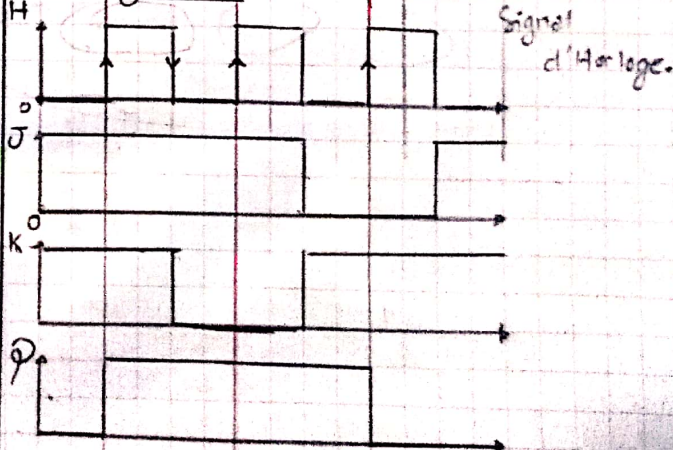
H	J	K	Q+	Q-
0	x	x	Q	Q-
1	x	x	Q	Q-
↓	x	x	Q	Q
↑	0	0	Q	Q
↑	0	1	0	1
↑	1	0	1	0
↑	1	1	Q	Q

mémorisation

mémorisation

basculement

## Chronogramme:





## \* bascule JK maître esclave :

afin d'éviter les problèmes de synchronisation sur front et sur niveau. on construit des bascules qui fonctionnent de la façon suivante :

**front montant :** la bascule mémorise l'état des entrées J et K présent à cet instant, mais sa sortie Q ne change pas d'état. la bascule garde l'état de J et K jusqu'à **front**

**descendant** suivant où elle effectue les changements d'état prévus au moment du front montant.

**Autrement dit :**

front montant :

mémorisation

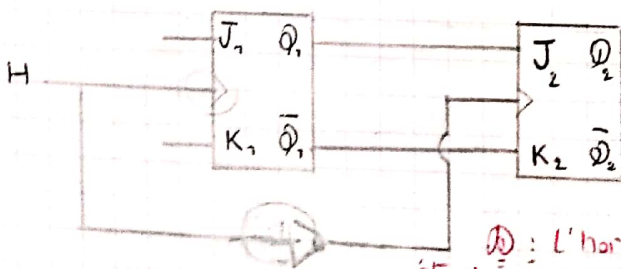
front descendant :

la sortie Q change.

et pour obtenir ce résultat, on utilise deux bascules JK.

1ère appelée **Maître** (mémorise)

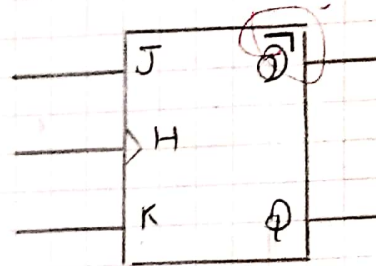
2ème appelée **Esclave** (exécute les ordres du maître)



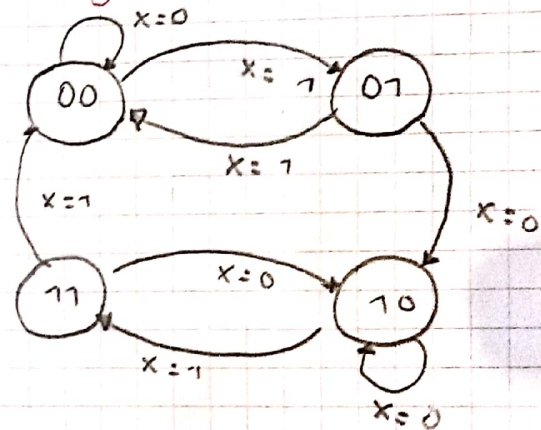
Ⓛ : L'horloge étant inversée entre les deux bascules.

Ⓛ :

symbole d'une bascule JK maître esclave :



\* Diagramme d'états :



Ⓛ Youtube : informatique avec mahseur

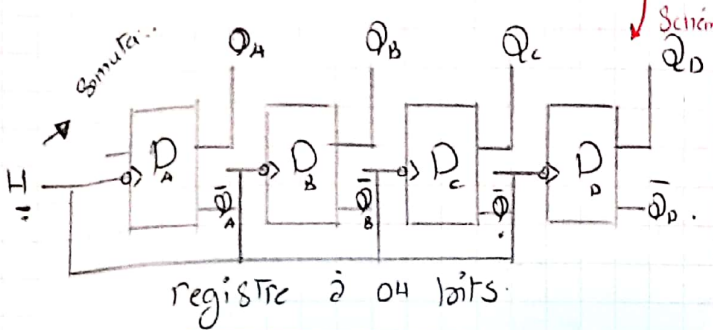


## 2. Les registres :

Les types de registres :

Un registre est un ensemble de **cellules mémoire** pouvant de **stocker** des informations binaire.

une bascule D permettant de stocker un bit, donc on obtient un registre de 4 bits en juxtaposant 4 bascules D identiques, et H reliée entre elle.



registre à 04 bits.

Case mémoire = une bascule.  
nombre de bit = nombre de bascules

**Registre** → mémoriser l'information  
→ Décaler l'information

à gauche → à droite → circulaire

- Les données peuvent être lues / écrites au même temps (parallèle) ou l'une après l'autre (série)
- Les registres sont classés selon nombre de bit mode de fonctionnement

### modes de fonctionnement :

Des registres à : entrées parallèles et

Sorties parallèles : **PIPO**

- entrées parallèles et

Sorties séries : **PISO**

- entrées. séries et Sorties

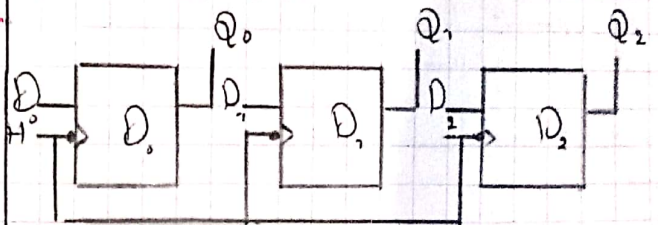
Parallèles : **SIPO**

- Entrées. séries et Sorties

Séries : **SISO**

## \* registre de mémorisation : **PIPO**

il possède des entrées <sup>registre de données</sup> parallèles et des Sorties parallèles. on force les entrées ( $D_0, D_1$  et  $D_2$ ) et au passage du **premier front actif**, les entrées seront **transmis** au Sorties ( $Q_0 = D_0, Q_1 = D_1, Q_2 = D_2$ ).



.. Hey! on peut introduire un signal de validation R.  $R=0 \rightarrow$  ~~lire~~  
 $R=1 \rightarrow$  lire ✓

- Dans un registre de décalage, l'état de la bascule de rang  $i$  est transmis à la bascule de rang  $i+1$ .

## \* registre de décalage : si l'on

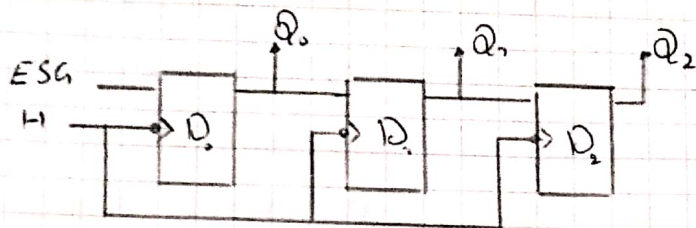
veut **transférer des données** d'une case mémoire dans celle de droite à gauche. faut **interconnecter** les bascules entre elles : on obtient alors un registre de décalage.

↳ un registre de décalage possède une **seule entrée série** ( $E_S$ ) qui sera **transmis** d'une bascule à une autre à chaque front actif.

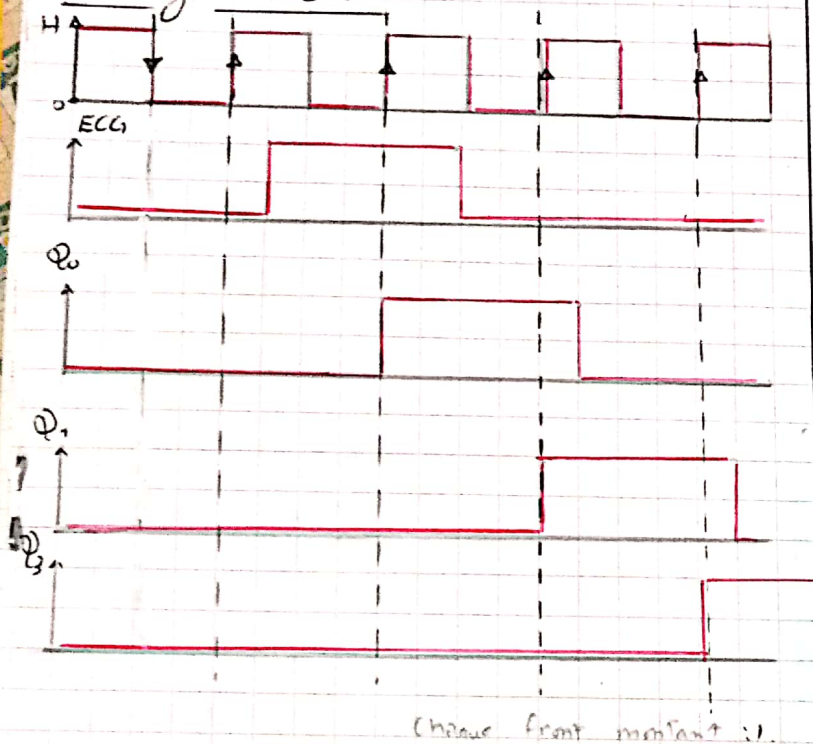
## \* registre de décalage à droite

il possède une entrée série gauche ( $E_SG$ ), et le décalage se fait de gauche vers droite.



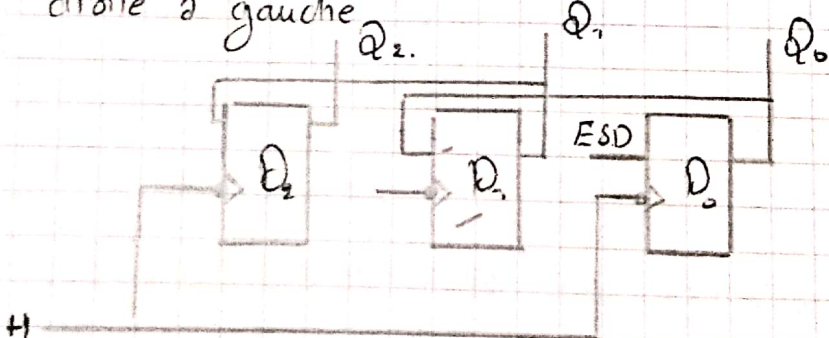


chronogramme d'un registre de décalage à droite :



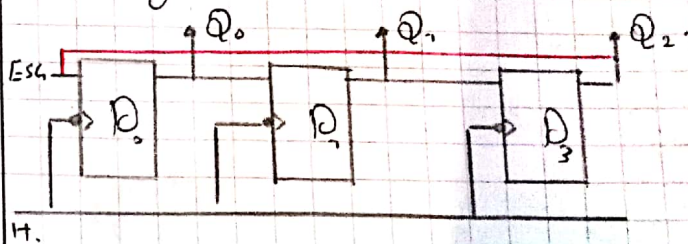
### \* registre de décalage à gauche :

il possède une entrée série droite (ESD) et le décalage se fait de droite à gauche.



### \* registre de décalage circulaire :

De base, il est formé par un registre de décalage (à droite ou à gauche) en reliant l'entrée série (ESG ou ESD) avec la dernière sortie de registre.

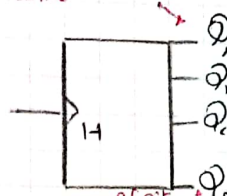


- \* à chaque coup d'Horloge, un nouveau bit est présent, et ceux déjà chargés sont décalés d'un rang.
- \* une information stockée dans un registre de décalage peut être lue en série ou en parallèle.



## 4. les compteurs:

un compteur est un circuit qui compte des impulsions et qui affiche sur ses sorties le nombre d'impulsions qu'il a reçues depuis le début de comptage.



- compteur sur 4 bit synchronisé au front montant.

il y a deux type de

compteurs:

synchrones

asynchrones.

⚠: les termes synchrones & asynchrones n'ont pas la même signification que pour les bascules et les deux types de compteurs sont réalisés avec des bascules synchrones.

### \* Les compteurs asynchrones:

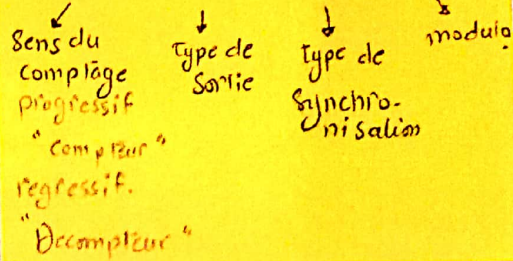
→ Les événements ne possèdent aucune relation entre eux. Les bascules formant un compteur ne changent pas d'état au même temps, car elle ne sont pas reliées au même signal d'horloge. Le déclenchement périodique se fait uniquement sur la première bascule du compteur. Le déclenchement des autres bascules

\* Compteur possède  $N$  états différents (appelé compteur modulo  $N$ )

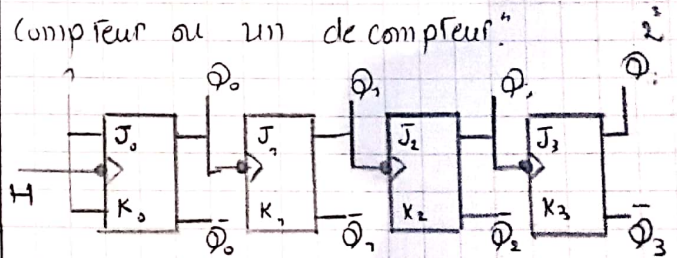
\* Fonctionne d'une manière cyclique (il revient à l'état initial  $E_0$ ).

\* "Compteur est constitué de  $n$  bascules ( $2^n \geq N$ ).

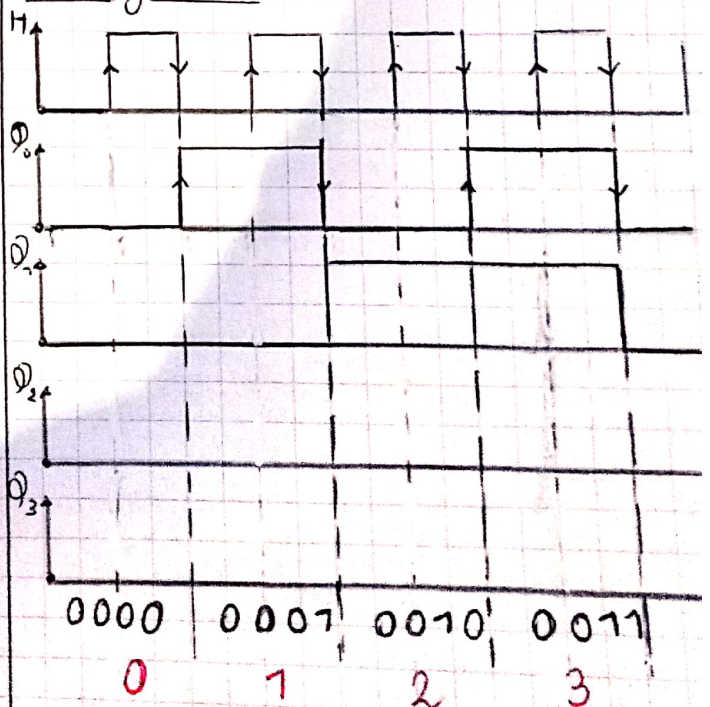
\* Classification du compteur:



Se fait proche en proche de sorte que la sortie  $Q_n$  ou  $\bar{Q}_n$  sera appliquée à l'horloge  $H_{n+1}$  selon que l'on travaille au front  $\uparrow$  ou  $\downarrow$  et selon que l'on veut obtenir "un compteur ou un décompteur".



chronogramme:





Q: on peut réaliser le même compteur en utilisant des bascules synchronisées sur front montant dont l'horloge  $H_i$  sera reliée à la sortie  $\overline{Q_{i-1}}$ .

### \* Les compteurs synchrones:

Le terme synchrone fait référence à des événements qui possèdent une relation temporelle fixe l'un par rapport à l'autre. "Toutes les bascules sont synchronisées avec la même Horloge

