

lec 05

@ slide (59-60)

\* What is I<sup>2</sup>C? serial Bus ثالث مثال له

→ Inter-Integrated circuit Bus

← الهدف من ال I<sup>2</sup>C توصيل ال Components جنب بعضها على PCB أو Board واحدة زي processor وال devices الى حواله على single Board بتكونه قليله ومساحة قليله.

← د لوقي مشاريع تخرج كثيره اوي بقت قائمه عليه يعني توصيل microcontroller مع microprocessor  
Sensors, Timers -- باستخدام ال I<sup>2</sup>C.

مايه الفرق بين ال RS-232 وال I<sup>2</sup>C من حيث ال Synchronization?

RS-232 ← كان فيه الاثنيت  
Asynchronous ←  
Synchronous ←  
Asynchronous ←  
بعض الغالب كان


I<sup>2</sup>C ← Synchronous  
& USB

مايه الفرق بين ال I<sup>2</sup>C وال USB من حيث ال Synchronization mechanism?

\* في ال USB :

ال Host أو ال Master ممكن بيبيع physical clock 10101010  
pattern كده ال receiver بيضبط ال CLK أو ال freq بتاعة عليا مع ال Transm

\* في ال I<sup>2</sup>C : عندي wire خاص بال CLK على طول مساله عليها  
وعك حسب ال CLK ← high or ← low  
بيحدد اتي هقرأ ال data و اتي هكتب هقرأها

\*  SCL ... for CLK  
SDA ... for Data

ال I<sup>2</sup>C عبارة ليه wires 2  
التالت هو سلك الجراوند عشان يوحد  
الجراوند بتاعة ال CLK ال موجوده .. بس  
محدث بيحجب سيره السلك التالت ده خالص.

← أسرع واحد USB -1

I<sup>2</sup>C -2

← ابطأ واحد RS-232 -3  
\* مقارنة بين سرعة ال Buses ال اخدناها :

\* خلي بالنسبة ال U-ART ممكن Bus ده حاجه بتحول من Parallel ← Serial

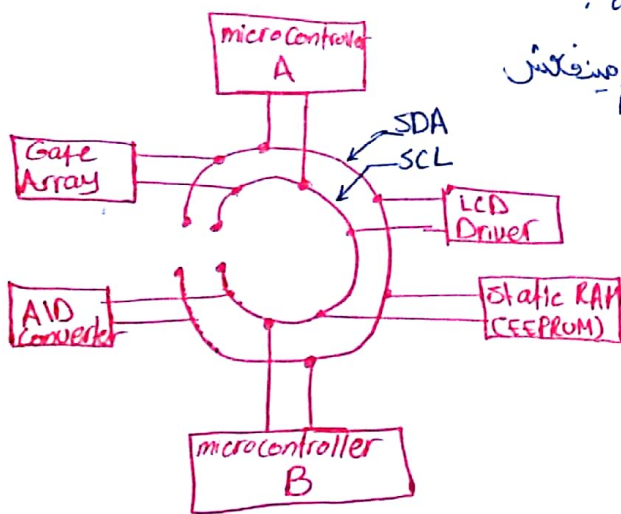
\* allowing use of ICs with fewer pins & smaller packages? → عشان عنده ملائمة بين

\* Greatly reducing interconnect complexity? → عشان عنده ملائمة بين  
Serial conversions ← Parallel  
عشان عنده ملائمة بين UART عشان عنده ملائمة بين  
Transformations من حاجة ل حاجة يادوب تحويل ملائمة بين  
وسلك ال data بكل ال devices

## @ slide (61 → 64)

- \* standard يتبع ال I<sup>2</sup>C بيحدلي عشان اعرف انا بيدي واشقي stop & start conditions
- \* بيستخدم slave address ب 7 bits .. ده ال default بس في إمكانية يزيو 10 bits
- \* Bidirectional يعني ال Master يكلم ال slave او العكس بس ال Master هو ال له الحق يقول عايز Read او Write ع ال slave
- \* في acknowledgement بتتبع بعد كل byte بتحول بيت مع ولا في غلط
- \* مفين length معين للداتا اللي بيتقوا اهم حاجه بس يكون في start واحد و stop واحد و كل byte وراها ack

- \* Multi-Master يعني ممكن يكون في كذا Master عندي وفي الحالة دي هيكون عندي Arbitration وهي القليه اللي بتحدد انفي Master هيملك ال Bus
- \* ال Master هو المسؤول عن ال clk generation or synchronization وبيحدد اتجاه ال Read or Write وبيحدد ال start & stop conditions و address of slave



\* ال slave بيحدد ما ال Address يتبعه بيتادي وبينفكش Data الة مالميقول انه جاهز يستلم ال Data

MC A & MC B acts as 2 Masters  
ال Masters بيسلموا لبعض الدور بتاعهم

- \* كذا زمان بتاخذ ان التغير بيحصل عند ال rising & falling edges .. لك هات في ال I<sup>2</sup>C
- \* بيستخدم ال CLK في ال level .. معن ان لازم اتأكد ان ال data ← stable  
ما ال CLK تكون High .. اعا لوال data مستقر من 0 ← 1 او العكس 1 ← 0 فده يحصل ما ال CLK تكون Low  
← ده في ال Normal Mode او ال default



طبيب لو لاقت Transition في ال data line وال CLK ← High  
 يبقى ده عيش Normal operation .. ده لو حصل ال standard يعرف  
 start & stop Conditions

\* هيجل Transition على ال SDA وقت عال CLK ← High  
 دي بمثابة ال start Condition.

و بعد كده ال Bus هيجز او هيبقى مشغول كد ما ال Data تتجيب

\* لما يخلص هيجل Transition تاني على ال SDA وقت عال CLK ← High  
 ودي بمثابة ال stop Condition

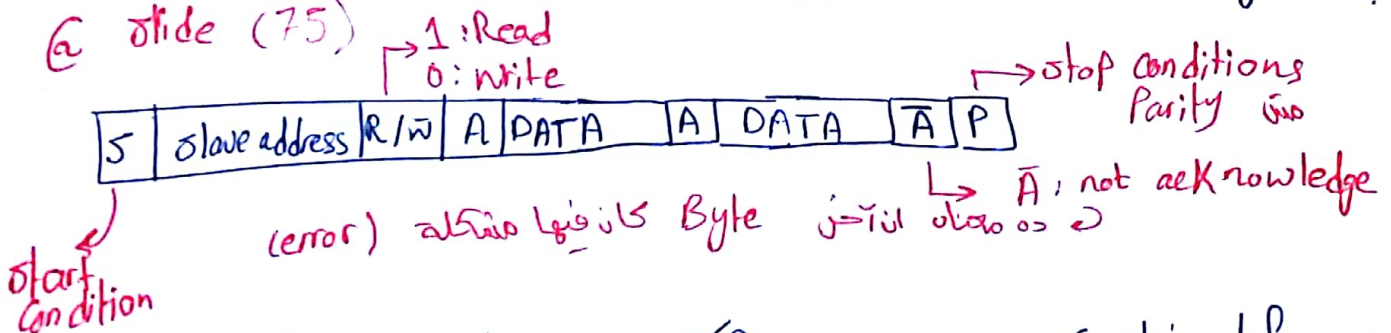
@ slide (67 → 71)

\* في Addresses ليها استخدام خاص زي لو 00000 أو 11111  
 General call address ← لو عايزن اجب حاجه لا slaves كلها زي ال broadcasting  
 شكل ال data اللي بتجيب



إزاي ال Ack بتحصل؟  
 الدكتور قال عيش هيجل في التفاصيل بين أهم حاجه عرفها ان احنا بذهلي ال data  
 على حسب انا Master و slave عشان اتقول ايني استقبلت ال data صح مثلاً  
 وبتكون high او low عدة CLK pulse

@ slide (75)



\* Combined format ← بيت 8 كتر في slave ، بجز ال Bus ب اول  
 start cond. و جدين بيت Sr ← repeated start ال slave الثاني عشان اعرفه  
 اناني حديسكه . ال Sr بتفضل حاجه ال Bus لصالح ال Master اللي شغال

\* في devices كثيره اوي ليها interface مع ال I2C زي أمثلة 78 و 79 Slide 8

\* في مشاريع الخارج برحتاج ال I2C كثير وبخناجه في ال home automation و ال IOT  
الاسلايز الجايه من 82 ← 88 معلومات عامه من هتجبر في ال هتجبر عين

## \* Analog / Digital Interfacing

interconnect happens between device digital ↔ device digital

but

interfacing happens between Analog ↔ digital

زي مثلاً توصيل الكمبيوتر بار Analog world .. زي موجات الصوت مثلاً

ال Sensor بيأخذ مثلاً الصوت ك mechanical signal و يحولها ل electrical signal  
عن طريق ال Transducer جواه

فالملي بيخرج من ال Sensor بيكون حاجه Analog بس in terms of current or voltage

بعد كده ندخله على حاجه تانيه يحولها لـ '0' و '1' .

\* الدكتور اتكلم عن ال IOT و WSN ←

\* IOT: Internet of things

\* WSN: Wireless Sensor Network

\* مثال على استخدام ال WSN ممكن في مزده مثلاً و بقل measurements فبجها sensors  
كثير لقياس الرياح أو الرطوبه أو درجة الحرارة و بجمع ال Data من ال sensors دي

\* ال IOT لي اقدر اتحكم في أي حاجه عن طريق الانترنت .. مثلاً لو اسماعتش في البيت تسغل البوقاز نظف الأنوار وهكذا ..  
فال IOT هو WSN بس التحكم أو الحاجه موجوده عالنت .

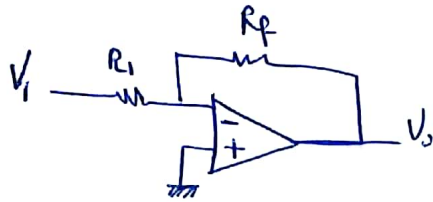
ايه اصعب ال DAC و ADC ؟

ال ADC اصعب لان لو عاين احوال من Digital ← Analog  
هتبق عليه بسطه مثلا

هتنب الوحايه في ال Values المقابله  
ليها و اجمع هتطلع قيمه Analog  
عادي ممكن تحتل قيمه حوات مثلا

$$\left[ \begin{array}{cccccc} 1 & 0 & 1 & 0 & 1 & 0 \\ 2^5 & 2^4 & 2^3 & 2^2 & 2^1 & 2^0 \end{array} \right]$$

\* هتسكلم الموه دي من ال DAC و الموه الجايه ال ADC



\* الفرق بين ال R-2R وال weighted sum هو شكل ال input resistance network

ال weighted sum بيخاف ال resistance

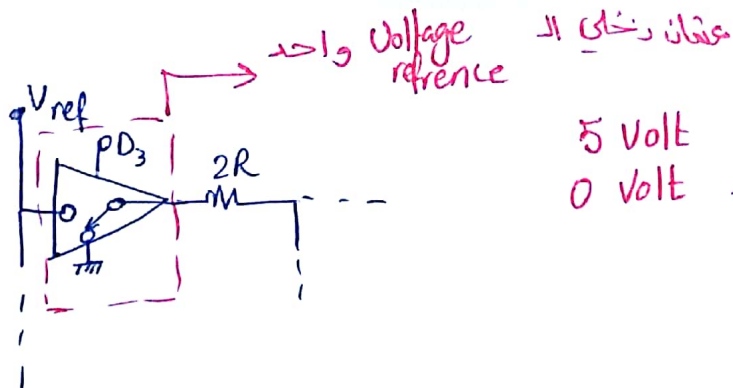
$$R, 2R, 4R, 8R$$

$$2^0, 2^1, 2^2, 2^3 \dots \leftarrow \text{Ratio ال عشان يجمع}$$

$$\frac{V_o}{V_i} = -\frac{R_f}{R_i}$$

\* R-2R is more practical than the weighted sum

@ slide 11



عشان رنخي ال Voltage reference واحد  
يعني مثلا ال (1) ب 5 Volt  
وال (0) ب 0 Volt