

عرفنا المحاضرة التي كانت بين الـ interfacing ... الى موحداً
 Computer system with physical environment
 Interface
 Computer system
 digital
 Analog
 أي حاجة
 أي حاجة

عرفنا ان في Digital to Analog Conversion و في Analog to digital Conversion

له امثلة على ان قيم و يكون فيها حفيش Approximations

زي مثلا 1101 $2^3 + 2^2 + 2^0$
 Analog value

① we can easily control the ratio of the resistance
 ② Better in Area Desg (1:2) ratio

Control Resistance ratios
 Weighted-Summing Amplifier
 R-2R

DACS قلنا ان في نوعين من الـ

* interfacing cct of one of the DACs with 8086 *

* we will interface DAC named (AD 7523) (8-bit)
 8 bit يعني بي دخل 8 و بيخرج 1 o/p

microprocessor
 التي خذها العتة
 التي فانت

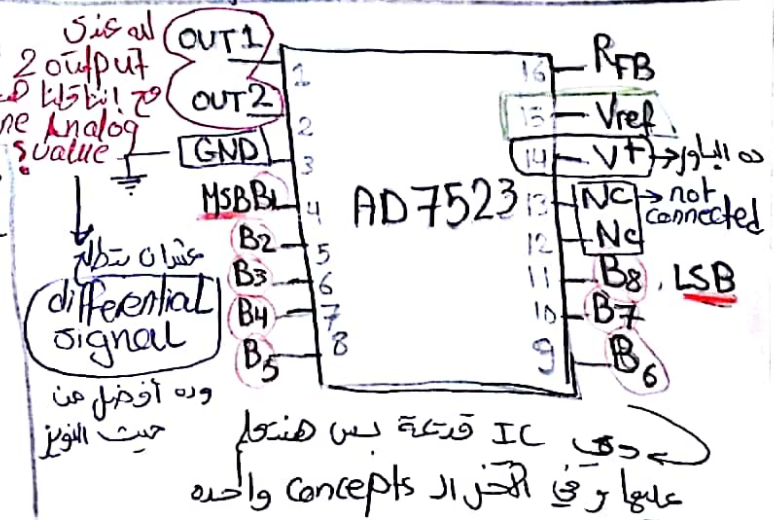
→ it's IC contains: 16 pin, R-2R ladder, N-Mos switches to connect the digital inputs to the ladder

* supply range from +5v → +15v
 علاقة بال Vrefrence
 طب ايه الـ Vref ?

reference voltage
 step size أو الـ swing

Vref from -10v to 10v

* max. analog output voltage from -10v to 10v



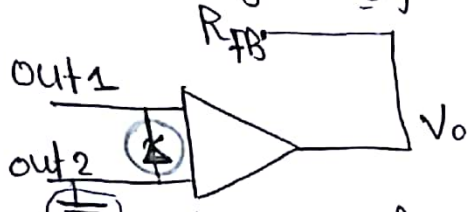
* B1 → B8 are digital inputs
 * NC → not connected → استخدام

لو عرضا ان ال IC دي بتحول ال digital (zeros & ones) current
 Voltage واحد اعزب Voltage -- يبقى عشان نحوله Single ended output Voltage
 عند صلين :-
 ← اوصل ب resistance
 ← اوصل : op-amp

5.0V Single ended voltage

* ك مفاصل عن ال Pins عن ال R_{FB} -- ياب دي بقى ؟
 دي feedback resistance عشان لو اعزب نغير ال step او عمل tuning

بين لو اعزب نستخدم ال default step بتاع ال IC نفعها يبقى بنوصل ال op-amp بتاع ال op-amp بال R_{FB} بتاع ال IC بسلكة زي الشكل ده :-



operational amplifier used as a current to voltage converter at the opof AD7523

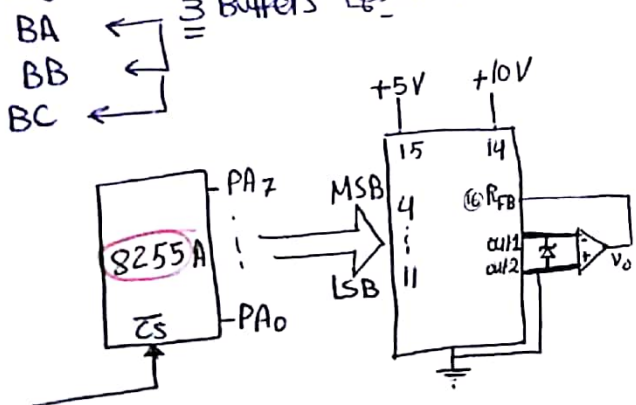
* Zener diode

usually connected between out1 & out2
 ياب بقى 3 رجة ال Zener ده ؟
 بيسخدم ك Protection ال cct
 ← في حالة

يعني ايه ؟ بين ال system وهو بغير ال state يات
 ممكن حصل spike .. دي لو دخلت على ال cct هتخرقها او ايا كان المتوصل يعني سواد متوقر ازغله هيسبب
 فلما حصل ال Zener ده هيقب short cct ويتوصل بال (Gnd) فال spike متاثرش عليا سواء +ve او -ve

* example at slide 17 (set-2) --
 * Interface DAC AD7523 with an 8086 CPU running at 8MHz and write an assembly language program to generate a sawtooth waveform of period 1ms with V_{max} 5V.

* الدكتور بيقول ان المشكلة عن في ال coding بين في ال Implementation تباردين .. فبلاي ؟
 عشان ال 8086 ال Bus بتاعه مشغول Buffer -- فازاي ه interface ال DAC ده ؟
 علما ان عفش حاجه اطلع عليها ال op عن ال 8086 هتطه انا
 هتستخدم ال (8255) كانه مشغولة بت interface عن ال 8086 -- فيها 3 Buffers او Buffer او latch زي ال



احنا هتستخدم هنا Port A او Buffer A وده ممكن
 ليستخدم ك P/A او P/O وكذا
 Port C ممكن تكون P/O و P/A عادي
 وطبع ال بيض ال Configuration بتاع ال Port
 هيسهل سوال User وكذا ال P/A و P/O

Sawtooth waveform generating code

code make

Assume CS:CODE

CODE SEGMENT

```
START: MOV AL, 80h
      OUT CW, AL
```

OUT CW, AL

AGAIN: MOV AL, 00h

BACK : OUT PA, AL

INC AL

cmp AL, 0F2h

JB BACK

JMP AGAIN

زود ال AL وقارنه
 → 2h (F2h) ← ده ال Condition
 بتاعي اللي بتعقل 5V
 لو لما توصلت ال max
 ضرود توصل ال ضر وارج
 اعد تاي

مصرف ال Counter با عی و بجد که اطلاع
PA ال

CODE ENDS

END START

* الـ Configuration هو ما يعملنا به لازم نكون فاهين
Port ← output و input

tricks هتبقى في ان احنا اناي generate waveform \leftarrow given requirements التي عايزها
 مثال عايز يحس $\boxed{\text{max. value}}$ معينه من ال step size وال digital o/p value والمفروض الكلام ه
 يتحل في السكشن.
 او عايز احس $\boxed{\text{Period}}$

Period متغيره ... مثلاً يدنيا ال clk cycle وال freq -- احسب ال step وعلى حسب ال step فتعرف محتاج كم وجه عشان اوصل لـ max Voltage المطلوب في ال wave form الحسابات والكلام ده بيوضح أكثر في السيكمشن

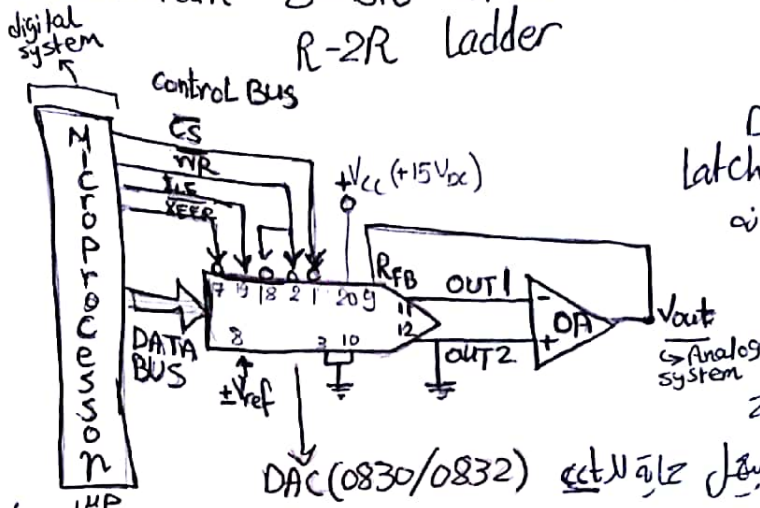
لوجايي مسأله وبقول اصل شرطه Full صيقي ال condition FF ← كجاو جاير
 لكن لو عاين اول ر Value مكتوبه هجيب ال step وبقسم الواحد قد
 ايه واقسم ال $\frac{\text{value}}{\text{step size}} \leftarrow$ بقول عدد ال steps

* من أجل ذلك waveforms الحرة على أن نجعلها في
* الدائرة، يمكن بطرق في الحالة، حيث لا يمكن أن

* الدكتور ممكن يطلب في السؤال نزول ال slope للصنف $\frac{\text{increment 2 times}}{\text{delay}}$ في ال tooth أو نسبها كطرح باحتواء متعل No operation أو JMP مرتين عشان اعمل delay

DAC 0830/DAC 0832 → are 8-bit compatible DAC

Contain 8-bit CMOS multiplier
R-2R ladder



إليه الفرق بين الـ DAC ده والـ (AD7523) اللي اتكلمنا عنه من شوية!

لولا حفظنا من الرسالة ان احنا بندخل الـ DATABUS مباشرة على الـ DAC وبتطناش Buffer أو latch وسيطة بينهم وده لان DAC 0830/32 بيتقن انه هو جواه الـ Buffer .. غير كده نفس التوصيلات مع op-amp والـ RFB

هنا في الصورة في العيلايز مكش في Zener diode

بسن الدكتور قال هيبقى كويس لو حفظناه لانه بيحل حاجة لـ DAC (0830/0832)

يمكن اخلي الـ MP يتحكم في الـ DAC في الـ enable والـ read وحين i/p وحين o/p فكه أسهل عليا ومنحتاج اعمل interfacing مع حاجه خارجيه

* Analog to Digital [ADC] interfacing *

ADC Basic Principle of operation is to use the Comparator principle to determine whether or not to turn on a particular bit of the binary number output.

الـ ADC بيستخدم الـ DAC جواه

في الـ ADC بيحيلي Analog input ولان اطلع Digital output فبذل Best Approximation ما بينهم .. يعني هتجيب رقم exact .. لازم بيكون في Quantization error خدنا مع دكتور مني

الـ DAC ده بقر هيتالي ايه؟

بعد ما اعمل Prediction ليه احسن corresponding digital value بالنسبة لـ i/p الـ داخلي صرّج احوال الـ Prediction ده لـ Analog تاني بار DAC وبقارن بين كميّتين Analog وأشوف وصلت لـ Final answer ولا لسا؟ لو وصلت يبقى اخر قسيمة في الـ DAC هي الي هستخدمها، موصلتش هيفر حاجه وارجع أعيد تاني فبيظهر عندي الـ conversion time -- ايه هو؟ هو الوقت من بداية الـ conversion لحد ما توصل لـ Final answer

من اول ما يرحيلي الـ i/p Analog

الـ ADCs بتختلف عن بعض في سرعتها
[أسرع] واحد هو الـ Flash ADC و[أبطأ] واحد هو الـ Digital Counter

* ADC various Approaches: 3 Basic Types
→ Digital-ramp ADC
→ successive Approx. ADC
→ Flash ADC

* الـ Digital Counter بيشغل ازاي؟
 ده حافظه من فاهم، اول ما بيدخله input بيشغل بعد من 0000
 ما يوصل الـ value الي قريته من الـ input يعوم عليها 0001
 0010
 ↓
 * الـ conversion time
 لو عدخلي value هنا معتمد على الـ input لو عدخلي value معينه هو وصلها بسرعه
 كبيره هو وصلها ببطء.

* الـ Successive Approx. ADC Algorithm

يعني بيشغل ايه؟ بيرج رجه خط زي صاكره
 بين الـ MSB و الـ LSB
 و هيختار الـ Bit الاولى يشوفها هي 0 ولا 1 لو عرف
 هي بايه فهو كنه قل الـ region بتاعته للنص
 ← طلت مثلا بـ (1) هقسم في النور الي بعده بدهن الطريقة و آشوف
 الـ bit بليرو ولا (1) وهكذا كد ما يوصل
 فكه بيشغل من الـ MSB الـ LSB فده كده عكس
 الـ Digital ramp او الـ Digital Counter

← هنا الـ conversion time ثابت هين متحدد على الـ i/p زي
 الـ digital ramp

← no. of trials ثابت برن بعدد الـ Bits و يعني في المثال
 ده هنا قسمنا الـ regions حسب الـ 0 والـ 1 أربع مرات
 ← كده هو أسرع من الـ digital ramp

نرجع تاني الـ Digital ramp نشوف بيشغل ازاي من جوه
 اول ما صاخر الـ input و يبقى معايا sample point الي هي V_s هطالع start pulse
 بتغل ايه الـ start pulse؟

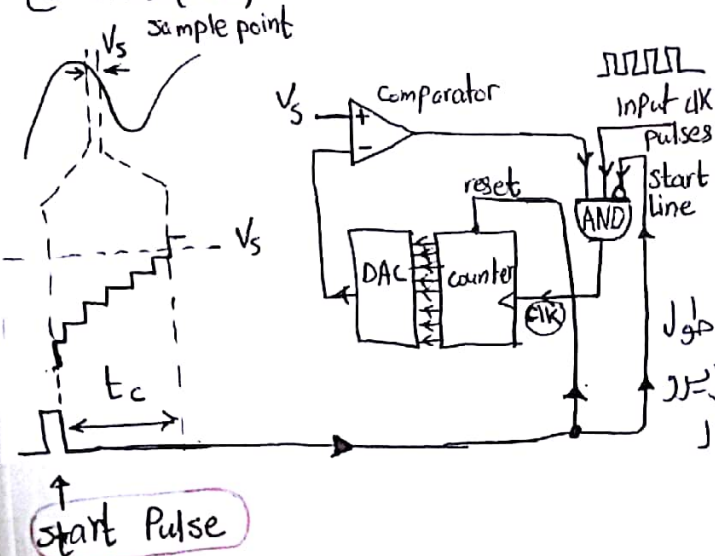
← بتدخل على reset الـ counter بيشغل بيبدأ يكد من اول و جديد
 من بداية استلامه الـ sample point الجديدة.

نبن وانا بجل reset لازم توقف الـ CLK
 عشان ميجعلش hazards.

فكه الـ CLK في الـ counter هيكتم فيها
 حاجات داخلة على الـ CLK العاليه
 1- input clk pulses
 2- start pulse
 3- Comparator output

في الطبيعي الـ Comparator output هيكون high حول
 ما V_s أكبر من الناتج بتاع الـ DAC والـ start line بزيرو
 بعد الـ pulse وهو inverted فهيبقى high بزيرو فالـ
 CLK هتدخل عادي.

@ slide (26)

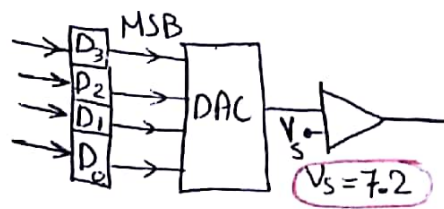


لكن لما الناتج من الـ DAC يبقى أكبر من الـ V_s الي خارج من الـ Comparator
 سيكون زييد وبالتالي مفيش clk فال Counter هيقف وحش هيكمل عد
 كذلك لو جاتلي start pulse جديده فال start line هيبقى بواحد أثناء عملية الـ resampling
 وهو Inverted يعني بيمض يعني مفيش clk داخله الـ Counter
 يبقى آخر حاجة واقف عندها الـ DAC هي الـ Value الي أكبر سنه مفيش عن الـ V_s
 عشان كده بقول هو مش exact value

* Successive Approx. ADC (SAC)

@ slide (28)

4 bit - SAC with 1 Volt step size



4 bit ADC # يعني بتجالي الـ Analog Value في 4 bits واطلع انا

step = 1V* size يعني الـ 0000 دي مقابلة لـ 1V
 0001

1000 يعني 8 Volt

الـ default بتاعي هتبان الـ 4-bits بـ 0000 وعلى حسب طريقة الـ SAC الي شرحته
 الصفحه الي فاتت مفيش في الـ MSB آظيها بواحد وآشوف هل كده أكبر ولا أقل عن الـ V_s

0	0	0	0
0	1	1	1
1	0	0	0
1	1	1	1

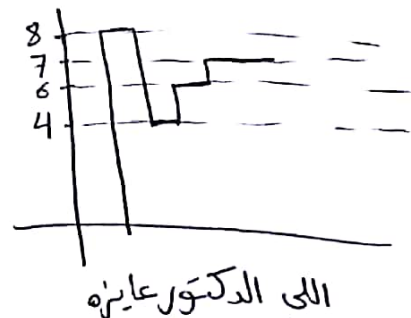
$V_s = 7.2$ و $V_s < 8V = 1000$

فكده أكبر يبقى لازم أرجعها zero وأدور في القود الثاني هخلي 0100
 وآقارن $V_s > 0100$ وكده خلاص أنا هنعسى الجزء الي تحت
 ومكمل في الـ region الي فوق وهكذا كل شويه هوفر على نفسي
 region هديرش فيها

بما ان الـ 0100 = 4 يعني أقل يبقى هخليها وآكمل في الي القود الي بعده
 أخليه 0110 = 6 مازال أمضر يبقى أدخل على القود الرابع 0111
 هازل أمضر بس خلاص عدد الـ bits خلصت وأنا كده وصلني 7V
 لا قرب حاجة لييه

* في السلايد بعد ما وصل لـ 8 ← 1000 رجج للامضر وبعد زي زود
 الدكتور قال منهلش كده في الامتحان ونعشى هازي ما علنا 8 ← 7 ←

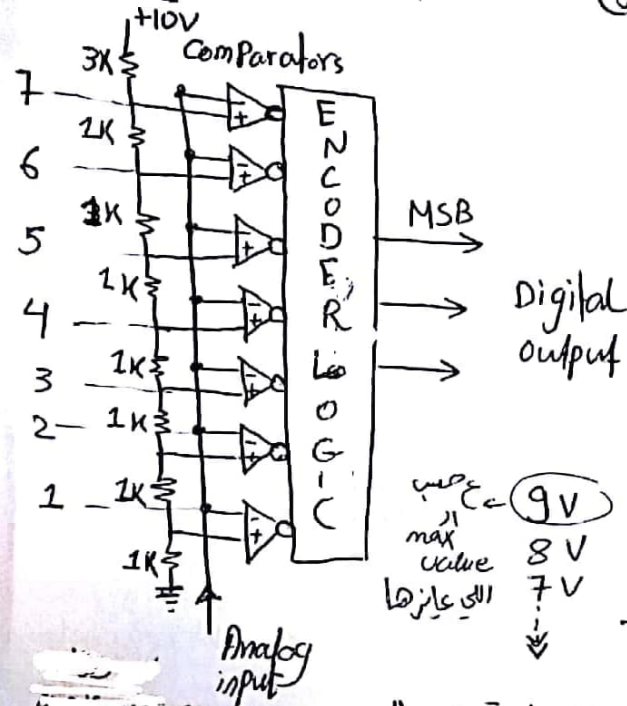
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1



أنا كده كده ههل الـ 4 steps دول بتضمن النظر عن قيمة الـ i/p يعني مش هيقولوا خطوه
 لو الـ i/p قل أو العكس

في slide 29 نرى الخطوات التي احنا مشينها بس على شكل Flow chart
 و slide 30 ده الشكل من جوه لـ Successive Approx. ADC
 الـ output دي الي هتتاها في digital system . latch

* Flash ADC → من اسمه كده ده أسرع ADC



* عندهوش Counters و CLKs
 بنحتاج كم Comparator ؟ على قد عدد الـ steps

if no. of bits = 4

$$\therefore \text{no. of comparators} = 2^n - 1 = 15$$

if no. of bits = 3

$$\therefore \text{no. of comparators} = 8 - 1 = 7$$

← زي الـ رسمه

* و بنستخدم Voltage divider بحيث الـ Value تقسم كده

في الـ رسمه مثلاً $10 \times \frac{7}{7+3} = 7$ يبقى هبدأ من 7 ← 6 ← ...

و كده الـ input هيتقارن بكل القيم دي في وقت واحد يبقى الوقت الي

بحتاجه هو الـ Propagation delay or time بس عن أكثر بجدين بدخلة على encoder تا الي بنحسمه
 لو دخلنا فيه هيجالتي ايه .

زجر ب مثال على الـ رسمه الي فوق ↑ :
 لو دخلنا Analog i/p = 4.5 فكه الـ 4 Comparators الي تحت هيجالوا أصفار والي فوق واحد

0000111 encode → 100 equivalent to 4

أو 5 ع حسب ما أصفه

بس كده ايه عيب الـ Flash ؟ واضح طبعا الـ Area الكبيرة والـ Power

* أكثر حاجة مستخدمة هو الـ Successive Approx. ADC عشان يتبطل وسط

← في الـ Flash شكل الـ i/p signal هيفرقش معانا على عكس الـ Digital ramp

* ال ADC عبارة عن Input device بالنسبة للمعالج microprocessor

* ال MP يبدأ بتحويل initialization ال ADC عنان يبدأ Converting signal

(SOC): start of conversion signal is a pulse of a specific duration.

* بعد ما ال ADC يختلص بيديت ببلج ال MP \rightarrow (EOC) مسجل

(EOC): End of conversion signal to inform the microprocessor that the conversion is over & the result is ready at the output Buffer of the ADC

بعد ما توصل ال (EOC) ال MP هيبدأ يقرأ الناتج من ال Buffer
لو بتكلم على MP زي ال 8086 فدهحتاج ال (8255) لان دي الي بخرن فيها القسم بتاعتي

بس السؤال هنا دهحتاج استخدم كم Port من ال 8255 ؟
ال دكتور سأل ومجاد بشي

* Conversion delay :- time taken by ADC from active edge of SOC pulse till the active edge of EOC pulse.

micro sec. \rightarrow 100 millise. والوقت ده بيتراوح من
rising edge و ال falling edge

Fast ADC
ex: Flash ADC

slow ADC
ex: Digital ramp

* Most Popular ADC in market: * Successive Approx. * dual slope integration. Techniques

* general Algorithm for ADC interfacing @ slide 35 have a look on it
بس الدكتور ده كلام straight forward وغالباً مش صعب بس الله اعلم

* ADC 0808/0809 \rightarrow successive Approx.

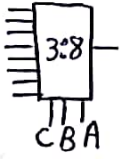
\rightarrow 8-bit CMOS

\rightarrow conversion delay = 100 μ s @ clk freq = 640 kHz
which is quite slow

\rightarrow have 8 channels \rightarrow عنان لو عاين احوال آخر من ال Analog i/p
من متقول افضل احط في ADCs لكن ده خالي ADC واحد
يدخله ال i/p 8 واختار بينهم MUX

Address lines ال i/p الي عاينه من خلال ال

\rightarrow ADD A
 \rightarrow ADD B
 \rightarrow ADD C



شكل ال IC من جوه → slide 37

@ slide 38 → Pin description 0808/0809

OE ← output enable ← كما يبين end of conversion enable لا /P في زيادة تأخير EOC على ال

Example @ slide 39 → open slides to see example soln:

عشان الي جي نوتس بالسؤال والحل ↓ ↓ للاختبار

interfacing 0808 with 8086

* لازم استخدم 8255 الي في عبارة عن Buffer وجواه 3 Ports
A ←
B ←
C ←

Port A → In للكمبيوتر
out من ال ADC

استعمال نستخدم Port C لل control ؟ عشان زي ما قلنا ممكن يكون فيه /P وفيه EOC
عجل فيه ال EOC وال SOC

* Assume that an analog i/p is present at I/P 2 of the ADC
يعني هتربط ال MUX على 010 I/P 2

اعل ال 010 هي عن طريقه يا إما wired hardware أو اني استعمل Port B واخله
output فيه القيمه دي 0/0 وده الي متهول في لكل

الكود بقى اول حاجه فيه configuration والدكتور هيقولها لنا في الامتحان

MOV AL, 02h
OUT PortB, AL
} ده عشان اختار ال Analog input
ولو عامل Hardware يعني wiring
الطريقه دول على ال 8086

MOV AL, 00h
OUT PortC, AL
MOV AL, 01h
OUT PortC, AL
MOV AL, 00h
OUT PortC, AL
} بطرح ال SOC
1 ← start of conversion pulse

CMP AL, 80h ← بدل RCR خليه

EOC ← ده وانا بقتع ال EOC
80 = 1000 0000

يعني كان جاتني pulse والباقي كلها بزيروها عايني

* هتفضل في ال WAIT كدما توصل ال EOC

وبعد كده اقرى الي على Port A -- خلاصت أخيراً