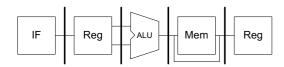


لطفا برای تحویل تمرینها به نکات زیر توجه کنید:

- حتما در بالای صفحه، نام، نام خانوادگی و شمارهی دانشجویی اعضای گروه ذکر شود.
 - یکی از اعضای گروه پاسخ تمرینها را آپلود کند.

تمرین دستی شمارهی ۴:

ا کی پردازنده ی پایپلاین با ۵ مرحله مطابق با شکل زیر در نظر بگیرید. فرض کنید تاخیر واحدها به ترتیب از چپ به راست برابر ۲، ایک پردازنده ی پایپلاین با ۵۰ دستور به صورت ۱۰۰ دستور به صورت یکبار بر روی پیاده سازی تک مرحلهای و یکبار بر روی پیاده سازی پایپلاین این پردازنده اجرا شود میزان تسریع پایپلاین به غیرپایپلاین به صورت تقریبی چقدر خواهد بود. فرض کنید که Forwarding استفاده می شود ، هر دستور به دستور قبلی خود وابستگی داده ای دارد و در رجیستر فایل در نیمه ی اول CLK عملیات خواندن انجام می شود.



۲- اگر یک Pipeline سه مرحلهای را به چهار مرحلهای تبدیل کنیم پریود از T به 0.9T کاهش می یابد. فرض کنید %30 دستورات پرش هستند و دستور بعد از پرش وارد Pipeline نمی شود تا این که دستور پرش به اتمام برسد. نسبت زمان اجرای n دستور در ساختار سه مرحلهای به ساختار چهار مرحلهای چقدر است.

تمرین دستی شمارهی ۵:

- ۱- یک سیستم حافظه با سه سطح L2 Cache ،L1 Cache و RAM را در نظر بگیرید. فرض کنید تأخیر هریک از این حافظه ها به ترتیب L2 و در 100 درصد موارد دسترسی به RAM موفقیت آمیز باشد، نرخ باشد. اگر در 90 درصد موارد دسترسی به L2 و در 100 درصد موارد دسترسی به باشد. اگر در 90 درصد موارد دسترسی به باین سیستم حافظه از 1.5 برابر زمان دسترسی به باین سیستم حافظه از 1.5 برابر زمان دسترسی به L1 بیشتر نباشد؟
- ۲- فرض کنید در یک برنامه ۴۰٪ از دستورات به حافظه اصلی دسترسی پیدا می کنند که از آن ۷۵٪ دستورات دسترسی به حافظه از نوع lw و ۲۵٪ باقیمانده از نوع sw باشند. فرض کنید حافظه دارای دو Cache یکسان برای دستورات و دادهها است و هم چنین فرض کنید نرخ برخورد و زمان دسترسی به حافظه و Cache و حافظه اصلی به ترتیب برابر ۹۸٪، ۱ سیکل و ۲۰۰٪ و ۲۰ سیکل باشند. در این صورت زمان دسترسی موثر به حافظه در این برنامه برای دو حالت زیر چقدر است:

الف – از سیاست Write Through برای نوشتن در Cache استفاده شود.

ب- از سیاست Write Back برای نوشتن در Cache استفاده شود. فرض کنید تا پایان برنامه هیچ خانهای از Cache جایگزین نمی شود.