

# بسم الله الرحمن الرحيم

گزارش کار

محمد فخرالدین ۹۳۳۱۰۷۴

## Adder:

این واحد در واقع یک جمع کننده ۴ بیتی است که هزینه ۴۳ گیت دارد و تاخیر آن ۱ck است.

## SubAdder:

این واحد یک تفریق کننده است که هزینه ۴۷ گیت است و تاخیر آن کمتر از یک clk است.

## Complete adder :

از ترکیب ۲ adder تشکیل شده است که یکی را به دیگری وصل می کند. که هزینه ۸۷ تا است.

## Complete subAdder :

مانند completeadder است با این تفاوت که از دو subadder تشکیل می شود.

## Multiplier:

این ضرب کننده همان ضرب کننده ۴ بیتی است و نتیجه ۸ بیتی را به بعدی متصل است تا آخر. می دانیم که نتیجه ۱۶ بیتی ۱۶ رقم دارد که با توجه به این multiplier ۱۶ رقم را به عنوان پاسخ می دهد تنها ۸ رقم وسط که شامل سه رقم اعشار است را انتخاب می کنم.

## Divder:

به صورت restoring پیاده سازی شده است که برای هر بخش و هر عمل با توجه به اینکه مدارهای adder و subadder ما با سیگنال کار می کردند نیاز به state هایی دارد تا عملیات را مرحله به مرحله انجام دهد. در اینجا از متغیری به نام c استفاده شده است که for را پیاده سازی می کند و در صورت اجرای هر loop موفق اضافه می شود در نهایت ۰ می شود. در مرحله در یک ۴ بیت temp یک رقم از a وارد می شود که

در نهایت 8 بار انجام می شود و سپس چهار رقم q جواب به چهار رقم دوم منتقل و باقیمانده را به عنوان باقیمانده در چهار رقم اول می گذارد.

چهار رقم output در واقع not رقم سرریز یا علامت در هر مرحله است.

تاخیر این divider با توجه به اینکه 6 حالت دارد و 8 سری انجام می شود 48 clk طول می کشد .

artCal :

مجموعه ی واحد منطق است که عملیات And و or و shift را ساینپورت می کند. که از یک mux و and و or تشکیل شده است.

logicCircuit:

انتقال دهنده ی دستورها به به هر کدام از بخش های جمع کننده و تفریق کننده و ضرب کننده و تقسیم کننده با توجه به ورودی دو بیتی order است.

Upper level controller :

کار این بخش انتخاب ورودی و خروجی با توجه به پرازش ترین رقم order است .