بسم الله الرحمن الرحیم

گزارش کار

محمد فخرالدین 9331074

Adder:

این واحد در واقع یک جمع کنند ه ی 4 بیتی است است که هزینه ی 43 گیت دارد و تاخیر ان 1ck است.

SubAdder:

این واحد یک تفریق کننده است که هزینه ی ان 47 گیت است و تاخیر ان کمتر از یک clk است .

Complete adder :

از ترکیب 2 adder تشکیل شده است که یکی را به دیگری وصل می کند . که هزینه ی آن با احتساب adder ها 87 تا است.

Complete subAdder :

مانند completeadder است با این تفاوت که از دو subadder تشکیل می شود.

Multiplier:

این ضرب کننده همان ضرب کنند ه ی ابشاری است و نتیجه ی هرکدام به بعدی متصل است تا اخر.

می دانیم که نتیجه ی ما در نهایت 16 رقم دارد که با توجه به این multiplier 16 رقم را به عنوان پاسخ می دهد تنها 8 رقم وسط که شامل سه رقم اعشار است را انتخاب می کنم .

Divder:

به صورت restoring پیاده سازی شده است که برای هر بخش و هر عمل با توجه به اینکه مدار های adder و subadder ما با سیگنال کار می کردند نیاز به state هایی دارد تا عملیات را مرحله به مرحله انجام دهد ه در اینجا از متغیری به نام c استفاده شده است که for را پیاده سازی می کند و در صورت اجرای هر loop موفق اضافه می شود در نهایت 0 می شود . در مرحله در یک 4 بیت temp یک رقم از a وارد می شود که در نهایت 8 بار انجام می شود و سپس چهار رقم q جواب به چهار رقم دوم منتقل و باقیمانده را به عنوان باقیمانده در چهار رقم اول می گذارد.

چهار رقم output در واقع not رقم سرریز یا علامت در هر مرحله است.

تاخیر این dvider با توجه به اینکه 6 حالت دارد و 8 سری انجام می شود 48 clk طول می کشد .

artCal :

مجموعه ی واحد منطق است که عملیات And و or وshift را ساپورت می کند. که از یک mux و and و or تشکیل شده است.

logicCircuit:

انتقال دهنده ی دستورها به به هرکدام از بخش های جمع کننده و تفریق کننده و ضرب کننده و تقسیم کننده با توجه به ورودی دو بیتی order است.

Upper level controller :

کار این بخش انتخاب ورودی و خروجی با توجه به پرازش ترین رقم order است .