



دانشگاه تهران

پردیس دانشکده‌های فنی

دانشکده مهندسی برق و کامپیوتر



درس الکترونیک ۳

پروژه نهایی درس

طراحی و شبیه سازی تقویت کننده دو طبقه

در محیط کیدنس

استاد درس :

دکتر شعاعی

تاریخ تحویل:

۱۴۰۱/۰۴/۲۱



دانشکده مهندسی برق و کامپیوتر

پروژه پایانی درس الکترونیک ۳

دستیار آموزشی : پریا فرج زاده



۱- مقدمه

هدف از این پروژه، طراحی کامل یک تقویت کننده دو طبقه و شبیه سازی آن است. پارامترهای مورد نیاز شما برای انجام این پروژه در جدول ۱ آمده است.

جدول ۱.

Parameter	Value
Tech. (nm)	180
VDD (V)	1.8
$\mu_n C_{ox}$ ($\mu A/V^2$)	270
$\mu_p C_{ox}$ ($\mu A/V^2$)	70
$\lambda . L$ ($\mu m/V$)	0.08
C_{ox} (fF/ μm^2)	8.5
$C_{ov}/W=L_{ov}C_{ox}$ (fF/ μm^2)	0.35
$V_{ov,opt}$ (mV)	150
V_{th} (mV)	500

حداکثر طول ترانزیستورها ۳۶۰ نانومتر است. برای مقاومت از rnhpoly و برای خازن از mimcap استفاده کنید. هم چنین مقدار ذکر شده در جدول برای V_{ov} مقدار بهینه آن در پروسه 0.18 μm CMOS است که توصیه می شود در طراحی از آن استفاده شود، اما در صورت نیاز می توانید مقدار متفاوتی برای آن در نظر بگیرید.

*تمامی شبیه سازی ها در هر ۳ گوشه SS85 , TT27 , FF-20 انجام گردد.

۲- طراحی تقویت کننده

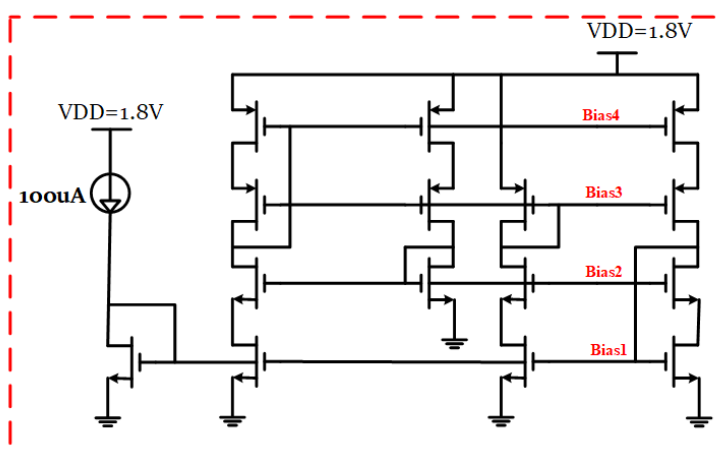
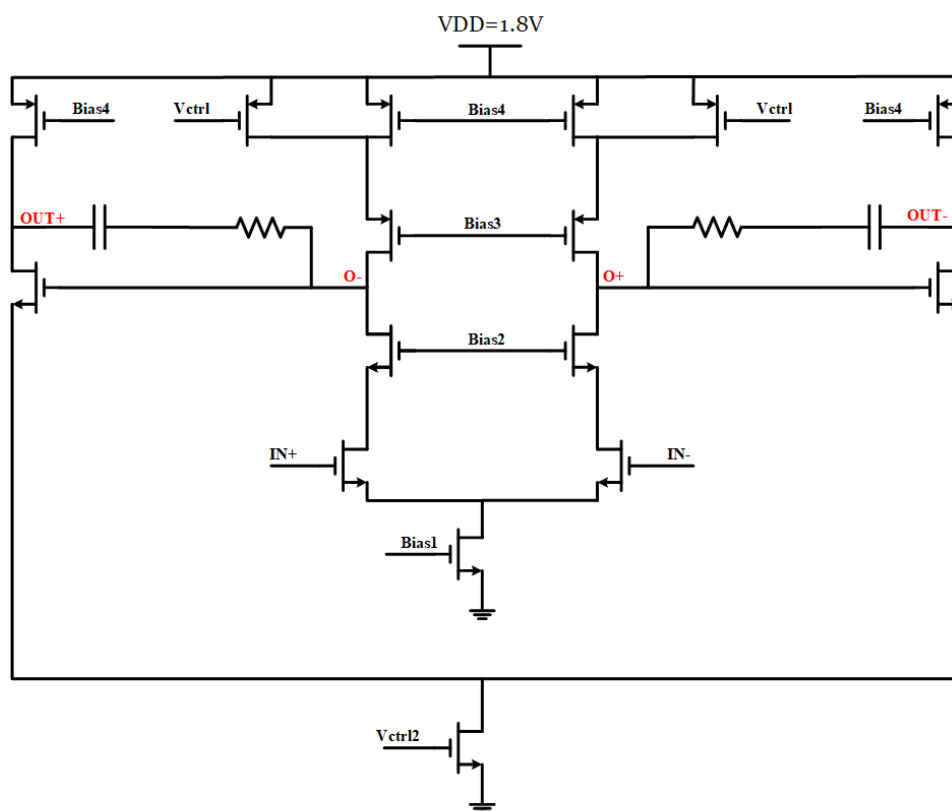
شماتیک تقویت کننده دو طبقه در شکل (۱) نشان داده شده است.



دانشکده مهندسی برق و کامپیوتر

پروژه پایانی درس الکترونیک ۳

دستیار آموزشی : پریا فرج زاده



Bias Circuit

شکل (۱)

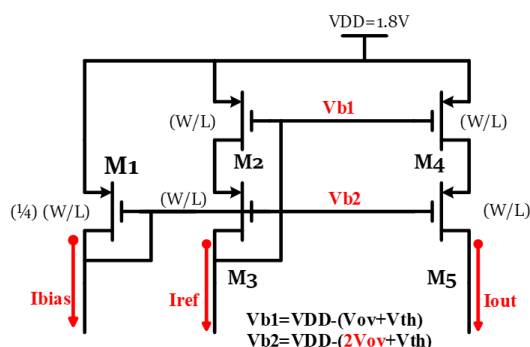


پروژه پایانی درس الکترونیک ۳

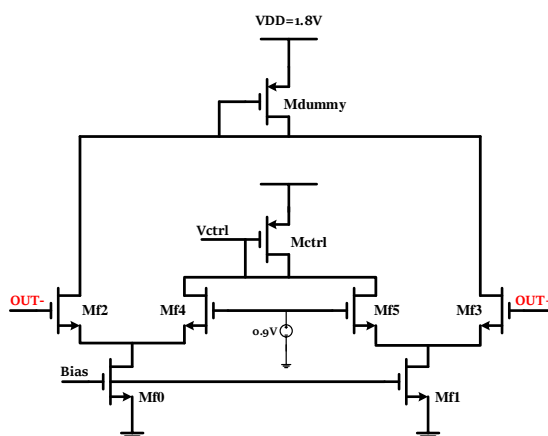
دستیار آموزشی : پریا فرج زاده

*راهنمایی: شکل (۲) آینه جریان کسکود با سویینگ گسترده را نشان می دهد، در این مدار نسبت سائز ترانزیستورها جهت ساخت ولتاژهای V_{b1} و V_{b2} بر روی شکل نمایش داده شده است. در این شکل عرض ترانزیستور $M1$ یک چهارم سایر ترانزیستورها و ولتاژ Overdrive آن ۲ برابر آن هاست. برای تعیین سائز ترانزیستورهای مدار بایاس، ابتدا ولتاژهای بایاس مورد نیاز تقویت کننده را محاسبه نمایید، سپس با در نظر گرفتن V_{ov} مورد نیاز ترانزیستورهای مختلف، نسبت ابعادشان را تعیین کنید.

هم چنین در این مدار سطح DC خروجی وابسته به پارامترهای ترانزیستور ها بوده و مقدار معینی ندارد. هم چنین با توجه به mismatch بین عناصر مدار، سطح DC خروجی در دو طرف متفاوت خواهد بود. بنابراین برای تنظیم و تثبیت ولتاژ DC خروجی به مدار CMFB (فیدبک DC) نیاز دارد. به این منظور مدار CMFB شکل (۳) پیشنهاد می گردد. البته دقت کنید که هر دو طبقه نیاز به مدار CMFB دارد.



شكل (٢)



شكل (٣)



دانشکده مهندسی برق و کامپیوتر

پروژه پایانی درس الکترونیک ۳

دستیار آموزشی : پریا فرج زاده



(۱) مدار را برای دستیابی به مشخصات ذکر شده در جدول ۲ طراحی کنید. تمامی محاسبات و تحلیل های دستی را در گزارش خود بیاورید. در صورت عدم نیاز به مقاومت سری با خازن جبران ساز می توانید آن را از طراحی خود حذف کنید.

جدول ۲.

Parameter	Value
DC Gain (dB)	>75
UGBW (MHz)	>800
Phase Margin (°)	68
CL (pF)	1
Output Swing (Vpp)	1
Vo,DC (V)	0.9
Power (mW)	<10
Corners	SS85, TT27, FF-20

۳- شبیه سازی تقویت کننده طراحی شده

- (۱) مدار مورد نظر را در محیط Cadence شبیه سازی DC کرده و نقطه کار ترانزیستورها، ولتاژ تمامی گره ها و جریان تمام شاخه های مدار را گزارش کنید.
- (۲) توان مصرفی تقویت کننده را گزارش کنید. (شکل موج جریان کشیده شده از منبع تغذیه را در گزارش خود بیاورید.)
- (۳) تقویت کننده طراحی شده را در محیط Cadence شبیه سازی AC کرده و بهره ac، UGBW و حاشیه فاز را گزارش کنید. پاسخ فرکانسی (هر دو نمودار بهره و فاز) به دست آمده از شبیه سازی را با مشخص کردن بهره ac، UGBW و حاشیه فاز در گزارش خود بیاورید.
- (۴) دیاگرام Bode را برای CMRR رسم کنید.
- (۵) با توجه به تعریف PSRR+ و PSRR-، مقدار آنها را برای مدار طراحی شده به دست آورید.



دانشکده مهندسی برق و کامپیوتر

پروژه پایانی درس الکترونیک ۳

دستیار آموزشی : پریا فرج زاده

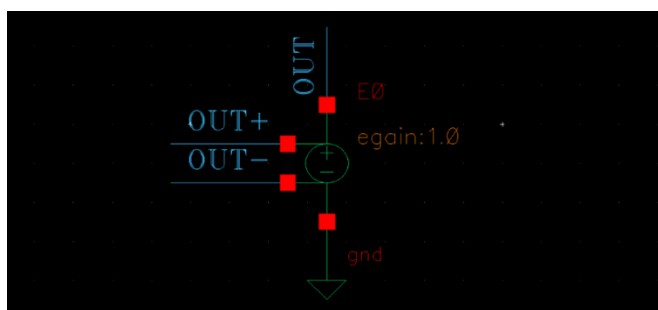


*تعریف PSRR به صورت

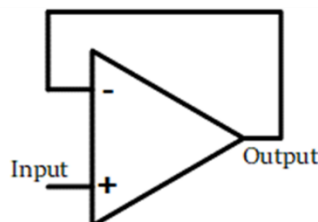
$$PSRR = \frac{A_{diff}}{A_{supply}}$$

می باشد.

۶) با استفاده از بلوک VCVS (منبع ولتاژ کنترل شده با ولتاژ) خروجی تفاضلی را به خروجی تک انتهای تبدیل کرده و سپس تقویت کننده را در حلقه فیدبک واحد ببندید، ورودی پالس را با جهش اولت و $V_{cm}=0.9V$ به مدار اعمال کنید، سپس زمان نشست تقویت کننده را برای دقت ۰/۱ درصد، بر روی نمودار زمانی اندازه گیری و گزارش کنید. دقت کنید که فرکانس ورودی به گونه ای تنظیم شود که خروجی زمان کافی برای رسیدن به دقت مورد نظر را داشته باشد.



شکل (۴)



۷) روش دیگر اندازه گیری زمان نشست، استفاده از ماشین حساب کیدنس (Calculator -> Settling Time) است که پنجره تنظیمات آن در شکل (۵) نشان داده شده است. با استفاده از این روش نیز زمان نشست را به دست آورده و با مقدار به دست آمده از روش قبلی مقایسه کنید.

settlingTime

Signal: $(vtime('tran "/out+")) - vtime('tran "/out-"))$

Initial Value Type: y

Initial Value: مقدار اوليه

Final Value Type: y

Final Value: مقدار نهايي

Percent of Step: درصد مقدار نهايي

Number of occurrences: single

Plot/print vs. time

OK Apply Defaults Close Help

شکل (۵)

۸) میزان Slew Rate تقویت کننده را گزارش کنید.

توضیحات

- ✓ مهلت تحویل تمرین تا ساعت ۲۴ سه شنبه ۲۱ تیر می باشد.
- ✓ صفحه اول گزارش باید شامل موضوع تمرین ، نام، نام خانوادگی و شماره دانشجویی باشد. تمامی شکل ها باید شامل زیرنویس و جدول ها بالانویس، شماره و توضیحات باشند.
- ✓ گزارش باید شامل نمودارها، جداول، تحلیل کامل و دقیق موارد شبیه سازی شده و پاسخ به سوالات ذکر شده به همراه نتیجه گیری باشد. بدیهی است گزارشی که دارای تحلیل نمودار ها و نتایج نباشد فاقد اعتبار است.
- ✓ در هر مرحله از طراحی، ابعاد ترانزیستورهای طراحی شده تان را در یک جدول وارد کنید. در نهایت نیز ابعاد تمام ترانزیستورهای مورد استفاده در آپ امپ را در یک جدول مجزا وارد کنید.
- ✓ این تمرین به صورت انفرادی انجام می شود و در صورت مشاهده کپی، نمره تمرین صفر خواهد شد.
- ✓ برای تحویل گزارش تمرین، تمامی تحلیل ها و نتایج شبیه سازی به صورت کامل و مشخص قرار داده شود.
- ✓ فایل های شبیه سازی (کتابخانه) به همراه گزارش در یک فایل zip در سایت قرار داده شوند.
- ✓ در صورت داشتن هرگونه سوال در مورد تمرین و انجام شبیه سازی سوالات خود را در واتس اپ پرسید.