

به نام خدا



موضوع:

Counter

نام استاد : محمد لالی

نام درس : آزمایشگاه مدارهای منطقی و معماری کامپیوتر

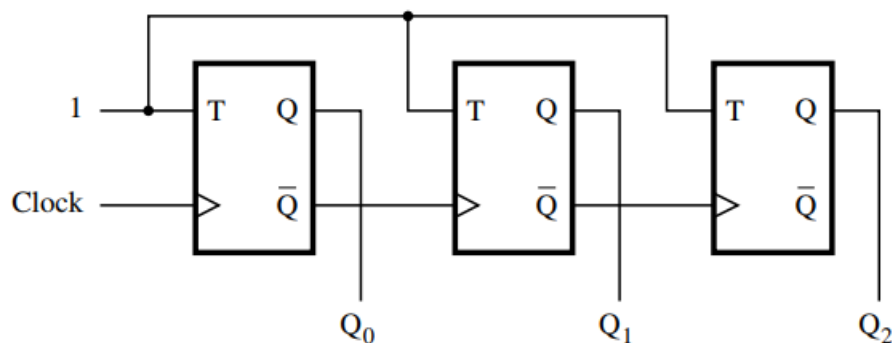
رشته : مهندسی کامپیوتر

نام دانشجو : محمد پوربخت

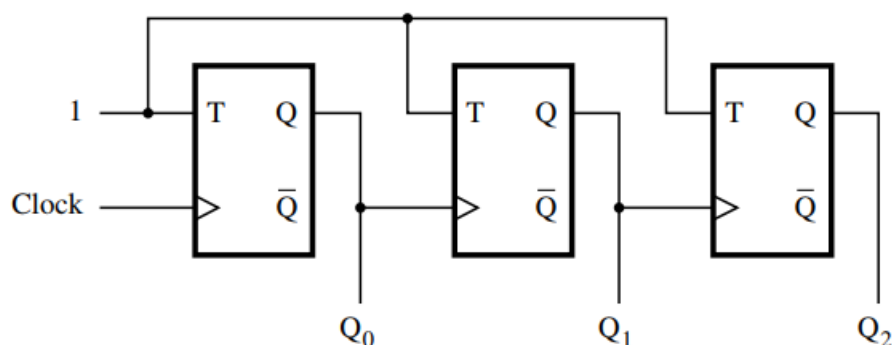
شماره دانشجویی : ۹۸۲۰۲۳۰۰۷

پاییز ۱۴۰۰

برای شمارنده بالا داریم:



برای شمارنده پایین نیز داریم:



* در فایل پروتئوس به جای T- Flip-Flops از JK Flip-Flop استفاده کرده ام.

* همان طور که در دو شکل بالا دیدیم تفاوت شمارنده پایین و بالا در ورودی کلاک هاست (در شمارنده

بالا $\sim Q$ می گیرد و در شمارنده پایین Q می گیرد). این مشکل را به وسیله مالتی پلسر ۲ به ۱ حل

کردم.

جدول:

D	Q ₁	Q ₂	Q ₃	Clock ₂	Clock ₃	Clock ₄
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	1	0
0	0	1	1	0	1	1
0	1	0	0	1	0	0
0	1	0	1	1	0	1
0	1	1	0	1	1	0
0	1	1	1	1	1	1
1	0	0	0	1	1	1
1	0	0	1	1	1	0
1	0	1	0	1	0	1
1	0	1	1	1	0	0
1	1	0	0	0	1	1
1	1	0	1	0	1	0
1	1	1	0	0	0	1
1	1	1	1	0	0	0

بررسی clock₂ :

D	Clock2
0	Q1
1	~Q1

بررسی clock₃ :

D	Clock3
0	Q2
1	~Q2

بررسی clock₄ :

D	Clock4
0	Q3
1	~Q3