Date: 31/03/2020 | Name of Subject → M.P.A (Microprocessor) | Submitted By
Branch → ELEX 3rd year, Generals. | Sugandha Tejeswee

① 

## 8251 (Universal synchronous asynchronous receiver Transmitter)

→ 8251 is a universal synchronous/asynchronous receiver Transmitter (USART), which acts as a **mediator** between microprocessor & peripheral to transmit serial data into parallel form & vice versa

→ यह (8251) Data को peripheral (Output devices) से Serially लेता है तथा parallel data में convert करता है।

→ Parallel Data में Convert कर के यह उसे CPU को Transmit करता है।

→ Similarly, यह parallel data को receive करता है CPU से और उसको serial form में convert करता है।

→ After converting data into serial form, यह उसे serial form में Output device (peripheral) को transmit करता है।
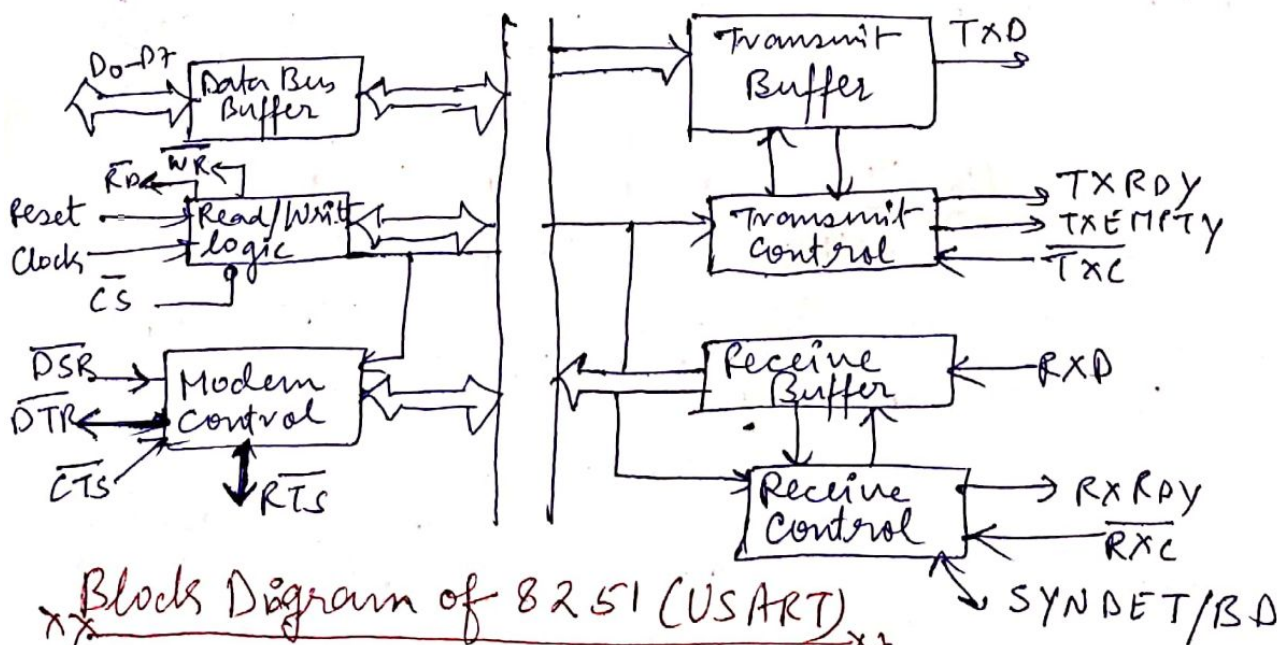


**Blocks Diagram of 8251 (USART)**

# USART contains following blocks:

## ① Data Bus Buffer

→ यह 8251 की internal Data Bus को system Data bus से interfacing में मदद करता है

## ② Read/Write control logic:-

यह control block है। इसका operation निम्न Table के माध्यम से दिखाया गया है।

| CS | RD | WR | Operation |
|----|----|----|-----------|
| 1 | X | X | Invalid data |
| 0 | 0 | 1 | data CPU ← 8251 |
| 0 | 1 | 0 | data CPU → 8251 |
| 0 | 0 | 1 | Status Word CPU ← 8251 |
| 0 | 1 | 0 | Control Word CPU → 8251 |

## ③ Modem Control:-
(modulator/Demodulator)

यह analog signal को Digital में और (Vice Versa) convert करता है। यह computer को cable wires से communicate करने में मदद करता है।

DSR:- Data Set Read signal (Input signal)

DTR:- Data Terminal ready (Output signal)

C.TS:- It controls the data transmit circuit (Input signal)

RTS:- Used to set the status RTS (Output signal)

## ④ Transmit Buffer:-

→ Used for parallel to serial convertor and further transmission onto the common channel.

• TxD :- { '0' No Transmission of Data
{ '1' Transmitter will transmit data

(5) Transmit Control.

→ This blocks controls the transmission with the help of following Pins:-

TXRDY:- Transmitter is ready to transmit data

TXEMPTY:- Transmitter is now empty and has no data to transmit

TXC:- An active low input pin which control the data transmission rate.

(6) Receive Buffer:-

This block acts as a buffer for received data.

RXD:- Input signal जो कि Data को receive करता है।

(7) Receive Control:-

यह block receiving data को control करता है।

RXRDY:- Receiver is ready to receive data

RXC:- An active low input signal जो कि received data को, Data transmission rate को Control करता है।

SYNDET/BD:- An Input or output Terminal.

External synchronous mode – input terminal and asynchronous mode – output terminal

31/03/2020

(Sugandha Tejaswee)

## 8237 (DMA controller):- ①

→ यह एक advance programmable DMA controller है।

→ यह bulk data transfer में capable है।

→ यह Data transfer, system memory and peripheral के मध्य करता है।

→ High Speed and Bulk Data Transfer के लिए प्रायः DMA method (Direct memory access) का प्रयोग किया जाता है।

→ I/O Status check and I/O Interrupt Data Transfer method की Speed slow होती है क्योंकि इनमें प्रत्येक Instruction के FETCH and EXECUTION की क्रिया में extra समय लगता है। DMA विधि में microprocessor Bipass हो जाता है। DMA controller, अपने Control में Memory and Peripheral के मध्य Data Transfer की व्यवस्था करता है।

### 8237 (DMA) has 3 basic block of operation:

① Time & Control Block.  ② Program Command Control Block.
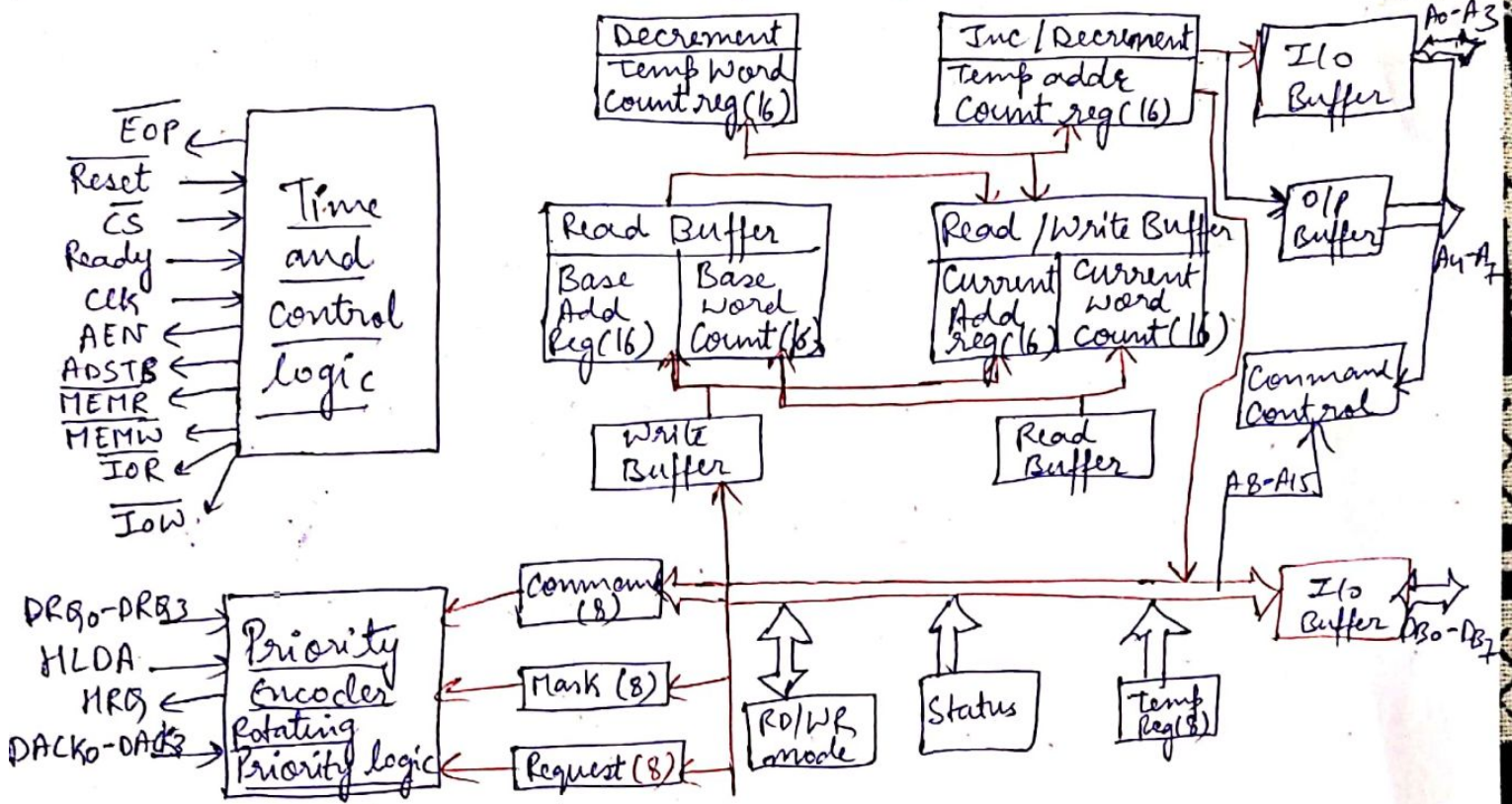
③ Priority encoder Block

DMA Data Transfer method में दो signal HOLD and HLDA (Hold Acknowledge) उपलब्ध होते हैं।

HOLD:- Hold एक Active high Input signal है। यह signal किसी अन्य Device की प्रार्थना का आभास कराता है, जो Address तथा Data bus का प्रयोग करना चाहती है। 'HOLD' Signal प्राप्त करने पर Microprocessor, buses से अपना Control समाप्त कर देता है। सभी buses Tristate में आ जाती है। HOLD Acknowledge (HLDA) signal बाहर प्रेषित होता है।

Diagram labels:

- EOP, Reset, CS, Ready, Clk, AEN, ADSTB, MEMR, MEMW, IOR, IOW → **Time and Control logic**
- Decrement Temp Word Count reg (16)
- Inc/Decrement Temp addr Count reg (16)
- I/O Buffer — A0–A3
- O/P Buffer — A4–A7
- **Read Buffer**: Base Add Reg(16), Base Word Count(16)
- **Read/Write Buffer**: Current Add Reg(16), Current Word Count(16)
- Command Control — A8–A15
- Write Buffer, Read Buffer
- DRQ0–DRQ3, HLDA, HRQ, DACK0–DACK3 → **Priority Encoder / Rotating Priority logic**
- Command (8), Mask (8), Request (8)
- RD/WR mode, Status, Temp Reg(8)
- I/O Buffer — DB0–DB7

① **Time & Control logic** :– AEN → Address Enable.

ADSTB → Address strobe → यह एक Strobe signal है तथा Data bus पर भेजे गए Address के 8 MSBs लैच करना है।

② **Priority Encoder / Rotating Priority Encoder logic** :– It has 4 channels connected to it [CH0 to CH3] Channel 0 has highest and Channel 3 has lowest Priority.

(DRQ0 – DRQ3):– यह DMA की request lines हैं। कोई भी I/O device DMA कंट्रोलर से Data transfer के लिए इनमें से किसी एक line पर DMA request भेजती है। इन lines का high logic, DMA request को generate करता है।

(DACK0 – DACK3):– यह DMA ACKNOWLEDGE lines हैं।

1/04/2020