بسمه تعالی معماری سیستمهای کامپیوتری نیمسال دوم ۱۴۰۲ پروژه پایانی



مهلت تحویل ۱۸ تیر ۱۴۰۳

هدف از این پروژه، طراحی و پیادهسازی عملی معماری یک پردازنده ساده نمونه میباشد. بدین منظور یک پردازنده نمونه با مجموعه دستورات آن از نوع حافظهای بردازنده نمونه با مجموعه دستورات کاهشیافته (RISC) درنظر گرفته شده است که دستورات آن از نوع حافظهای بوده و شرح آنها در جدول زیر آمده است.

Instruction	Description
Add	Add the operand of instruction to the value of a specific register
Ashl	Arithmetic shifting the operand of instruction to left
Xnor	Applying Xnor to the operand of instruction and the value of a specific register
Division by 2	Divide the operand of instruction by 2
Load	Load the value of the operand of instruction to a specific register
Store	Store the value of specific register to the operand of instruction
2's CMP	Two's complement the operand of instruction

اگر بدانیم دادههای ورودی به این پردازنده ۸ بیتی میباشند، روال کامل طراحی این پردازنده را انجام دهید و توسط زبان توصیف سختافزار Verilog پیادهسازی کنید. بدین منظور لازم است جزئیات پیادهسازی دستورالعمل و تمامی واحدهای موردنیاز و مسیر داده را برحسب طراحی خود دقیقا مشخص و گزارش کنید. پس از پیادهسازی لازم است صحت عملکرد پردازنده طراحی شده مورد آزمایش قرار گیرد و تمامی دستورات در قالبی که طراحی کردهاید بهعنوان ورودی به سیستم پیادهسازی شده داده شوند و نتیجه نهایی و روال اجرا نمایش داده شود.

پروژه قابل انجام در <u>گرو</u>ههای حداکثر دونفره بوده و و در ارائه نهایی موارد زیر درنظر گرفته میشود:

- توضیح کاملی بر روال طراحی، قالب دستورالعمل و اجزای موردنیاز و الگوریتمها و ساختار استفاده شده در طراحی هریک از اجزا و ساختار شماتیک آنها
 - کدهای پیادهسازی در زبان توصیف سختافزاری Verilog در سطح تجرید دلخواه
 - نتایج بدست آمده از اجرای تمامی دستورات تعریف شده برای این پردازنده
 - تسلط کامل بر روال کار و نمایش نتایج طراحی و اجرای دستورات توسط اعضای تیم

بخش امتیازی: (انجام این بخش اجباری نبوده و درصورت انجام نمره اضافه تعلق می گیرد)

فرض کنید بخواهیم در پردازنده طراحی شده دستوری را اجرا کنیم که در آن عملوند دستورالعمل ورودی نزدیکترین عدد توان دو رند بهسمت بالا شده و حاصل در همان مکان ذخیره شود (مثلا ورودی 1 به 1 و 1 به 1 رند شود). الگوریتم پیشنهادی خود به منظور انجام این عملیات بصورت تقریبی توسط پردازنده طراحی شده (در چارچوب دستورات پیاده سازی شده) را مشخص کرده و پس از بررسی صحت عملکرد آن، این دستور را به عنوان ورودی به پردازنده ای که طراحی کرده اید وارد کرده و نتیجه خروجی را مشخص کنید و روی درستی انجام عملیات بحث نمائید. در این بخش، کارایی الگوریتم پیشنهادی و تطبیق آن به پردازنده طراحی شده در کنار پیاده سازی آن حائز اهمیت می باشد.

" موفق باشيد "