```
تمرین DSD/ جبرانی پایان ترم
مجتبی فراتین/ ۴۰۱۱۰۶۳۰۶
```

۱- طراحی یک Stack Based ALU

کد اصلی:

```
module STACK_BASED_ALU #(parameter n) (input clk, input [n-1:0] in, input signed
[2:0] opcode, output reg [n-1:0] out, output reg overflow);
    reg [n-1:0] memory [511:0];
    reg [2*n-2:0] overflowCheck;
    integer stackPointer = 0;
    always @(posedge clk) begin
        if(opcode == -4) begin
             out <= memory[stackPointer - 1] + memory[stackPointer - 2];</pre>
             overflowCheck <= memory[stackPointer - 1] + memory[stackPointer - 2];</pre>
             if (overflowCheck != out) #2 overflow <= 1;</pre>
             else #2 overflow <= 0;</pre>
        end
        else if(opcode == -3) begin
             out <= memory[stackPointer - 1] * memory[stackPointer - 2];</pre>
             overflowCheck <= memory[stackPointer - 1] * memory[stackPointer - 2];</pre>
             if (overflowCheck != out) #2 overflow <= 1;</pre>
             else #2 overflow <= 0;</pre>
        end
        else if(opcode == -2) begin
             memory[stackPointer] <= in;</pre>
             #1 stackPointer = stackPointer + 1;
        end
        else if(opcode == -1 && stackPointer != 0) begin
             out <= memory[stackPointer - 1];</pre>
             #2 memory[stackPointer - 1] <= 0;</pre>
             #3 stackPointer = stackPointer - 1;
        end
    end
endmodule
```

در این کد ابتدا یک حافظه به عمق 512 و طول دلخواه (4 و 8 و 16 و 32) ساختیم. یک اینتجر برای اشاره گر به حافظه نیاز داریم. یک بیت هم به اورفلو اختصاص می دهیم. سپس شروع به طراحی ALU می کنیم. بر اساس آپکدها شرط می گذاریم و اگر طبق سوال نیاز به خروجی داشت در خروجی می ریزیم و اگر نه عملیات را انجام می دهیم و در جایی که اشاره گر نشان می دهد حاصل را می ریزیم. برای چک کردن بیت اورفلو در عملیاتهای جمع و ضرب حاصل نگه داری شده در حافظه را با حاصل واقعی جمع یا ضرب مقایسه می کنیم. اگر برابر بود اورفلو صفر است و رخ نداده و اگر برابر نبود یعنی اورفلو رخ داده و در بیت مربوطه یک می ریزیم.

كد تست 4 بيتى:

```
module test ();
    reg clk;
    parameter mn = 4;
   wire overflow;
    reg [3:0] in;
    reg signed [2:0] opcode;
    wire [3:0] out;
    STACK_BASED_ALU #(.n(mn)) STACK_BASED_ALU_Test(clk, in, opcode, out,
overflow);
    always begin
        #5 clk = \sim clk;
    initial begin
        clk = 0;
        opcode <= 3; in <= 5;
        #10 opcode <= 2; in <= 5;
        #10 opcode <= -2; in <= 3;
        #10 opcode <= -2; in <= 5;
        #10 opcode <= -4; in <= 3;
        #10 opcode <= -3; in <= 3;
        #10 opcode <= -1; in <= 3;
```

```
#10 opcode <= -2; in <= 1;
        #10 opcode <= -2; in <= 2;
        #10 opcode <= -2; in <= 3;
        #10 opcode <= -2; in <= 4;
        #10 opcode <= -2; in <= 5;
        #10 opcode <= -4; in <= 3;
        #10 opcode <= -3; in <= 3;
        #10 opcode <= -1; in <= 3;
    initial begin
        $monitor("output: %d, overflow: %b", out, overflow);
endmodule
```

خروجی تست 4 بیتی:

```
# output: x, overflow: x
# output: 8, overflow: 0
# output: 15, overflow: 0
# output: 5, overflow: 0
# output: 9, overflow: 0
# output: 9, overflow: 1
# output: 4, overflow: 1
# output: 4, overflow: 0
# output: 5, overflow: 0
# output: 4, overflow: 0
# output: 4, overflow: 0
# output: 3, overflow: 0
# output: 3, overflow: 0
# output: 1, overflow: 0
# output: 1, overflow: 0
```

با توجه به قسمت مقدار دهی در تست، خروجی در مرحله اول چیزی ندارد. چون عملیاتی انجام نمی دهد. به آپکد. سپس دو مقدار 8 و 8 را در استک قرار می دهد. سپس جمع انجام می دهد. بعد از آن ضرب انجام می دهد. در هیچ کدام از این دو عملیات اور فلو نداریم پس صفر است. بعد از آن یک مرحله از استک بر می داریم و مقادیر 1 تا 1 را در استک قرار می دهیم. دوباره عملیات ضرب و جمع را انجام می دهیم. از آنجایی که جمع دو خانه بالایی استک یعنی 1 و 1 و 1 است اور فلو نداریم. اما بعد از آن که ضرب انجام می شود حاصل 1 است و در چهار بیت جا نمی شود. برای همین خروجی ضرب غلط است. سپس 1 مرحله برمی داریم. با اینکه استک 1 خانه پر داشت اما با توجه به شرطی که در کد اصلی نوشته شده این 1 مرحله بدون اینکه کد خراب شود انجام می شود و مشکلی ندارد.

كد تست 8 بيتى:

```
module test ();
   reg clk;
    parameter mn = 8;
    wire overflow;
   reg [7:0] in;
    reg signed [2:0] opcode;
    wire [7:0] out;
    STACK BASED ALU #(.n(mn)) STACK BASED ALU Test(clk, in, opcode, out,
overflow);
    always begin
        #5 clk = \sim clk;
    initial begin
        clk = 0;
        opcode <= 3; in <= 5;
        #10 opcode <= 2; in <= 5;
        #10 opcode <= -2; in <= 3;
        #10 opcode <= -2; in <= 5;
        #10 opcode <= -4; in <= 3;
        #10 opcode <= -3; in <= 3;
        #10 opcode <= -1; in <= 3;
        #10 opcode <= -2; in <= 1;
        #10 opcode <= -2; in <= 2;
        #10 opcode <= -2; in <= 3;
        #10 opcode <= -2; in <= 4;
        #10 opcode <= -2; in <= 5;
        #10 opcode <= -4; in <= 3;
        #10 opcode <= -3; in <= 3;
```

```
#10 opcode <= -1; in <= 3;
        #10 opcode <= -2; in <= 40;
        #10 opcode <= -2; in <= 30;
        #10 opcode <= -4; in <= 3;
        #10 opcode <= -3; in <= 3;
        #10 opcode <= -1; in <= 3;
    initial begin
        $monitor("output: %d, overflow: %b", out, overflow);
    end
endmodule
```

خروجي تست 8 بيتي:

```
# output: x, overflow: x
          8, overflow: x
# output:
          8, overflow: 0
# output:
# output: 15, overflow: 0
# output: 5, overflow: 0
# output: 9, overflow: 0
# output: 9, overflow: 1
# output: 20, overflow: 1
# output: 20, overflow: 0
# output: 5, overflow: 0
# output: 4, overflow: 0
# output: 3, overflow: 0
# output: 2, overflow: 0
          1, overflow: 0
3, overflow: 0
# output:
# output:
# output: 70, overflow: 0
# output: 70, overflow: 1
# output: 176, overflow: 1
# output: 176, overflow: 0
# output: 30, overflow: 0
 output: 40, overflow: 0
```

برای این تست به تست قسمت قبل چند نمونه اضافه کردیم. بعد از خالی کردن استک عددهای 30 و 40 را در 1200 آن ریختیم. جمع و ضرب را انجام دادیم. جمع خروجی 70 میدهد که در 8 بیت جا میشود اما ضربشان 1200 میشود که نیاز به بیتهای بیشتری دارد و برای همین جواب غلط میدهد و اورفلو را هم یک میکند. از طرفی ضرب 4 در 5 قسمت قبل را درست انجام داده و خروجی 20 داده است. در آخر هم دوباره بر میداریم و استک را خالی میکنیم.

كد تست 16 بيتى:

```
module test ();
    reg clk;
    parameter mn = 16;
    wire overflow;
    reg [15:0] in;
    reg signed [2:0] opcode;
    wire [15:0] out;
    STACK BASED ALU #(.n(mn)) STACK BASED ALU Test(clk, in, opcode, out,
overflow);
    always begin
        #5 clk = \sim clk;
    initial begin
        clk = 0;
        opcode <= 3; in <= 5;
        #10 opcode <= 2; in <= 5;
        #10 opcode <= -2; in <= 3;
        #10 opcode <= -2; in <= 5;
        #10 opcode <= -4; in <= 3;
        #10 opcode <= -3; in <= 3;
        #10 opcode <= -1; in <= 3;
        #10 opcode <= -2; in <= 1;
        #10 opcode <= -2; in <= 2;
        #10 opcode <= -2; in <= 3;
        #10 opcode <= -2; in <= 4;
        #10 opcode <= -2; in <= 5;
```

```
#10 opcode <= -4; in <= 3;
        #10 opcode <= -3; in <= 3;
        #10 opcode <= -1; in <= 3;
        #10 opcode <= -2; in <= 40;
        #10 opcode <= -2; in <= 30;
        #10 opcode <= -4; in <= 3;
       #10 opcode <= -3; in <= 3;
       #10 opcode <= -1; in <= 3;
        #10 opcode <= -2; in <= 300;
       #10 opcode <= -2; in <= 500;
        #10 opcode <= -4; in <= 3;
        #10 opcode <= -3; in <= 3;
       #10 opcode <= -1; in <= 3;
        #10 opcode <= -1; in <= 3;
    initial begin
        $monitor("output: %d, overflow: %b", out, overflow);
endmodule
```

```
x, overflow: x
 output:
            8, overflow: x
  output:
            8, overflow: 0
 output:
            15, overflow: 0
            5, overflow: 0
            9, overflow: 0
 output:
            9, overflow: 1
           20, overflow: 1
 output:
           20, overflow: 0
 output:
            5, overflow: 0
            4, overflow: 0
 output:
            3, overflow: 0
 output:
            2, overflow: 0
            1, overflow: 0
# output:
            3, overflow: 0
# output:
           70, overflow: 0
          70, overflow: 1
# output:
# output: 1200, overflow: 1
# output: 1200, overflow: 0
           30, overflow: 0
# output:
          800, overflow: 0
# output:
          800, overflow: 1
# output: 18928, overflow: 1
# output: 18928, overflow: 0
VSIM 11> run
# output:
            500, overflow: 0
           300, overflow: 0
# output:
```

در این تست هم به تستهای قبلی اضافه می کنیم. خروجی ضرب 30 در 40 درست داده شده است و 1200 است. اما در اینجا عددهای 300 و 500 را در استک ریختهایم و عملیاتهای ضرب و جمع را پیاده کردهایم. جمعشان 800 و بدون اورفلو شده است که درست است. اما خروجی ضربشان چون در 16 بیت جا نمی شده غلط است. بعد از آن هم استک را خالی کردهایم.

كد تست 32 بيتى:

```
module test ();
    reg clk;
    parameter mn = 32;
    wire overflow;
    reg [31:0] in;
    reg signed [2:0] opcode;
    wire [31:0] out;
    STACK_BASED_ALU #(.n(mn)) STACK_BASED_ALU_Test(clk, in, opcode, out, overflow);
```

```
always begin
    #5 clk = \sim clk;
initial begin
    clk = 0;
    opcode <= 3; in <= 5;
    #10 opcode <= 2; in <= 5;
    #10 opcode <= -2; in <= 3;
    #10 opcode <= -2; in <= 5;
    #10 opcode <= -4; in <= 3;
    #10 opcode <= -3; in <= 3;
    #10 opcode <= -1; in <= 3;
    #10 opcode <= -2; in <= 1;
    #10 opcode <= -2; in <= 2;
    #10 opcode <= -2; in <= 3;
    #10 opcode <= -2; in <= 4;
    #10 opcode <= -2; in <= 5;
    #10 opcode <= -4; in <= 3;
    #10 opcode <= -3; in <= 3;
    #10 opcode <= -1; in <= 3;
    #10 opcode <= -2; in <= 40;
    #10 opcode <= -2; in <= 30;
    #10 opcode <= -4; in <= 3;
    #10 opcode <= -3; in <= 3;
    #10 opcode <= -1; in <= 3;
    #10 opcode <= -2; in <= 300;
    #10 opcode <= -2; in <= 500;
    #10 opcode <= -4; in <= 3;
    #10 opcode <= -3; in <= 3;
    #10 opcode <= -1; in <= 3;
    #10 opcode <= -1; in <= 3;
    #10 opcode <= -2; in <= 200000;
    #10 opcode <= -2; in <= 500000;
    #10 opcode <= -4; in <= 3;
    #10 opcode <= -3; in <= 3;
    #10 opcode <= -1; in <= 3;
    #10 opcode <= -1; in <= 3;
```

خروجي تست 32 بيتي:

```
# output:
                 x, overflow: x
# output:
                 8, overflow: x
                 8, overflow: 0
# output:
# output:
                15, overflow: 0
# output:
                 5, overflow: 0
                 9, overflow: 0
# output:
                 9, overflow: 1
# output:
                20, overflow: 1
# output:
                20, overflow: 0
# output:
                 5, overflow: 0
# output:
# output:
                 4, overflow: 0
                 3, overflow: 0
# output:
                 2, overflow: 0
# output:
                 1, overflow: 0
# output:
                 3, overflow: 0
# output:
                70, overflow: 0
# output:
                70, overflow: 1
# output:
# output:
              1200, overflow: 1
               1200, overflow: 0
# output:
# output:
                30, overflow: 0
               800, overflow: 0
# output:
# output:
               800, overflow: 1
            150000, overflow: 1
# output:
             150000, overflow: 0
# output:
               500, overflow: 0
# output:
               300, overflow: 0
# output:
             700000, overflow: 0
# output:
             700000, overflow: 1
# output:
# output: 1215752192, overflow: 1
# output: 1215752192, overflow: 0
# output:
             500000, overflow: 0
# output:
             200000, overflow: 0
                 40, overflow: 0
# output:
```

در این تست خروجی ضرب 300 در 500 درست شدهاست و 150000 نمایش داده می شود. در ادامه عددهای 200000 و 500000 را در استک قرار داده ایم. سپس اول جمع و بعد ضربشان را خواستیم. در جمع عدد 700000 و بدون اورفلو نمایش داده شده که درست است. اما ضربشان باز هم اورفلو کرده و مقدار غلطی را خروجی داده است. سپس استک را خالی کرده ایم.