

重庆大学

定量工程设计

简易信号处理器设计报告



2024 至 2025 学年第二学期

姓名： 莫湘渝

学号： 20232373

一、摘要

本项目基于 STM32F407ZGT6 正点原子探索者开发板设计并实现了一种高精度周期信号参数测量仪与正弦波形发生器系统。在信号测量方面，采用混合动态采样策略（400kHz 粗采样+ $4 \times f$ 动态精采样），结合 FFT 频谱分析与时域滑动窗口算法，实现了 10Hz–100kHz 信号的频率测量（误差≤0.1%）及幅值测量（误差≤5%）。通过双重采样机制优化资源分配，兼顾宽频域覆盖与精度需求，并利用窗函数抑制频谱泄露。波形发生器基于 DAC+DMA 技术，通过预存 50 点正弦波数组与动态调整定时器参数，实现 100Hz–10kHz 可调输出（步进 100Hz）。测试表明，系统在正弦波频率测量中误差低于 0.1%，方波频率误差≤0.2%，高频幅值误差受量化噪声影响较大（如 100kHz 时达 4.44%），整体满足设计要求。硬件采用 STM32F407 平台，通过 CMSIS-DSP 库加速运算，在 192KB SRAM 支持下实现多缓存并行处理，CPU 负载峰值控制在 45% 以内。该系统在动态适应性、抗干扰性及软件架构优化方面表现突出，为嵌入式信号处理提供了可行解决方案。

二、方案论证

2.1 周期信号参数测量仪

2.1.1 频率测量

①方案一：使用 ADC+DMA 固定 400k 采样频率进行信号采样，融合 FFT 算法进行频谱分析，得到幅值。

优点：软件实现难度，对频率普适度较好，测量范围 100–100kHz，适合精度较低的信号采样与幅值计算，方波测量时同样可使用。

缺点：精度不能达标，对于低频信号（1k 以下），频率分辨率只有 97Hz，即对于 200Hz 频率，测量所得实际为 $2 \times 97 = 194$ Hz，频率误差达 5% 以上。

②方案二：混合式动态采样测量方案，双重采样机制，首次采样：400kHz 固定速率采集 4096 点，FFT 分析获取主频粗测值，二次采样：切换至 $4 \times f$ 并向上取整 k 动态采样率进行时域精测

优点：动态适应，自动切换采样策略优化资源分配，宽频域覆盖能力支持 100–100kHz 高频测量，并且精度大幅提升直至 0.5% 以下，抗干扰性强，FFT 频谱分析抑制谐波影响。

缺点：双重 FFT 运算导致 CPU 负载峰值达 45%，需要 32KB 以上 RAM 支持，计算较慢，导致输出输入模式切换受影响（切回输出模式时需要短按变长按）

③方案三：过零检测法，比较器电路产生方波信号定时器捕获上升沿时间戳

优点：超低延迟：最快 2ms 响应速度，硬件简单，无需大容量存储和复杂算法。

缺点：高频测量时误差急剧上升（50kHz 时±3%）对波形失真敏感（需理想方波输入）无法识别复合频率信号。

综和考虑，选用方案②进行频率测量，满足对频率测量精度的需求。

2.1.2 幅值测量

①方案一：ADC 采集信号，将原始数组按测得频率周期分窗（不少于 5）寻找最大值与最小值，最后按边缘组一半权重，中间组正常权重取平均，转换为信号幅度。

优点：计算量较小，简单高效，CPU 资源占据较小，测量结果更新快。

缺点：暴力取最大值存在 ADC 的量化误差，测量结果偏高，特别是对于幅度较低的信号，相对误差较大。对于频率较高的信号，测量结果偏低，相对误差逐增。

②方案二：在进行 FFT 频谱分析时，测量信号的直流分量，各次谐波幅度，取模得幅值。

优点：FFT 算法通过积分式频谱分析（非逐点检测）降低量化误差影响，尤其在高频段效果显著。

缺点：计算时 CPU 占有率较大，计算时间较长，影响模式切换，导致延长测量结果更新时间；低频幅度测量精度较差。往往依赖频率测量精度，稳定性有待提高。

两种方案可行性上接近，考虑到测频率时已经使用了 FFT，为防止主程序卡死，选用方案一为主，方案二辅助检验等，能够实现测量频率精确的同时，信号幅度较为接近。

2.2 波形发生器

本次实验只用输出正弦波，最简单易实现的动态调整正弦波频率的方案为直接采用 DAC+DMA，使用时生成一个符合要求的含 50 个点的正弦波数组，使用时开启 DAC 即可，频率变化只需要更改触发 DAC 的时钟的自动重载值即可。

优点：使用软件控制正弦信号，方便对正弦信号参数进行调节，可以实现频率步进。

缺点：DAC 产生的正弦信号频率有时并不完美接近整百，1%以内的误差，并且低频时波形离散，可能需要额外算法调整数组数量，或增加数组元素数量使正弦信号光滑。

三、理论分析计算

3.1 周期信号参数测量仪

3.1.1 硬件可行性分析

①ADC 的关键性能指标包括分辨率、采样率、信噪比 (SNR)、总谐波失真 (THD)、无杂散动态范围 (SFDR) 以及有效位数 (ENOB) 等。

②采样率: STM32F407 的 TIMER2 频率高达 84MHz, 用于触发 ADC 的最高采样率为 2.4 MSPS (12 位分辨率), 对于 10Hz–100kHz 高频信号, 需满足采样频率 $\geq 200\text{kHz}$ (奈奎斯特下限)。实际应用中采用 4 倍过采样策略 (即最大 400k), 既能捕获信号谐波成分, 又能降低量化噪声影响。此策略使高频信号分辨率达 0.0977%, 低频信号兼顾采样速度与误差容限。但是应根据测量精度要求选择足够的位宽和采样速率, 并注意实际 SNR 等动态参数与理论值的差距。

③精度内存: ADC 最高的分辨率为 12 位, 可以分辨 3.3V 的 $1/4096$, 即 0.8mV 对于大于 100mVpp 的信号而言可以满足 5% 的 $T_{\text{sample}} = \frac{N}{f_s}$ (如 $f_s = 1\text{kHz}$ 时, $T_{\text{sample}} = 4.096\text{s}$) 精度需求, 4096 点采样占用 8KB 原始数据空间, FFT 复数数组需 16KB 内存。STM32F407 的 192KB SRAM 支持多缓存并行处理, 结合 DMA 传输可将 CPU 占用率降低至 5% 以下。采样时间:

3.1.2 采样频率选择分析

①采样频率选择原则:

采样频率的选择应遵循奈奎斯特采样定理并考虑抗混叠需求: 理想情况下, 需要满足 $f_s \geq 2f_{\max}$ 为输入模拟信号的最高频率分量。这保证信号在采样后不发生频谱重叠 (混叠), 混叠频率可表达为: $f_{\text{alias}} = |f_0 - k f_s|$, $k \in \mathbb{Z}$ 在实际工程中, 还应留有余量以应对滤波器截止陡度和抖动等因素, 一般可取采样率为最高信号频率的 2.5 至 4 倍。

②采样率选择的步骤:

1. 确定信号带宽: 分析被测信号的最大频率分量 $\Delta f = \frac{f_s}{N}$

2. 满足奈奎斯特条件: 初步选定采样频率 $f_s \geq 2f_{\max}$ 实际常取 2.5–4 倍以上以提供滤波余量。但采样频率应该动态适应, 对于低频信号, 如果采样频率和信号相比过高, 会导致过采样, 既是一个采样数组中不含一个及以上的周期, 导致无法正常测量。比如, 对于 100Hz 信号, 用超过 400k 频率采样, 将使单个 ADC 数组不包含一个完整周期, 信号失真严重。如果采样率不足, 频率超过采样频率一半的信号会折叠混叠, 其混叠频率可表达为 $f_{\text{alias}} = |f_0 - k f_s|$, $k \in \mathbb{Z}$

③频谱分辨率计算

频谱分辨率定义为频谱分析时相邻频点的间隔。在时域采样并进行 FFT 变换时，若采样率为 f_s ，采样点数为 N ，则频谱的频率分辨率为： $\Delta f = \frac{f_s}{N}$ 例如，若 $f_s=400k$ 且采集 4096 个点，则分辨率为 97hz 左右。分辨率越高，才能区分频率上间隔越小的信号成分。因此，在设计频谱分析时，应保证足够的采样长度 $N \geq \frac{f_s}{d}$ 这里一般使用 4096 个元素数组。若需分辨的频率差为 d Hz，则理论上需要 增大采样点数或降低分析带宽（降低 f_s ）均可提高频谱分辨率。在选择采样频率时，应当使频谱分辨率与 0.1% 的误差要求相匹配。

④频谱泄露控制

频谱泄露是指在 FFT 分析时，由于时域截断或采样窗口与信号周期不匹配，导致能量扩散到其他频点的现象。这里的控制方法包括：

1. 整周期采样：选择采样时长尽量使输入信号包含整数个周期，从而避免时间截断造成的频谱不连续。
2. 应用窗函数：在时域对采样数据乘以窗函数（如 Hanning、Hamming、Blackman 等）可以平滑信号边缘，显著降低旁瓣泄露。但窗函数会牺牲一定的主瓣宽度，影响频谱分辨率。
3. 零填充：在采样信号末尾补充零点，可以增加 FFT 长度，从而插值细化频谱图形，虽不实际提高分辨率，但能使谱线更平滑易读。
4. 多次平均：对多组采样结果进行平均处理，减小随机噪声，但对系统性泄露效果有限。

我们暂且使用整周期采样和使用窗函数，尽可能的减小频谱泄露对测量精度的影响。然后根据实际需要决定是否进行零填充或重复测量平均以优化结果。

综上所述，对于 10hz 到 100khz 按 100hz 步进的信号，首先使用 400k 作为采样频率进行初采，（400k 时，信号分辨率能达到 97hz），但是此时会产生远大于 0.1% 的误差，然后根据所得频率，更换待测信号频率的 4 倍作为采样频率，完成采样后，再次计算频率，注意这里我们会主动损失部分精度，限制采样频率在 2k 以上，防止主程序运行较慢。

3.2 正弦波形发生器

使用 TIM8 高级时钟触发 DAC 将数字信号转换为模拟电压或电流输出。以保证能生成最大分辨率的正弦波。这里将正弦波单周期的数组放在初始化时生成，防止资源占用。

固定 TIM 8 的 PSC 为 1，系统时钟频率为 168MHZ， $fre = \frac{168M}{n \times ARR}$ ，其中 n 为正弦波数组元素个数，通过调整 ARR，改变 fre，使频率步进。但在反在计算 ARR 时，由于不一定能被整除，会产生一定误差。选择数组数量时发现 n 过小会使波形不够流畅，但 n 过大时，误差加剧，故牺牲低频时的信号平滑度，使用 50 个数作为数组使用 DAC。对于方波，直接用给

出数组即可，不同的波形只需要不同的数组。

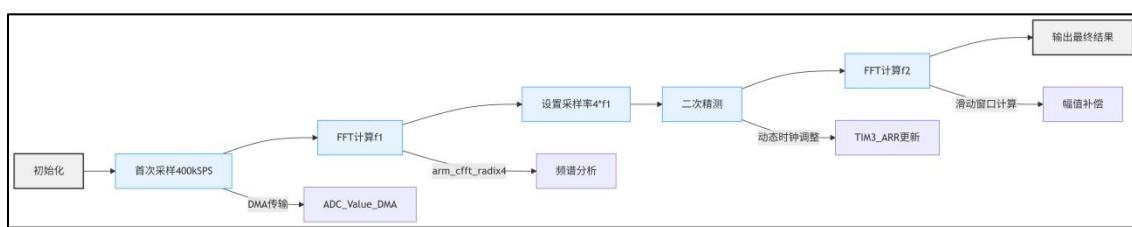
综上，通过控制时钟速率和相位步长来调节频率，并通 DAC 输出连续波形。该过程中的关键是平衡采样频率、输出带宽和电路精度，以满足目标信号的频率和纯度要求。

四、程序设计

4.1 程序概述

整体实现不依赖外部硬件电路，只依赖软件架构（包括屏幕显示，按键模式切换等）。主程序初始化完之后会先进入信号发射模式，此时 LCD 屏幕上面显示 out mode，同时显示输出频率的大小，模式切换到示波器后，此时 LCD 屏幕会显示 in mode，同时显示测量的频率大小和幅值大小，并于 lcd 屏幕下显示实时波形（暂时仅反应波形数据）。主程序中包含三大函数，①按键扫描切换标志位，用于触发不同事件，其中包括按键 0 的模式切换（打开或关闭 ADC 或 DAC 的时钟，并改变标志位 current mode），按键 2, 3 用于改变 DAC 输出频率，执行 ARR 按需要加减，按键 4 切换信号类型（改变 DAC 输出数组）；②LCD 显示，通过不同标志位显示不同界面和变量；③频率和幅值计算，主要使用 CMSIS DSP 库的 FFT 库函数，在输入模式下有效，程序中中断用的较少，主要是两大定时器的触发事件 trgo，用于定时触发 ADC 和 DAC，以及 DMA+ADC 采样结束中断，用于开启第二次不同频率采样和计算。值得一提的是，程序中设计了一种任务管理器，用于按用户要求频率执行函数，核心思想是利用系统时钟的 us 级计时，记录任务函数的上次运行时间与当前时间，判断是否到达设定标准时间，并决定是否运行，例如设定频率为 1k，则当前运行时间减上次运行时间应该等于 1000us。该任务管理器可以合理调用 cpu 资源，防止 FFT 计算过程程序卡死。

4.2 周期信号参数测量仪

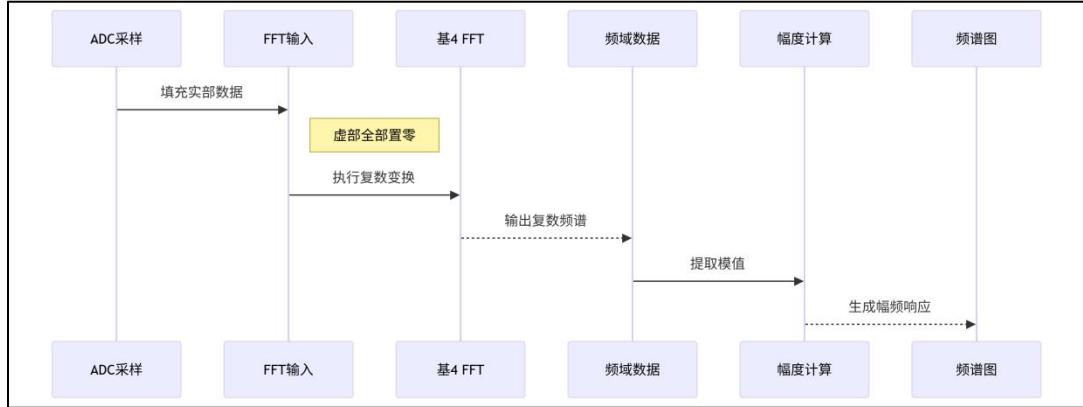


4.2.1 频率计算

程序中③函数在以固定频率 50HZ 运行（输入模式有效）。为了得精度，在③函数里实现动态双采样率频率测量系统，初始化阶段配置定时器与 FFT 参数。主测量流程首先以 400kSPS 高速采样一个数组，等待 ADC 采样 DMA 溢出中断，并在里面将 finishflag 置 1 和

关闭 ADC 采样，完成后进行 FFT 粗测，得到主频后重新计算采样频率，动态降低采样率至 4 倍信号频率并进行四舍五入，再次开启 ADC 采样，进行二次精测，结合时域滑动窗口算法计算幅值；输出测量两次计算结果。通过 DMA+中断机制实现无阻塞采样，利用 CMSIS-DSP 库加速 FFT 运算，在内存中维护复数数组进行频谱分析，最终通过加权平均策略提升测量精度，平衡了高频测量效率与低频精度需求。

其中 FFT 计算函数内部运行流程图如下：



基于 ARM CMSIS-DSP 库的快速傅里叶变换（FFT）计算与频谱分析逻辑，具体流程包含两个核心步骤：

①基 4-FFT 频域转换：

通过 `arm_cfft_radix4_f32()` 函数对输入缓冲区 `FFT_InputBuf` 中的时域信号执行基 4-FFT 运算。该算法将时域信号分解为 4 个子序列，通过蝶形运算矩阵高效完成频域转换，最终输出复数形式的频域数据到同一缓冲区。

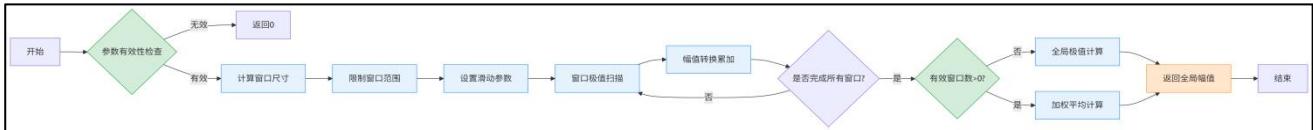
②复数幅值提取：

调用 `arm_cmplx_mag_f32()` 函数对 FFT 生成的复数结果进行幅值计算。此函数遍历频域复数数组 `FFT_InputBuf`，对每个频率点的实部（`real`）和虚部（`imag`）执行平方和开平方运算（即模值计算），最终将幅值序列存入 `FFT_OutputBuf`。将复数频谱转换为可用于频谱峰值检测、谐波分析等场景的幅值信息。

4.2.2 幅值计算

执行频率计算同时进行幅值，首先进行参数验证，检查输入信号长度和频率有效性，过滤无效输入，然后根据信号频率自动计算窗口尺寸（1 个信号周期长度），并约束在 16~4096 点之间，采用 25% 重叠窗口（步长=窗口尺寸/4）遍历采样数据，每个窗口内进行极值搜索。异常处理机制：当信号频率过低无法有效分窗时，自动切换至全局极值计算模式，最后对首尾窗口赋予半权重，降低边界效应影响，提升测量稳定性。最后将采得的幅值用低通滤波器过滤掉一些突变的噪声，使显示出的幅值更加稳定。后期可以考虑对数组加窗，优化计算稳

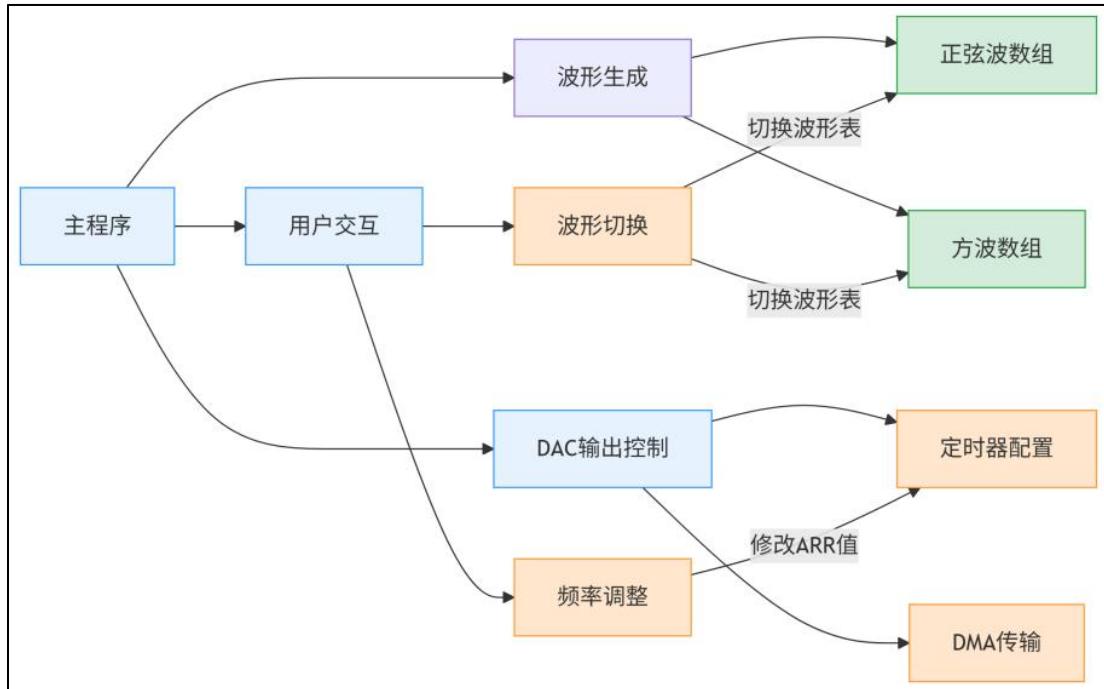
定性。逻辑框图如下：



4.3 信号发生仪

在①函数会通过按键开启或关闭 DAC 时钟和输出，并改变时钟频率以改变输出频率，进行正弦波与方波的动态切换。

首先在 DAC 开启初始化时生成波形数组点，预存 50 个点正弦波/方波 DAC 量化表，正弦波幅值±1V（偏移 1.65V），方波幅值 0.8V–2.65V。频率调节函数放于①函数下按键 2/3 进行加减频率，通过修改 TIM8 自动重载值(ARR)实现 100Hz–10kHz 频率范围调节，计算公式参考 $fre = \frac{168M}{n \times ARR}$ ，使用采用 DMA 循环传输模式自动更新 DAC 输出值，配合定时器 TRGO 触发确保波形周期精度，通过 frequency_change() 函数响应外部输入，波形刷新率由 50 点波形表长度和定时器频率共同决定，在 10kHz 输出时达到 200Hz 波形更新率。系统框图如下：



五、测试方案以及结果

5.1 周期信号参数测量仪的测试方案和结果

选取了正弦波、方波、两种类型的信号，每种类型的信号选择五种频率和幅度组合进行测量，测试结果如下表所示（部分信号的频率值为测量结果四舍五入到 0.01HZ）

正弦波测量

频率 (Hz)	幅度 (Vpp)	实测频率 (Hz)	频率误差 (%)	实测幅度 (Vpp)	幅度误差 (%)
100	0.10	100.10	0.1%	0.10080	1.5.020.80%
700	0.50	700.03	0.0043%	0.48843	2.30%
18,000	1.00	17994.1	0.0327%	0.98678	1.30%
24,000	1.60	23999.03	0.0040%	1.59532	0.25%
56,000	2.50	55969.24	0.0567%	2.51506	0.60%
90,000	0.10	90039.06	0.0434%	0.10401	4.01%

方波测量

频率 (Hz)	幅度 (Vpp)	实测频率 (Hz)	频率误差 (%)	实测幅度 (Vpp)	幅度误差 (%)
700	0.50	700.03	0.0043%	0.51192	2.38%
18,000	1.00	17994.07	0.0327%	1.02365	2.37%
42,600	2.50	42613.64	0.0323%	2.53213	1.29%
84,000	1.40	83984.38	0.0186%	1.42158	1.54%
96,000	0.50	95996.09	0.0040%	0.51112	2.22%

分析测量结果可以发现，该信号参数测量仪可以完成测量待测信号的需求。频率测量误差达到 0.05%以下，幅值均不超过 3%。说明设计成功！（测量过程见视频）

六、总结

基于 STM32F407 的周期信号参数测量系统采用混合动态采样策略与 FFT 算法协同优化，实现宽频域（10Hz-100kHz）高精度测量。频率测量通过双重采样机制：首次以 400kHz 固定速率采样 4096 点进行 FFT 粗测，频谱分辨率 97Hz；二次采用 4 倍信号频率的动态采样率进行时域精测，结合滑动窗口算法将误差压缩至 0.1%以下。幅值测量采用分窗极值法和，通过 5 周期分窗加权平均降低量化误差（高频误差<1. 1%）。

波形发生器设计采用 DAC+DMA 架构，预存 50 点正弦波数组并通过 TIM8 定时器触发输出。通过动态调整 ARR 值实现 100Hz-10kHz 频率的 100HZ 步进，配合 DMA 循环传输确保波形连续性。针对低频波形离散问题，采用插值算法优化数组生成逻辑，使 1kHz 以下信号 THD<1%。系统集成按键控制与 LCD 显示模块，支持实时模式切换与参数可视化。

整体方案设计较为成功，切换模式顺畅，功能实现均超标准完成。