

Лабораторная работа №1	М3136	2022
Построение логических схем в среде моделирования	Корнилович Михаил Антонович	

Цель работы: моделирование логических схем на элементах с памятью.

Инструментарий и требования к работе: работа выполняется в среде моделирования Logisim evolution.

Описание

В первой схеме необходимо построить асинхронный (синхронный) суммирующий (вычитающий) счётчик по модулю n .

Во второй схеме предлагается сделать регистр сдвига с линейной обратной связью (linear feedback shift register) с заданными конфигурацией и её типом.

Вариант

Счётчик

Необходимо построить асинхронный суммирующий счётчик по модулю 9. Для хранения битов будем использовать синхронный Т-триггер. Чтобы его построить, сделаем схему для синхронного D-триггера (см. рисунок 1). В ней необходимо использовать POR, который даёт импульс при старте симуляции схемы для того, чтобы не возникало состояние неопределённости.

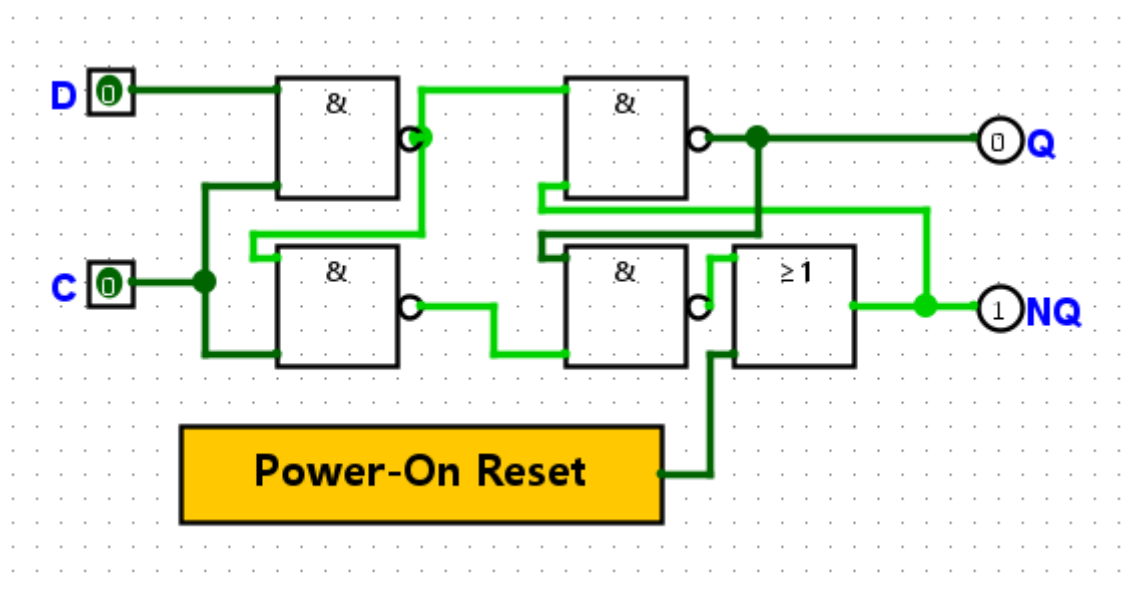


Рисунок 1 – Схема D-триггера

Для лучшего понимания работы синхронного D-триггера я приведу его таблицу истинности (см. таблицу ниже).

D	0	0	1	1
C	0	1	0	1
Q_n	Q_{n-1}	1	Q_{n-1}	1

Таблица 1 – Таблица истинности D-триггера

D-триггер запоминает переданное нами значение (контакт D) при включённой синхронизации (контакт C). До тех пор, пока синхронизация выключена, хранимое значение не изменится, даже если давать импульс на контакт D.

Теперь можно построить синхронный Т-триггер на основе синхронного D-триггера (см. рисунок ниже).

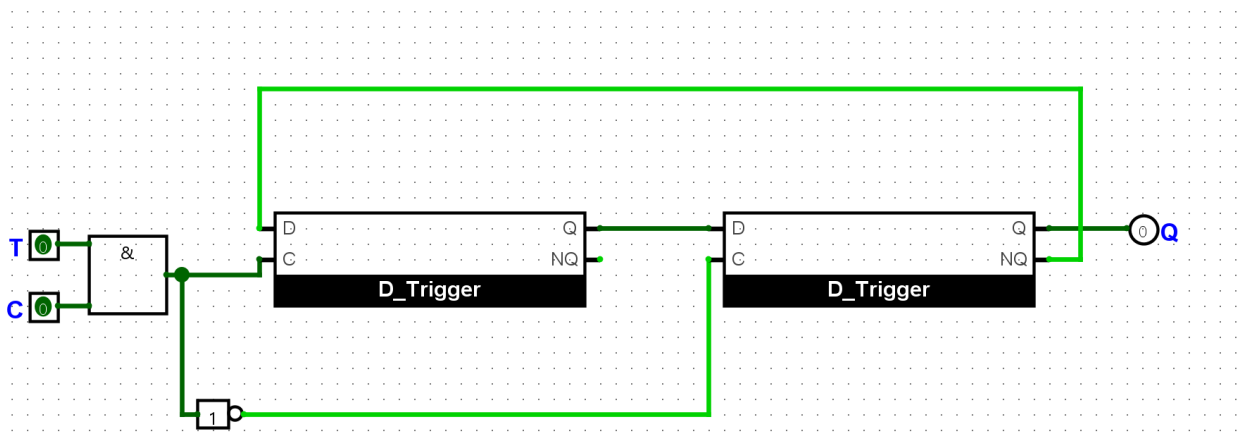


Рисунок 2 – Т-триггер

Построим таблицу истинности для синхронного Т-триггера (см. таблицу ниже).

T	0	0	1	1
C	0	1	0	1
Q_n	Q_{n-1}	Q_{n-1}	Q_{n-1}	\overline{Q}_{n-1}

Таблица 2 – Таблица истинности Т-триггера

Т-триггер умеет считать до одного (часто называют счётным триггером), он меняет значение только при включённой синхронизации (контакт C), а также необходимо, чтобы на него подавалась 1 (контакт T).

Для того, чтобы сделать асинхронный суммирующий счётчик, требуется подключить последовательно Т-триггеры. При этом, так как модуль счётчика

LFSR

Необходимо построить регистр сдвига с линейной обратной связью (LFSR) типа Фибоначчи с конфигурацией (15, 1, 0). Проанализировав некоторое количество источников информации, я пришёл к выводу, что конфигурация означает биты отвода, то есть биты, которые будут являться аргументами булевой функции, задающей новое значение для младшего бита после сдвига. Так как максимальный бит отвода равен 15, то всего необходимо 16 битов (т. к. нумерация начинается с 0). Для построения будем использовать динамический D-триггер по заднему фронту на основе синхронного D-триггера (как построить синхронный D-триггер было описано выше). Схема выглядит, как на рисунке ниже.

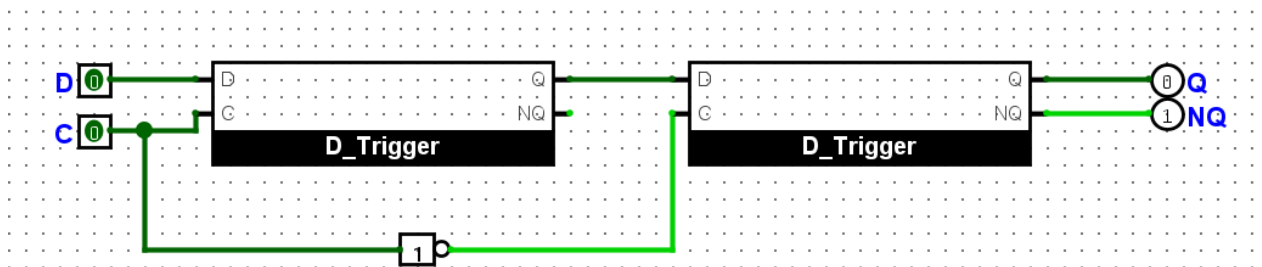


Рисунок 5 – динамический D-триггер по заднему фронту

Построим временную диаграмму для динамического D-триггера по заднему фронту, чтобы понять, как он работает (см.. рисунок 6).

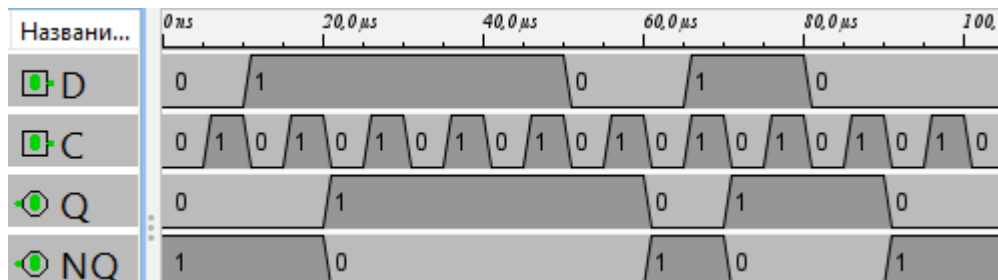


Рисунок 6 – Временная диаграмма динамического D-триггера по заднему фронту

На диаграмме видно, что результат меняется только при отключении синхронизации, то есть по заднему фронту. А в остальном принцип работы не отличается от синхронного D-триггера.

Так как регистру сдвига задаётся начальная последовательность битов, я добавил в схему её инициализацию. Ниже на рисунке представлена часть схемы, которая отвечает за инициализацию.

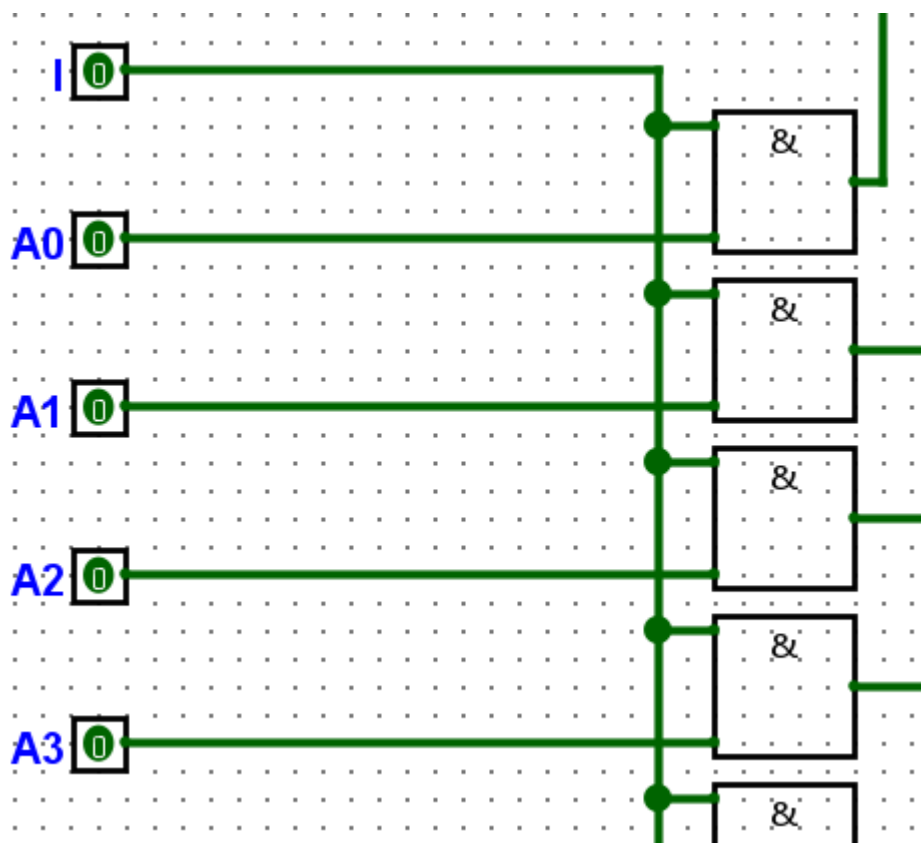


Рисунок 7 – Часть схемы инициализации начальной последовательности регистра

Контакт I для инициализации надо перевести в состояние 1, также на контактах A0-A15, которые соответствуют выходам Q0-Q15, указать нужную начальную последовательность, после этого отключить контакт I. Чтобы сдвинуть, последовательность необходимо дать импульс на контакт C. Сброс последовательности я решил не добавлять, так как мне показалось это ненужной опцией. Гораздо удобнее просто сбросить моделирование (комбинация клавиш Ctrl+R).

Мне достался тип конфигурации Фибоначчи, то есть мне нужно сделать операцию XOR со всеми отводами и записать получившееся значение в нулевой бит. Также для регистра необходимо 16 динамических D-триггеров по заднему фронту, так как всего последовательность содержит 16 бит.

Для построения регистра необходимо подключить 16 D-триггеров последовательно.

Итоговая схема приведена ниже на рисунке (подсхема называется main).

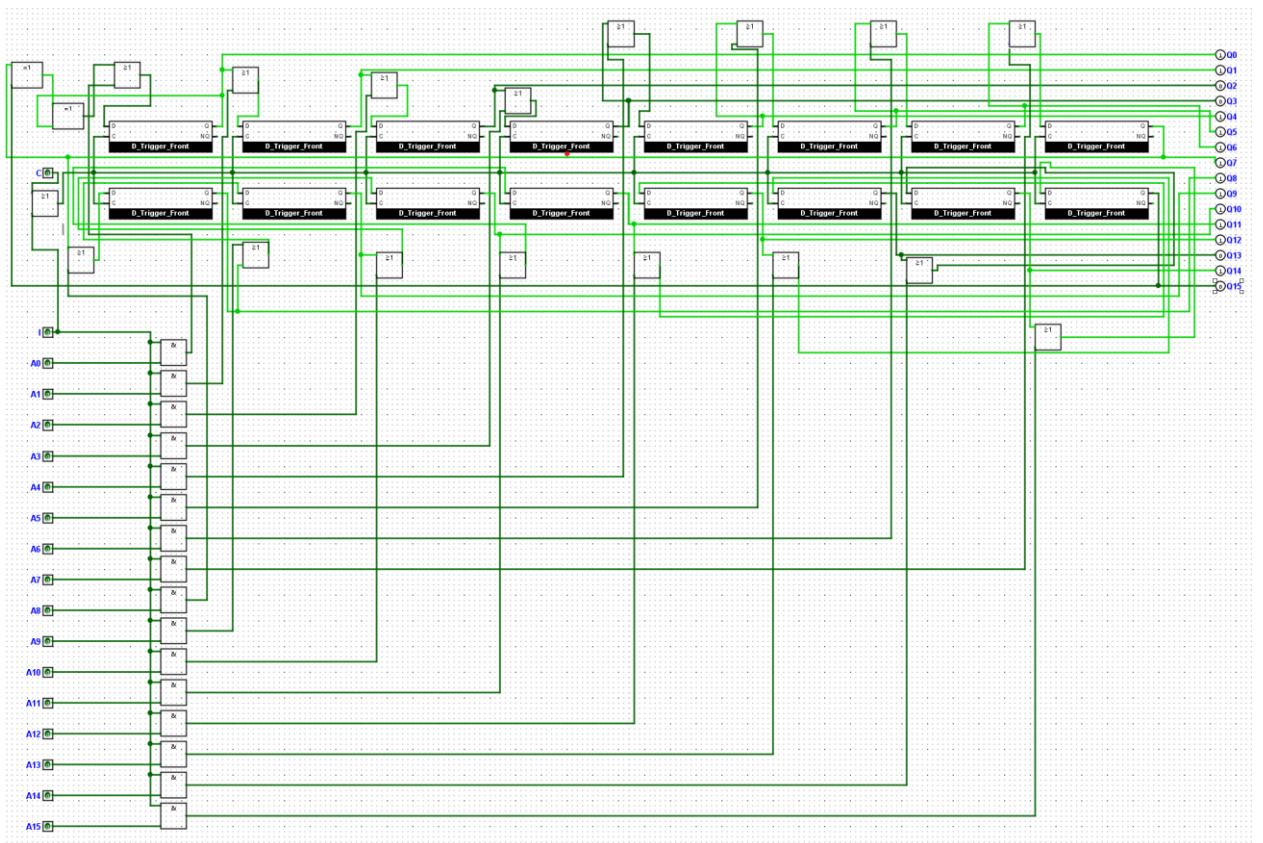


Рисунок 8 – Итоговая схема LFSR

Список использованной литературы и ресурсов

1. «Архитектура компьютера 6-е издание» - Э. Таненбаум и Т. Остин
2. https://digteh.ru/digital/D_trigg/
3. <https://deepcloud.ru/articles/chto-takoe-summiruyuschiy-schetchik/>
4. https://en.wikipedia.org/wiki/Linear-feedback_shift_register