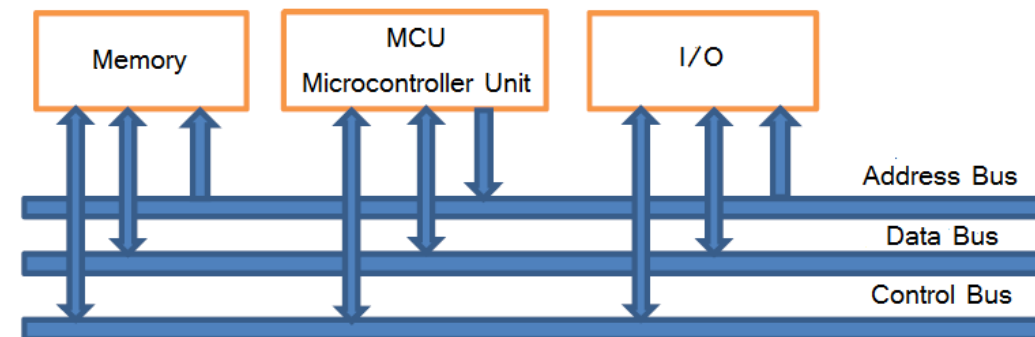
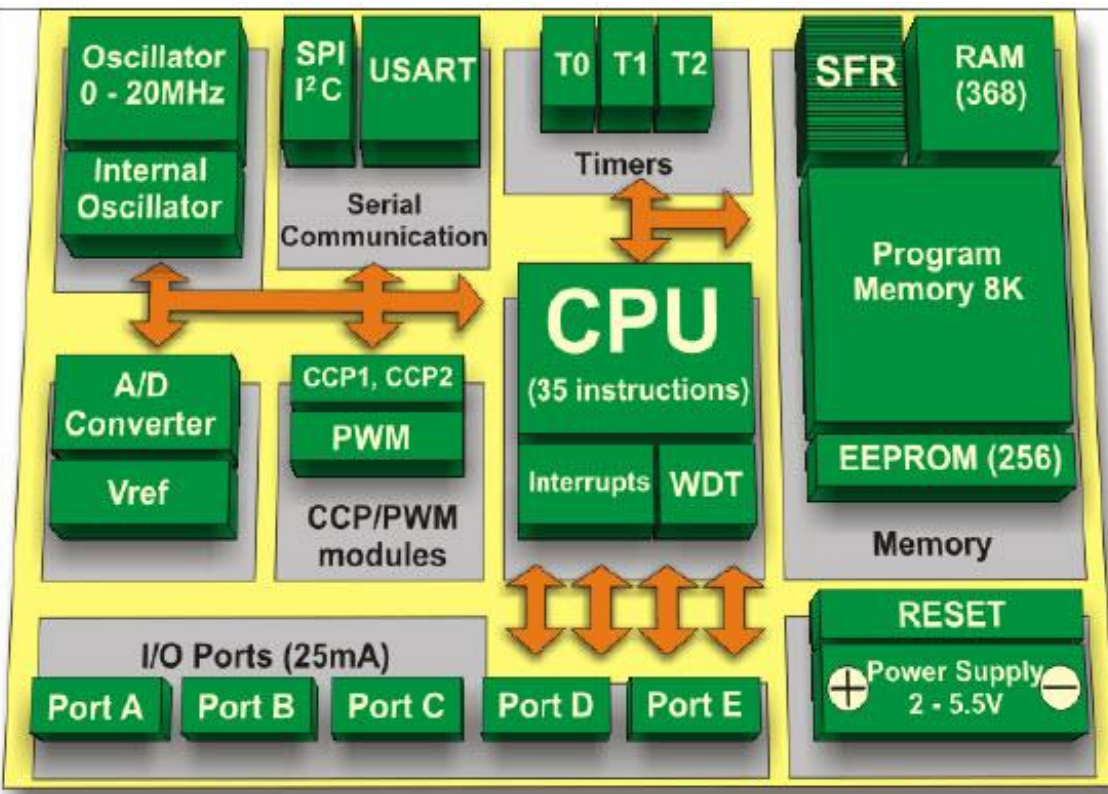


02. Cấu trúc phần cứng của Vi Điều Khiển

CẤU TRÚC VI ĐIỀU KHIỂN



PIC FAMILIES (1)

Some popular PIC families:

- **PIC 8-bit:** PIC10xxxx, PIC12xxxx, PIC16xxxx, PIC18xxxx
- **PIC 16-bit:** PIC24xxxx, dsPIC30xxxx, PIC33xxxx
- **PIC 32-bit:** PIC32xxxx

Some typical specifications of PIC families:

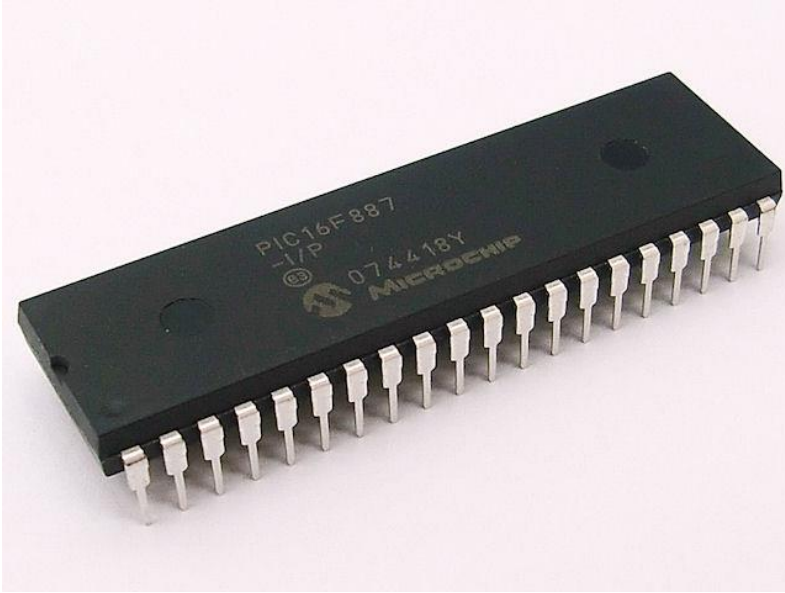
- **Basic:** Flash memory, I/O, Timer Counter 8bits/16bits, ADC, ...
- **Communication:** RS232, SPI, I2C, CAN, LAN, USB,...
- **Control:** Output Compare, Input Capture, PWM,...

PIC FAMILIES (2)

Family	ROM [Kbytes]	RAM [bytes]	Pins	Clock Freq. [MHz]	A/D Inputs	Resolution of A/D Converter	Compar- ators	8/16 - bit Timers	Serial Comm.	PWM Outputs	Others
Base-Line 8 - bit architecture, 12-bit Instruction Word Length											
PIC10FXXX	0.375 - 0.75	16 - 24	6 - 8	4 - 8	0 - 2	8	0 - 1	1 x 8	-	-	-
PIC12FXXX	0.75 - 1.5	25 - 38	8	4 - 8	0 - 3	8	0 - 1	1 x 8	-	-	EEPROM
PIC16FXXX	0.75 - 3	25 - 134	14 - 44	20	0 - 3	8	0 - 2	1 x 8	-	-	EEPROM
PIC16HVXXX	1.5	25	18 - 20	20	PIC 16F887			1 x 8	-	-	Vdd = 15V

High-End 8 - bit architecture, 16-bit Instruction Word Length											
PIC18FXXX	4 - 128	256 - 3936	18 - 80	32 - 48	4 - 16	10 or 12	0 - 3	0 - 2 x 8 2 - 3 x 16	USB2.0 CAN2.0 USART I2C SPI	0 - 5	-
PIC18FXXJXX	8 - 128	1024 - 3936	28 - 100	40 - 48	10 - 16	10	2	0 - 2 x 8 2 - 3 x 16	USB2.0 USART Ethernet I2C SPI	2 - 5	-
PIC18FXXKXX	8 - 64	768 - 3936	28 - 44	64	10 - 13	10	2	1 x 8 3 x 16	USART I2C SPI	2	-

PIC 16F887



PIC16F887 dạng tích hợp PDIP

40 chân



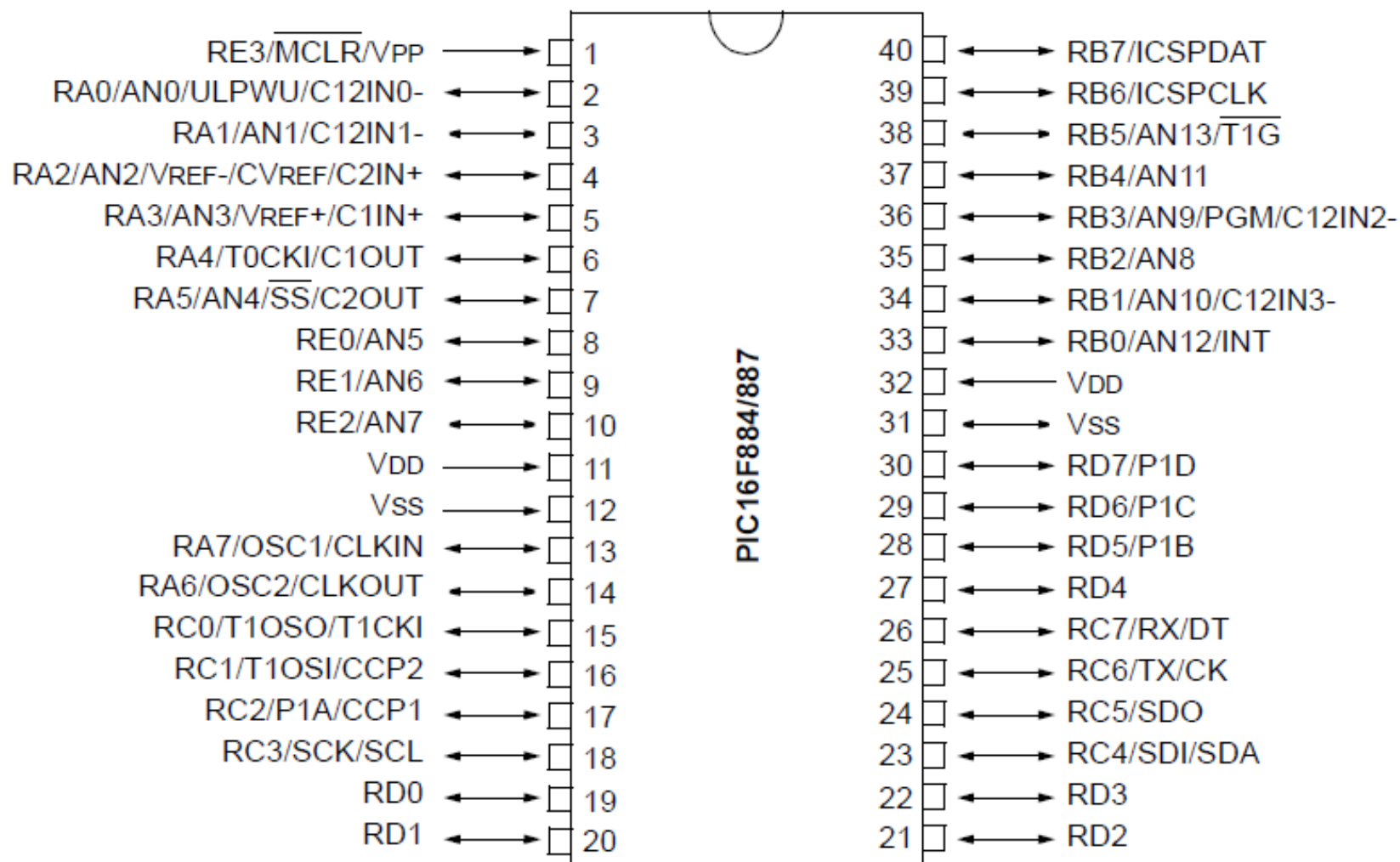
PIC16F887 dạng tích hợp TQFP

44 chân

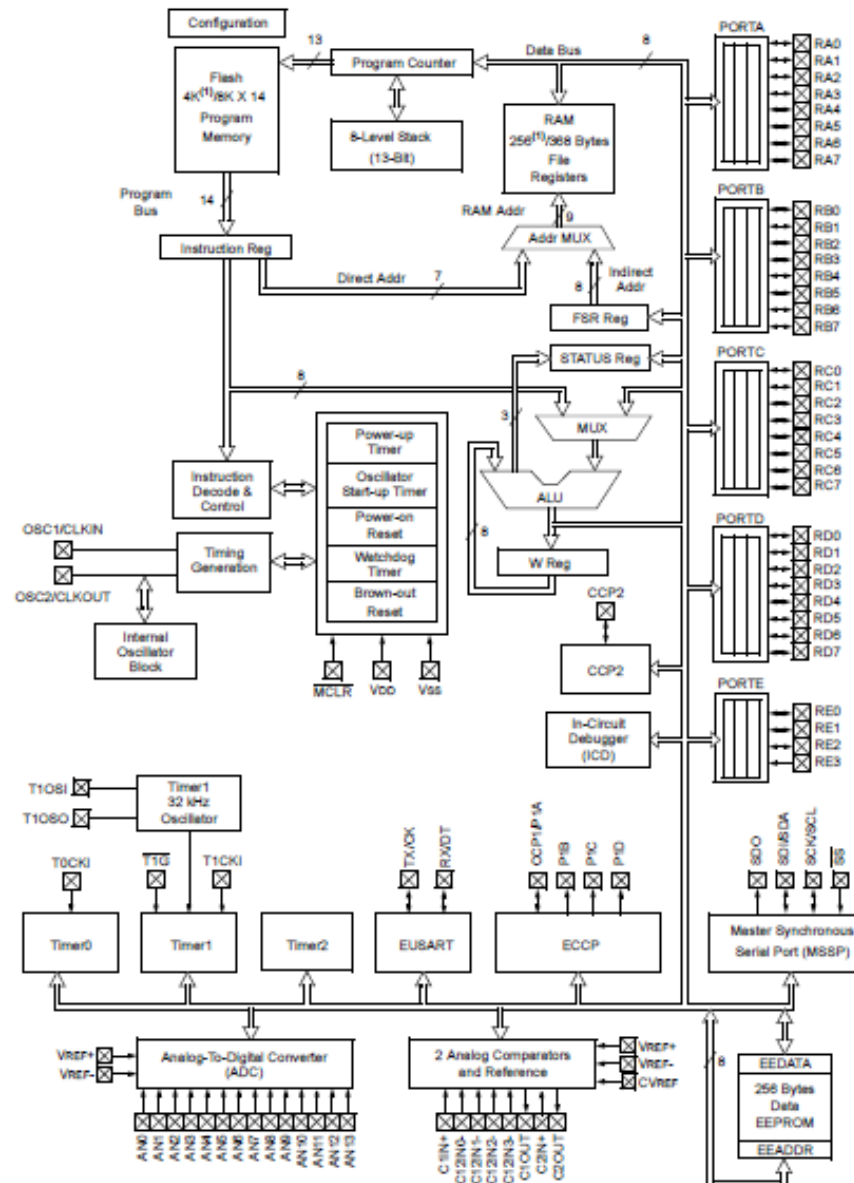
TÍNH NĂNG CỦA PIC 16F887

- Bộ nhớ chương trình: 8192 words (14-bit) FLASH
- Bộ nhớ dữ liệu: 368 bytes SRAM, 256 bytes EEPROM
- 4 port xuất nhập (I/O port) 8-bit, 1 port 3-bit (35 chân I/O)
- 2 bộ định thời 8-bit, 1 bộ định thời 16-bit
- 14 kênh AD converter 10-bit
- 2 module điều khiển động cơ
- Module giao tiếp RS232, RS485
- Module giao tiếp SPI, I2C
- Bộ dao động nội: 31KHz đến 8MHz
- Dao động ngoại: tối đa 20MHz
- Tốc độ tối đa: 200 ns/chu kỳ lệnh

PIN DIAGRAMS



BLOCK DIAGRAM



CHỨC NĂNG CÁC CHÂN (1)

Name	Function	Input Type	Output Type	Description
RA5/AN4/SS/C2OUT	RA5	TTL	CMOS	General purpose I/O
	AN4	AN	---	A/D channel 4
	SS	ST	---	Slave select input
	C2OUT	---	CMOS	Comparator C2 output

CHỨC NĂNG CÁC CHÂN (2)

Name	Function	Input Type	Output Type	Description
RB0/AN12/INT	RB0	TTL	CMOS	General purpose I/O. Individually controlled interrupt-on-change. Individually enabled pull-up.
	AN12	AN	---	A/D channel 12
	INT	ST	---	External interrupt

CHỨC NĂNG CÁC CHÂN (3)

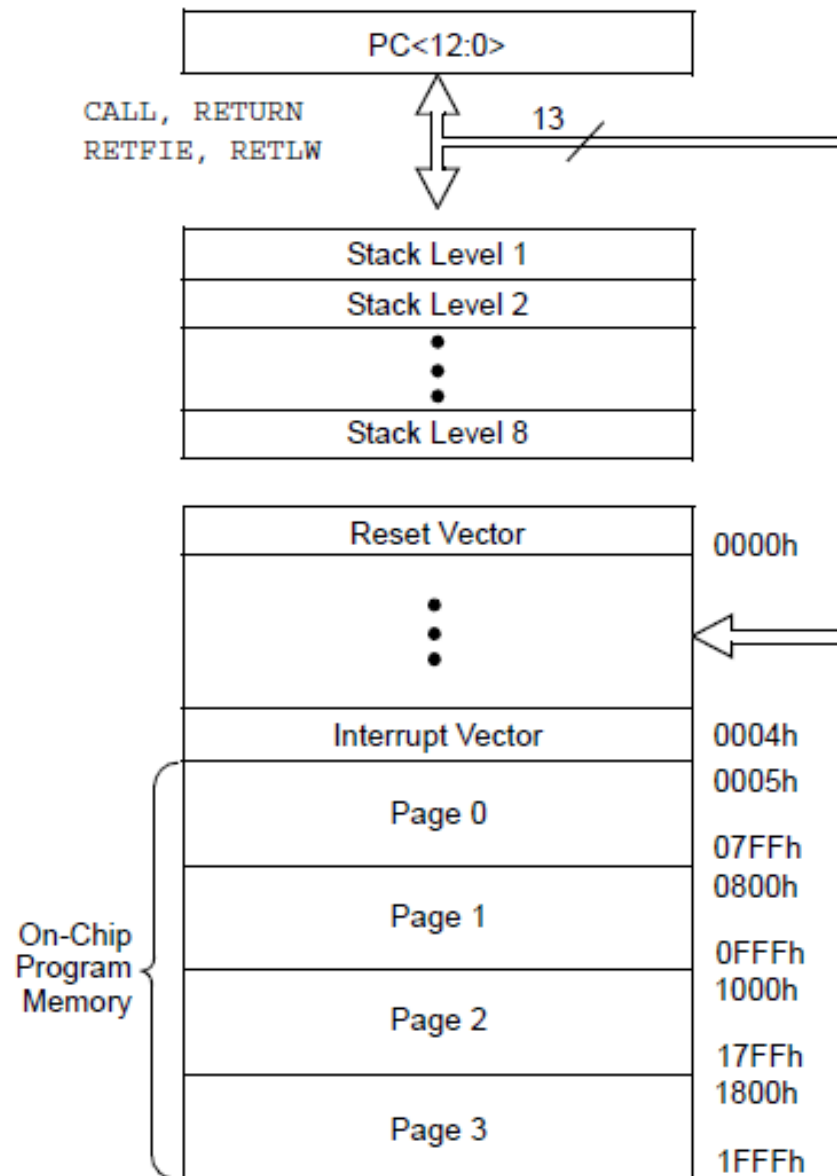
Name	Function	Input Type	Output Type	Description
RC2/P1A/CCP1	RC2	ST	CMOS	General purpose I/O
	P1A	ST	CMOS	PWM output
	CCP1	---	CMOS	Capture/Compare/PWM1

TỔ CHỨC BỘ NHỚ

Bộ nhớ chương trình: 8192 words Flash
= 8192 x 14 bit (0000h – 1FFFh)

Bộ nhớ dữ liệu: 368 bytes SRAM
256 bytes EEPROM

BỘ NHỚ CHƯƠNG TRÌNH



BỘ NHỚ DỮ LIỆU

Bộ nhớ dữ liệu chia làm 4 banks:

- Thanh ghi chức năng đặc biệt (Special Function Registers): 32 bytes đầu tiên
- Thanh ghi đa mục đích (General Purpose Registers): 96 bytes cuối cùng
- Các dãy thanh ghi

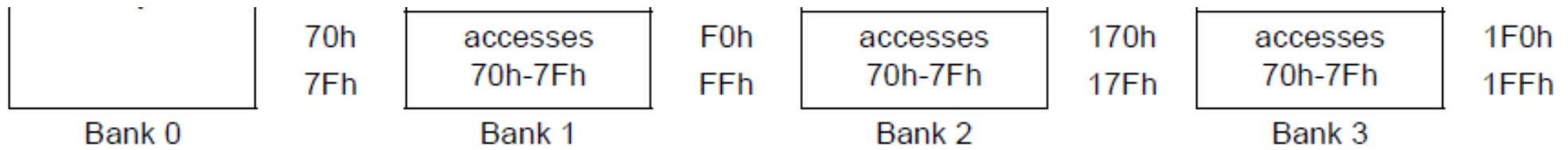
THANH GHI CHỨC NĂNG ĐẶC BIỆT

Address		Address		Address		Address	
Indirect addr. ⁽¹⁾	00h	Indirect addr. ⁽¹⁾	80h	Indirect addr. ⁽¹⁾	100h	Indirect addr. ⁽¹⁾	180h
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h
PCL	02h	PCL	82h	PCL	102h	PCL	182h
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h
FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h	WDTCON	105h	SRCON	185h
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h
PORTC	07h	TRISC	87h	CM1CON0	107h	BAUDCTL	187h
PORTD ⁽²⁾	08h	TRISD ⁽²⁾	88h	CM2CON0	108h	ANSEL	188h
PORTE	09h	TRISE	89h	CM2CON1	109h	ANSELH	189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	EEDAT	10Ch	EECON1	18Ch
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2 ⁽¹⁾	18Dh
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Reserved	18Eh
TMR1H	0Fh	OSCCON	8Fh	EEADRH	10Fh	Reserved	18Fh

THANH GHI ĐA MỤC ĐÍCH

T1CON	10h	OSCTUNE	90h	General Purpose Registers 16 Bytes	110h	General Purpose Registers 16 Bytes	190h
TMR2	11h	SSPCON2	91h		111h		191h
T2CON	12h	PR2	92h		112h		192h
SSPBUF	13h	SSPADD	93h		113h		193h
SSPCON	14h	SSPSTAT	94h		114h		194h
CCPR1L	15h	WPUB	95h		115h		195h
CCPR1H	16h	IOCB	96h		116h		196h
CCP1CON	17h	VRCON	97h		117h		197h
RCSTA	18h	TXSTA	98h		118h		198h
TXREG	19h	SPBRG	99h		119h		199h
RCREG	1Ah	SPBRGH	9Ah		11Ah		19Ah
CCPR2L	1Bh	PWM1CON	9Bh		11Bh		19Bh
CCPR2H	1Ch	ECCPAS	9Ch		11Ch		19Ch
CCP2CON	1Dh	PSTRCON	9Dh		11Dh		19Dh
ADRESH	1Eh	ADRESL	9Eh		11Eh		19Eh
ADCON0	1Fh	ADCON1	9Fh		11Fh		19Fh
General Purpose Registers	20h	General Purpose Registers 80 Bytes	A0h	General Purpose Registers 80 Bytes	120h	General Purpose Registers 80 Bytes	1A0h
	3Fh						
	40h						
96 Bytes	6Fh		EFh		16Fh		1EFh

CÁC DÃY THANH GHI



RP1	RP0	Bank is selected
0	0	Bank 0
0	1	Bank 1
1	0	Bank 2
1	1	Bank 3

THANH GHI ĐỊNH ĐỊA CHỈ BIT

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOR	Page
Bank 0											
00h	INDF	Addressing this location uses contents of FSR to address data memory (not a physical register)								xxxx xxxx	37,213
01h	TMR0	Timer0 Module Register								xxxx xxxx	73,213
02h	PCL	Program Counter's (PC) Least Significant Byte								0000 0000	37,213
03h	STATUS	IRP	RP1	RP0	\overline{TO}	\overline{PD}	Z	DC	C	0001 1xxxx	29,213
04h	FSR	Indirect Data Memory Address Pointer								xxxx xxxx	37,213
05h	PORTA ⁽³⁾	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxx xxxx	39,213
06h	PORTB ⁽³⁾	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	48,213
07h	PORTC ⁽³⁾	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	53,213
08h	PORTD ^(3,4)	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	57,213
09h	PORTE ⁽³⁾	—	—	—	—	RE3	RE2 ⁽⁴⁾	RE1 ⁽⁴⁾	RE0 ⁽⁴⁾	---- xxxx	59,213
0Ah	PCLATH	—	—	—	Write Buffer for upper 5 bits of Program Counter					---0 0000	37,213
0Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF ⁽¹⁾	0000 000x	31,213
0Ch	PIR1	—	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	-000 0000	34,213
0Dh	PIR2	OSFIF	C2IF	C1IF	EEIF	BCLIF	ULPWUIF	—	CCP2IF	0000 00-0	35,213
0Eh	TMR1L	Holding Register for the Least Significant Byte of the 16-bit TMR1 Register								xxxx xxxx	76,213
0Fh	TMR1H	Holding Register for the Most Significant Byte of the 16-bit TMR1 Register								xxxx xxxx	76,213

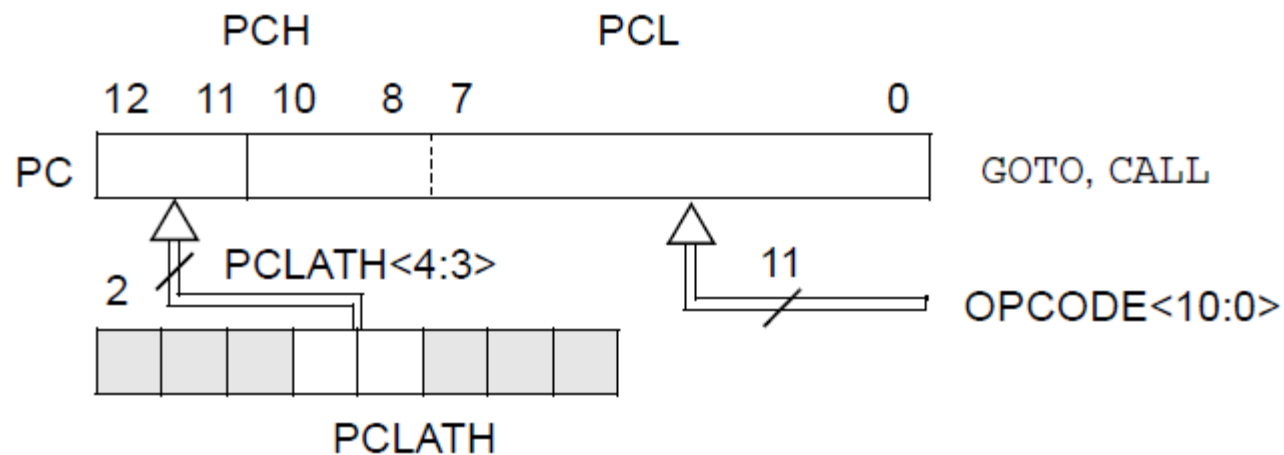
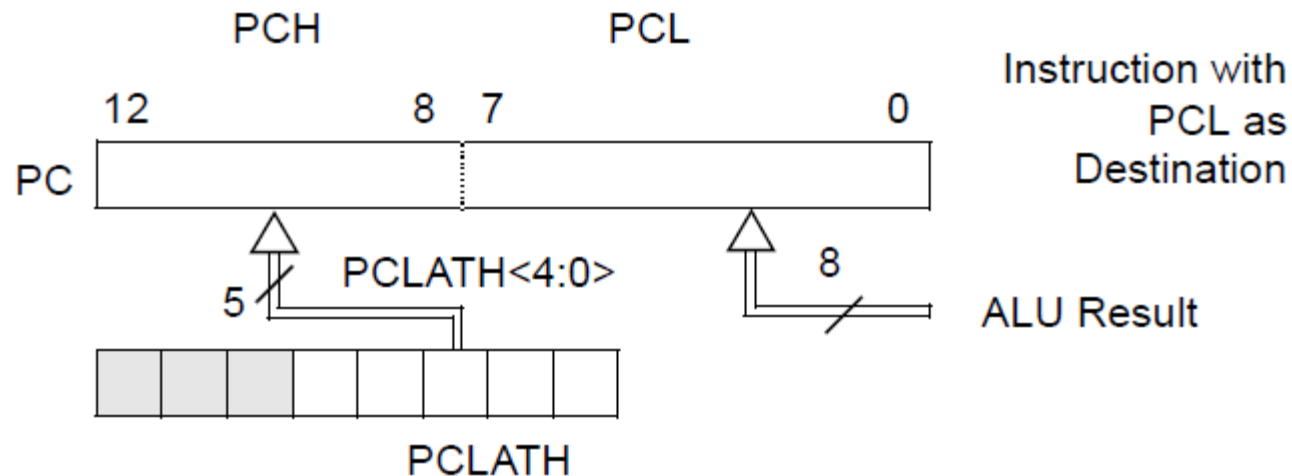
CÁC THANH GHI QUAN TRỌNG

- **STATUS Register**: The arithmetic status of the ALU, The Reset status, The bank select bits for data memory
- **OPTION Register**: Timer0/WDT pre-scaler, External INT interrupt, Timer0, Weak pull-ups on PORTB
- **INTCON Register**: contains the various enable and flag bits for TMR0 register overflow, PORTB change and external INT pin interrupts

PROGRAM COUNTER (1)

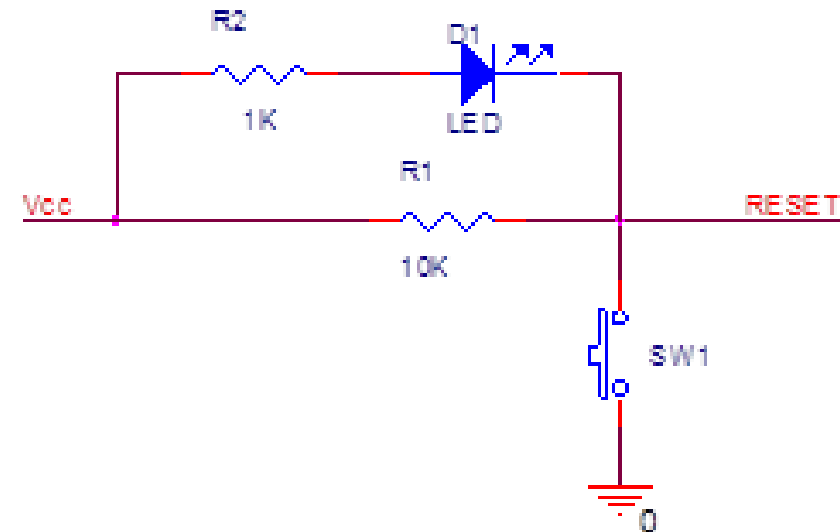
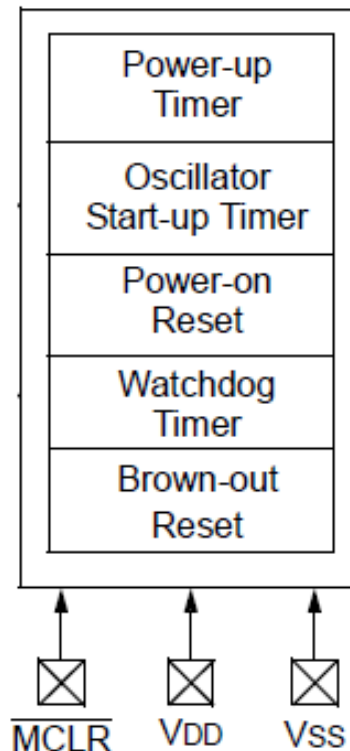
- **The Program Counter is 13-bits wide**
 - The low byte comes from PCL register
 - The high byte comes from PCLATH
- Khi 8 bits thấp được viết đến thanh ghi PCL thì toàn bộ 13 bits được ghi vào bộ đếm chương trình Program Counter

PROGRAM COUNTER (2)



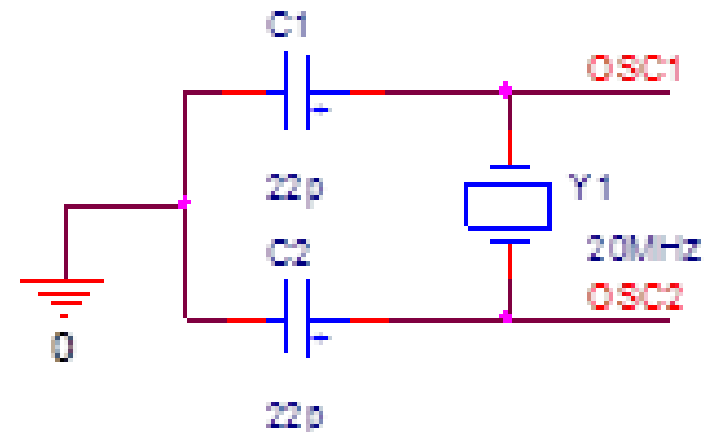
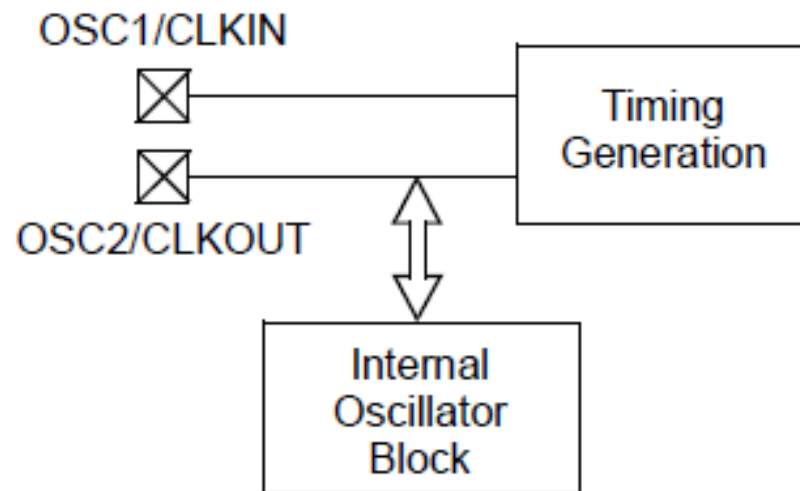
HOẠT ĐỘNG RESET

- Vi điều khiển được reset bằng cách giữ chân RST ở mức cao tối thiểu 2 chu kỳ máy và sau đó chuyển về mức thấp



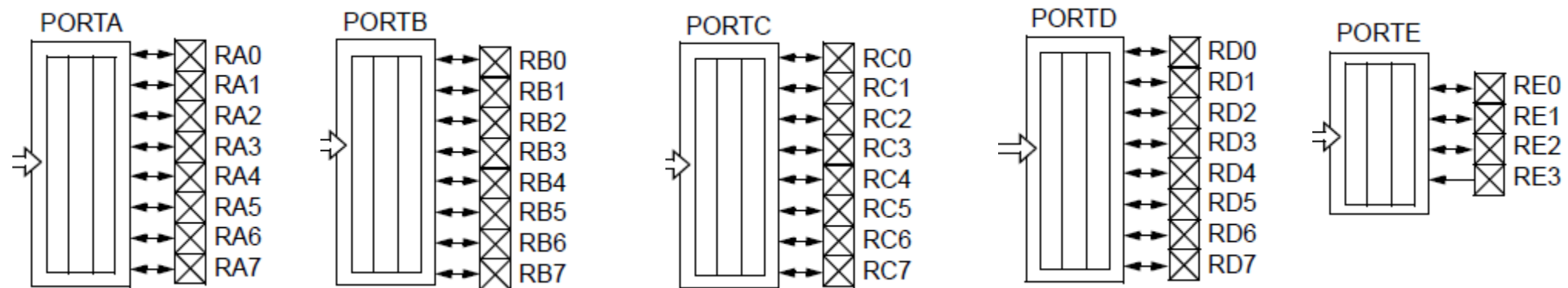
MODULE DAO ĐỘNG

- Thạch anh nội của PIC16F887 là 8 MHz
- Thạch anh ngoài tối đa là 20 MHz



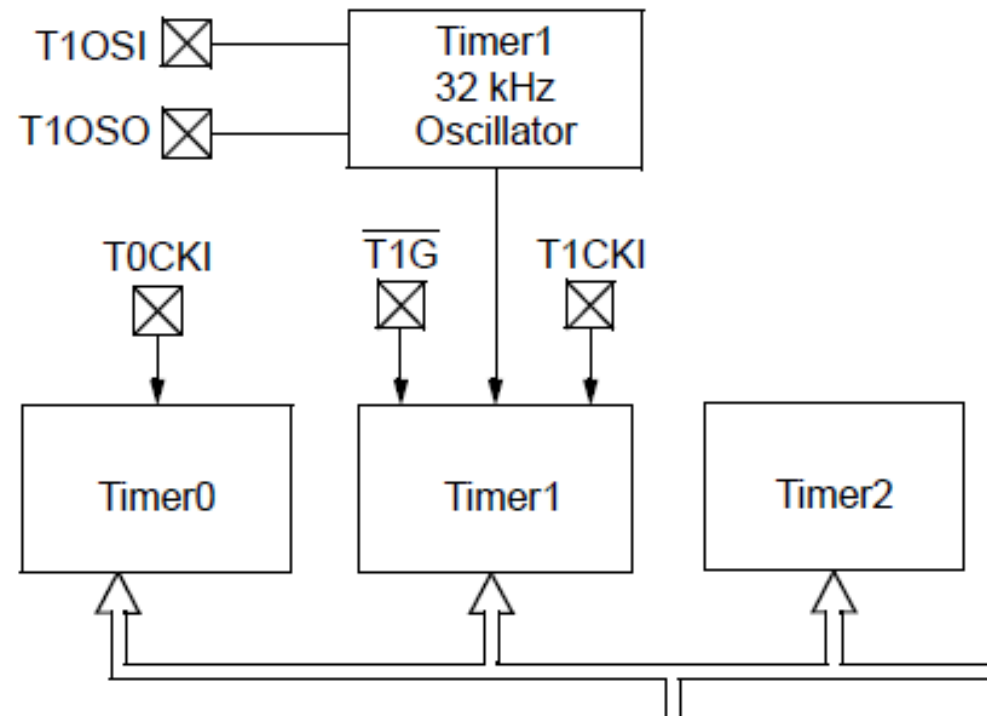
MODULE XUẤT NHẬP

- Module xuất nhập có 5 port và 35 chân I/O, ngoại trừ chân RE3
- VĐK có thể chọn một chân là xuất hay nhập



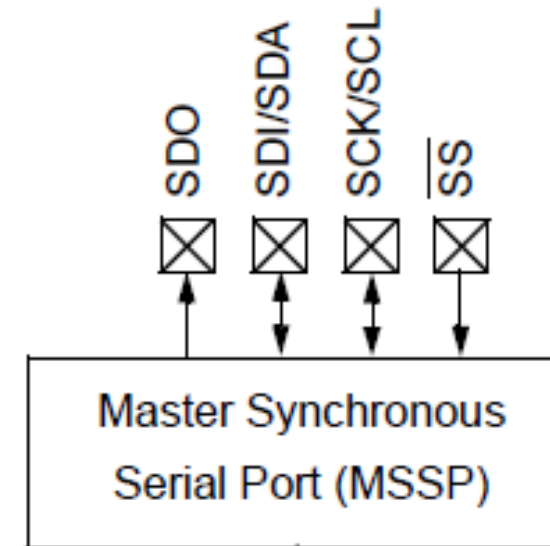
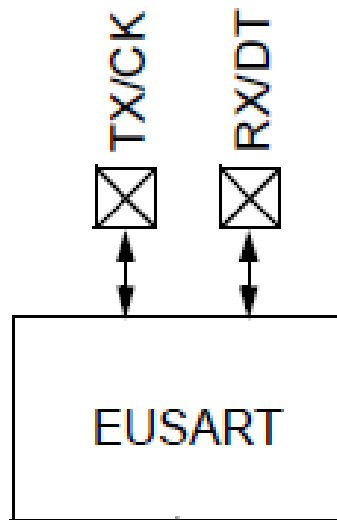
MODULE ĐỊNH THỜI TIMER

- PIC16F887 có 3 Timers



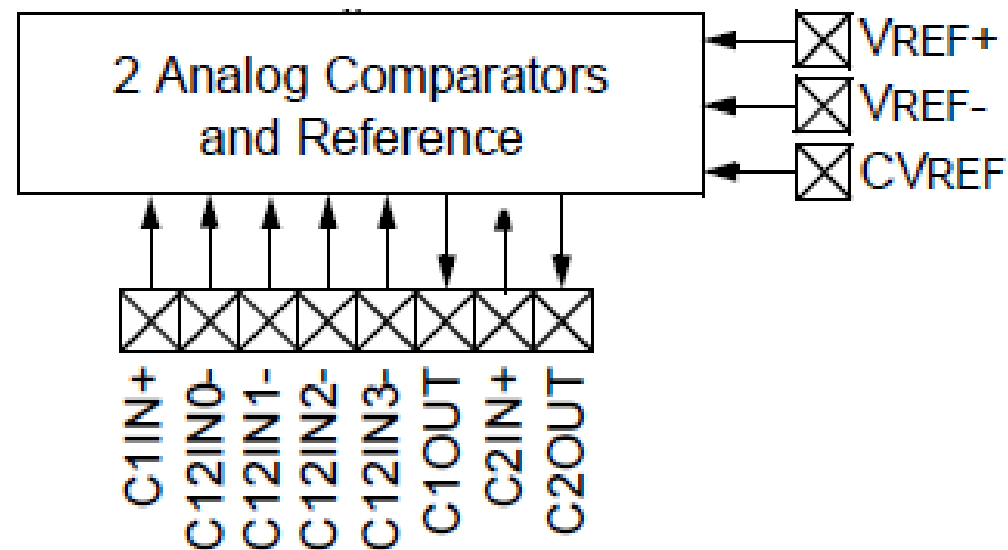
MODULE GIAO TIẾP NGOẠI VI

- PIC16F887 hỗ trợ các giao tiếp sau: RS232, SPI, I2C



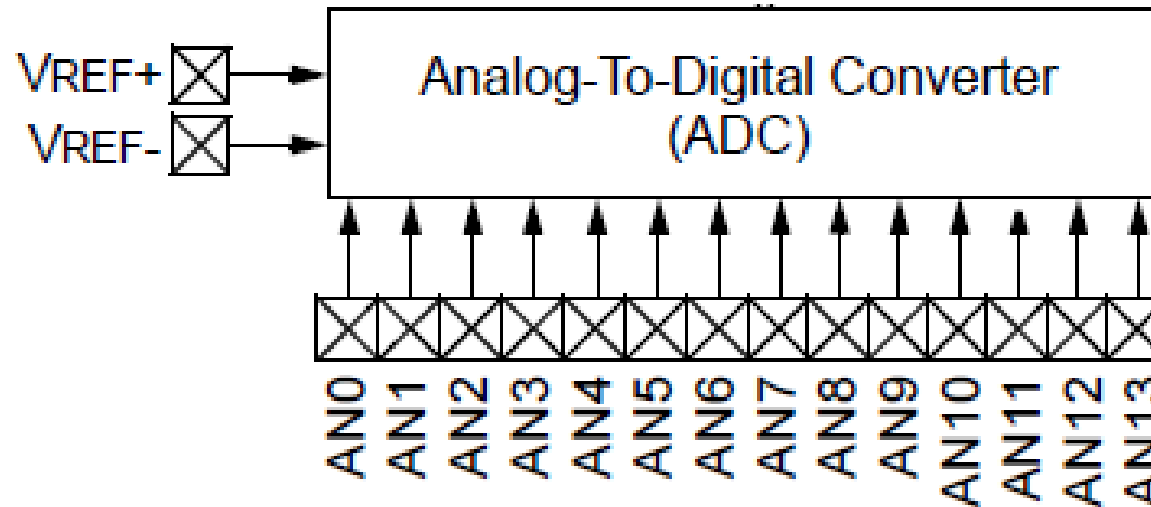
MODULE SO SÁNH

- PIC16F887 có 2 bộ so sánh



MODULE ANALOG TO DIGITAL

- PIC16F887 có 1 bộ chuyển đổi tín hiệu từ tương tự sang số (ADC)



MODULE ĐIỀU KHIỂN ĐỘNG CƠ

- PIC16F887 có 2 module điều khiển động cơ

