



Chương 7: **Bộ chuyển đổi AD**



Đặc điểm

- ❖ PIC18F8722 : chọn 1 kênh từ 16 đầu vào cho bộ chuyển đổi.
- ❖ Mục đích: Lưu vết biên độ một tín hiệu analog thành các điểm có giá trị tương ứng là một số 10-bit (0-1023) theo thời gian.
- ❖ Điện áp tham khảo (Analog reference voltage) được chọn bằng phần mềm.
 - Internal : AVDD và AVSS
 - External: V_{REF+} và V_{REF-}
- ❖ ADC là chức năng duy nhất có thể hoạt động ở chế độ SLEEP (sử dụng bộ dao động RC bên trong).
- ❖ Reset: các thanh ghi chuyển về trạng thái reset.
 - ADC : tắt
 - Các quá trình biến đổi AD bị bỏ qua.

Các thanh ghi sử dụng

- ❖ Module ADC có 5 thanh ghi:
 - ADRESH : A/D Result High Register
 - ADRESL : A/D Result Low Register
 - ADCON0 : A/D Control Register 0
 - ADCON1 : A/D Control Register 1
 - ADCON2 : A/D Control Register 2

Thanh ghi ADCON0

❖ Thanh ghi ADCON0

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON
bit 7							bit 0

CHS3:CHS0: Analog Channel Select bits

Ví dụ :

0000 = Channel 0 (AN0)

0001 = Channel 1 (AN1)

...

1110 = Channel 14 (AN14)

1111 = Channel 15 (AN15)

GO/DONE: A/D Conversion Status bit

When ADON = 1:

1 = A/D conversion in progress

0 = A/D Idle

ADON: A/D On bit

1 = A/D converter module is enabled

0 = A/D converter module is disabled

Thanh ghi ADCON1

❖ Thanh ghi ADCON1

U-0	U-0	R/W-0	R/W-0	R/W-q ⁽¹⁾	R/W-q ⁽¹⁾	R/W-q ⁽¹⁾	R/W-q ⁽¹⁾
—	—	VCFG1	VCFG0	PCFG3	PCFG2	PCFG1	PCFG0
bit 7							bit 0

VCFG1: Voltage Reference Configuration bit, VREFL Source

1 = VREF- (AN2)

0 = AVSSv

VCFG0: Voltage Reference Configuration bit, VREFH Source

1 = VREF+ (AN3)

0 = AVDD

PCFG3:PCFG0: A/D Port Configuration Control bits

Bảng chọn kênh nhập analog/digital

PCFG<3:0>	AN15 ⁽¹⁾	AN14 ⁽¹⁾	AN13 ⁽¹⁾	AN12 ⁽¹⁾	AN11	AN10	AN9	AN8	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0
0000	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A
0001	D	D	A	A	A	A	A	A	A	A	A	A	A	A	A	A
0010	D	D	D	A	A	A	A	A	A	A	A	A	A	A	A	A
0011	D	D	D	D	A	A	A	A	A	A	A	A	A	A	A	A
0100	D	D	D	D	D	A	A	A	A	A	A	A	A	A	A	A
0101	D	D	D	D	D	D	A	A	A	A	A	A	A	A	A	A
0110	D	D	D	D	D	D	D	A	A	A	A	A	A	A	A	A
0111	D	D	D	D	D	D	D	D	A	A	A	A	A	A	A	A
1000	D	D	D	D	D	D	D	D	D	A	A	A	A	A	A	A
1001	D	D	D	D	D	D	D	D	D	D	A	A	A	A	A	A
1010	D	D	D	D	D	D	D	D	D	D	D	A	A	A	A	A
1011	D	D	D	D	D	D	D	D	D	D	D	D	A	A	A	A
1100	D	D	D	D	D	D	D	D	D	D	D	D	D	A	A	A
1101	D	D	D	D	D	D	D	D	D	D	D	D	D	D	A	A
1110	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	A
1111	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D

A = Analog input

D = Digital I/O

Thanh ghi ADCON2

❖ Thanh ghi ADCON2

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	—	ACQT2	ACQT1	ACQT0	ADCS2	ADCS1	ADCS0
bit 7							bit 0

ADFM: A/D Result Format Select bit

1 = Right justified

0 = Left justified

ACQT2:ACQT0: A/D Acquisition Time Select bits

Ví dụ:

111 = 20 TAD

110 = 16 TAD

101 = 12 TAD

100 = 8 TAD

ADCS1:ADCS0: A/D Conversion Clock Select bits

Ví dụ:

111 = FRC (clock derived from A/D RC oscillator)

110 = FOSC/64

101 = FOSC/16

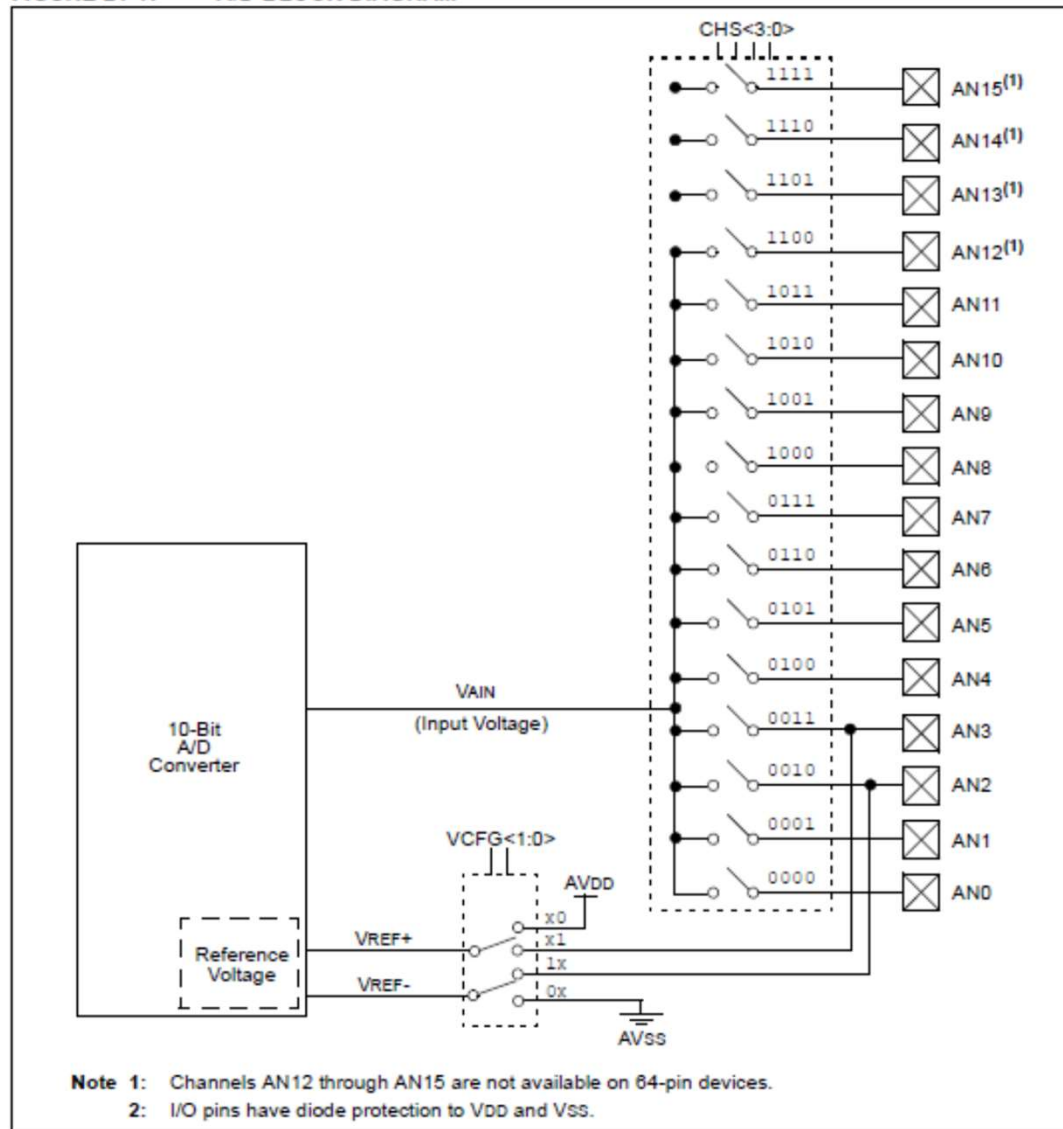
100 = FOSC/4

011 = FRC (clock derived from A/D RC oscillator)

Bộ chuyển đổi A-D

- ❖ Điện áp tham khảo (Analog reference voltage) được chọn bằng phần mềm.
- ❖ ADC là chức năng duy nhất có thể hoạt động ở chế độ SLEEP (sử dụng bộ dao động RC bên trong).
- ❖ Reset: các thanh ghi chuyển về trạng thái reset.
 - ADC : tắt
 - Các quá trình biến đổi AD bị bỏ qua.

FIGURE 21-1: A/D BLOCK DIAGRAM



Các bước thực hiện chuyển đổi A/D

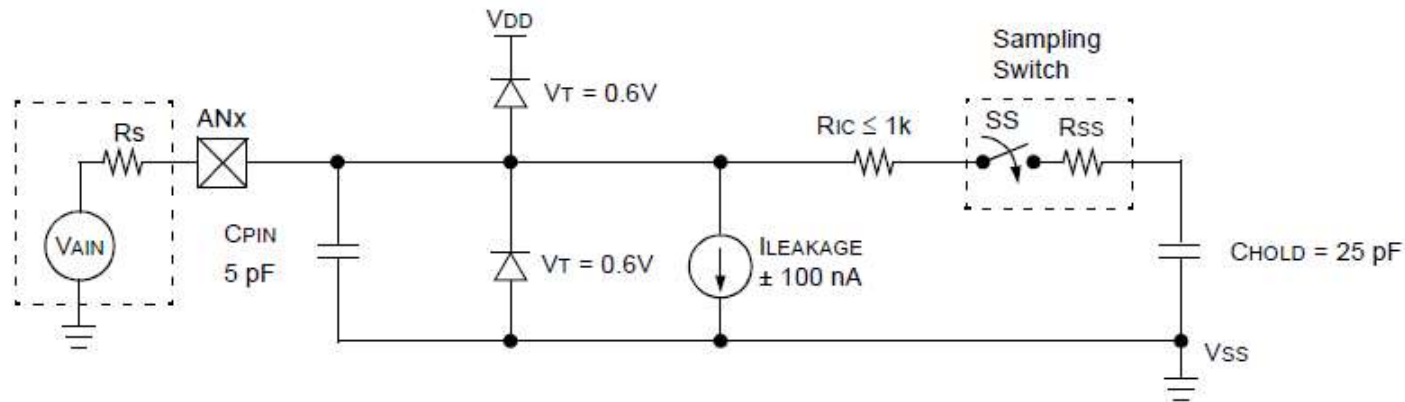
- ❖ Bước 1: Cấu hình cho module A/D
 - Cấu hình các pin analog, điện áp tham khảo(voltage reference) và các I/O digital (ADCON1)
 - Chọn các kênh A/D (ADCON0)
 - Chọn acquisition time (ADCON2)
 - Chọn clock (ADCON2)
 - Bật module A/D (ADCON0)
- ❖ Bước 2: Cấu hình ngắt (interrupt) A/D (nếu cần thiết):
 - Xóa bit ADIF.
 - Set bit ADIE.
 - Set bit GIE.

Các bước thực hiện chuyển đổi A/D

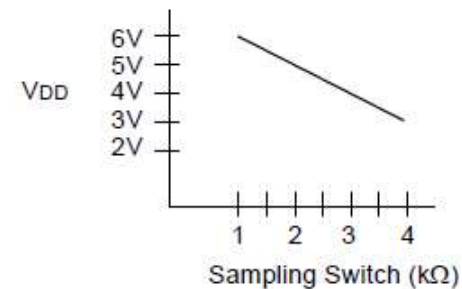
- ❖ Bước 3: Đợi yêu cầu acquisition time (nếu có).
- ❖ Bước 4: Bắt đầu chuyển đổi
 - Set bit GO/DONE (ADCON0bits.GO).
- ❖ Bước 5: Đợi quá trình chuyển đổi hoàn thành bằng một trong 2 cách :
 - Đợi bit GO/DONE (ADCON0bits.DONE) được xóa.
 - Đợi ngắt A/D.
- ❖ Bước 6: Đọc kết quả từ thanh ghi (ADRESH:ADRESL). Sau đó xóa bit ADIF nếu có sử dụng ngắt.

Mô hình chân analog

FIGURE 21-3: ANALOG INPUT MODEL



Legend:	CPIN	= Input Capacitance
	VT	= Threshold Voltage
	ILEAKAGE	= Leakage Current at the pin due to various junctions
	RIC	= Interconnect Resistance
	SS	= Sampling Switch
	CHOLD	= Sample/Hold Capacitance (from DAC)
	RSS	= Sampling Switch Resistance



Acquisition time

EQUATION 21-1: ACQUISITION TIME

$$\begin{aligned} T_{ACQ} &= \text{Amplifier Settling Time} + \text{Holding Capacitor Charging Time} + \text{Temperature Coefficient} \\ &= T_{AMP} + T_C + T_{COFF} \end{aligned}$$

EQUATION 21-2: A/D MINIMUM CHARGING TIME

$$\begin{aligned} V_{HOLD} &= (V_{REF} - (V_{REF}/2048)) \cdot (1 - e^{-(T_C/CHOLD)(R_{IC} + R_{SS} + R_S)}) \\ \text{or} \\ T_C &= -(CHOLD)(R_{IC} + R_{SS} + R_S) \ln(1/2048) \end{aligned}$$

EQUATION 21-3: CALCULATING THE MINIMUM REQUIRED ACQUISITION TIME

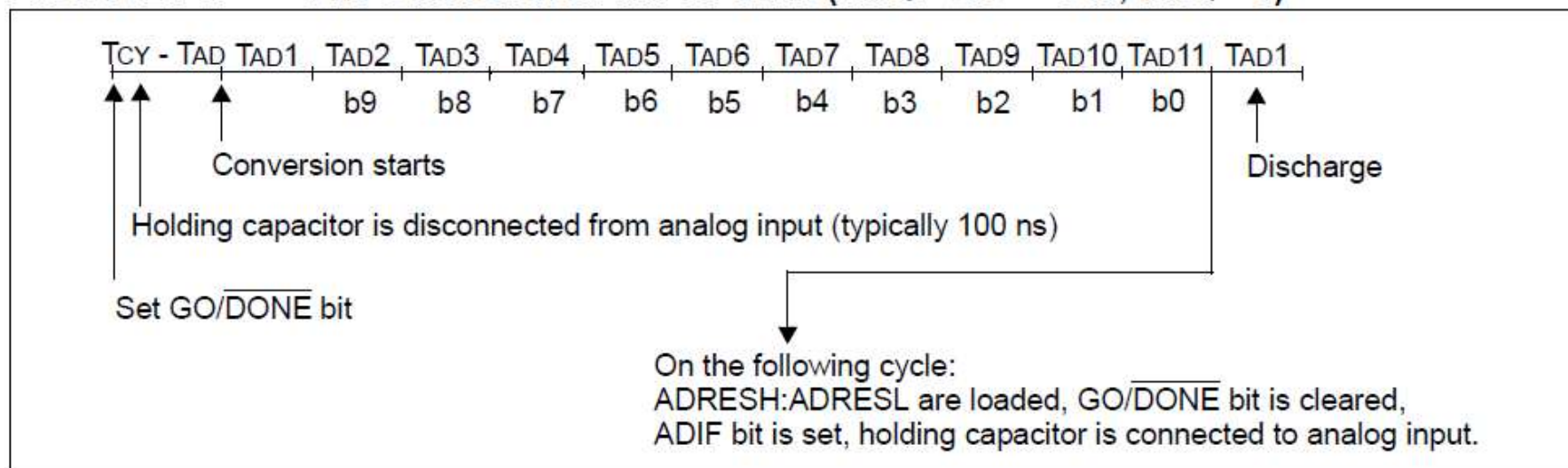
$$\begin{aligned} T_{ACQ} &= T_{AMP} + T_C + T_{COFF} \\ T_{AMP} &= 0.2 \mu s \\ T_{COFF} &= (Temp - 25^\circ C)(0.02 \mu s/^\circ C) \\ &\quad (85^\circ C - 25^\circ C)(0.02 \mu s/^\circ C) \\ &\quad 1.2 \mu s \end{aligned}$$

Temperature coefficient is only required for temperatures $> 25^\circ C$. Below $25^\circ C$, $T_{COFF} = 0$ ms.

$$\begin{aligned} T_C &= -(CHOLD)(R_{IC} + R_{SS} + R_S) \ln(1/2047) \mu s \\ &\quad -(25 \text{ pF})(1 \text{ k}\Omega + 2 \text{ k}\Omega + 2.5 \text{ k}\Omega) \ln(0.0004883) \mu s \\ &\quad 1.05 \mu s \\ T_{ACQ} &= 0.2 \mu s + 1 \mu s + 1.2 \mu s \\ &\quad 2.4 \mu s \end{aligned}$$

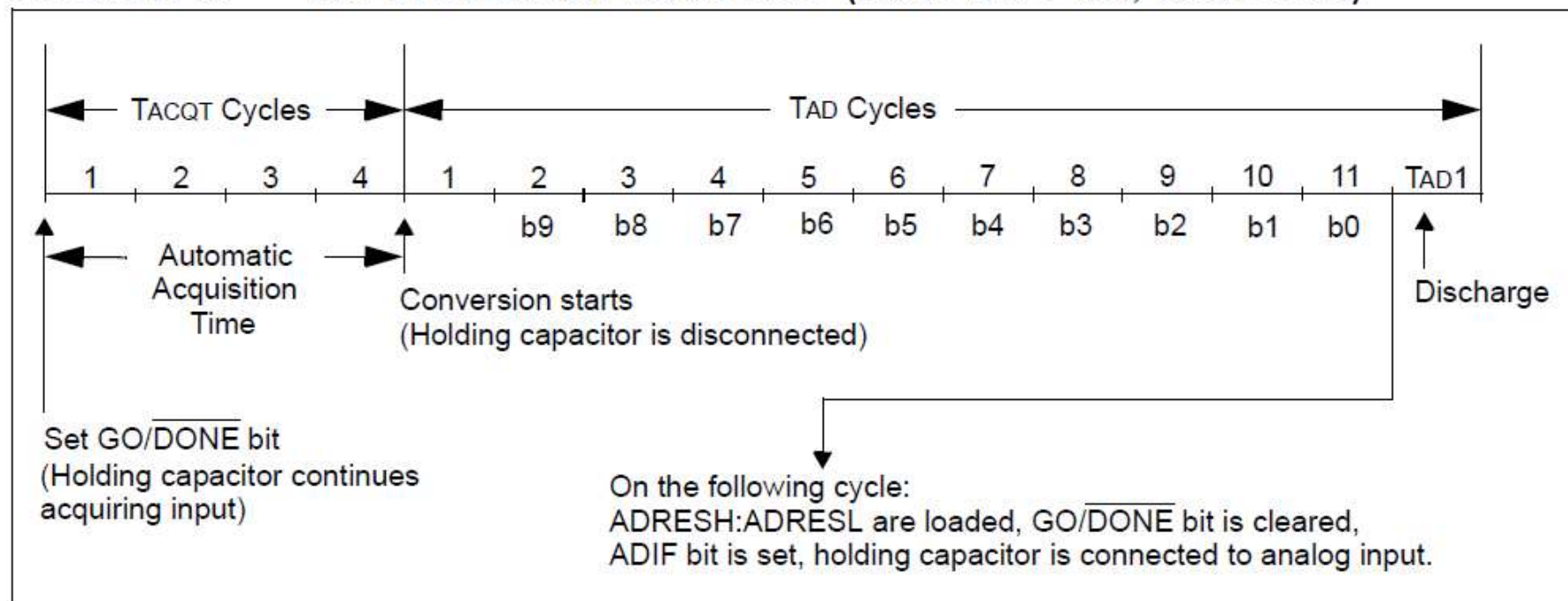
Hoạt động AD không tri hoãn

FIGURE 21-4: A/D CONVERSION TAD CYCLES (ACQT<2:0> = 000, TACQ = 0)



Hoạt động AD có tri hoãn

FIGURE 21-5: A/D CONVERSION TAD CYCLES (ACQT<2:0> = 010, TACQ = 4 TAD)



Điện áp tham khảo

- Internal : AVDD và AVSS
- External: V_{REF+} và V_{REF-}