

Universidad de Costa Rica

Facultad de Ingeniería

Escuela de Ingeniería Eléctrica

IE-0624 Laboratorio de Microcontroladores

II ciclo 2022

Laboratorio 1

# Introducción a microcontroladores y manejo de GPIOs

Juan Ignacio Montealegre Salazar B95001

Profesor: Marco Villalta Fallas

Domingo 04 de septiembre del 2022

# Índice

Índice de figuras	III
Índice de tablas	IV
<b>1. Resumen</b>	<b>1</b>
<b>2. Nota teórica</b>	<b>1</b>
2.1. Microcontrolador PIC12f675 . . . . .	1
2.2. Display de 7 segmentos . . . . .	4
2.3. Decodificador BCD a 7 segmentos . . . . .	5
2.4. Compuerta AND . . . . .	5
2.5. Compuerta NOT . . . . .	6
2.6. Botón . . . . .	6
2.7. Configuración de pull-up y pull-down . . . . .	7
2.8. Generación de números aleatorios . . . . .	7
2.9. Diseño de Circuito . . . . .	8
2.9.1. Lista de componentes . . . . .	8
<b>3. Desarrollo y Análisis de Resultados</b>	<b>9</b>
3.1. Desarrollo del circuito . . . . .	9
3.2. Desarrollo del programa . . . . .	14
3.3. Repositorio de Git . . . . .	16
3.4. Funcionalidad del circuito y del programa . . . . .	16
<b>4. Conclusiones y Recomendaciones</b>	<b>18</b>
<b>5. Referencias</b>	<b>19</b>
<b>6. Anexos</b>	<b>20</b>

## Índice de figuras

1.	Microcontrolador PIC12f675 [1]	1
2.	Diagrama de pines de PIC12f675 [2]	2
3.	Diagrama de bloques de PIC12f675 [2]	2
4.	Distribución de memoria de PIC12f675 [2]	3
5.	Configuraciones de displays de 7 segmentos: a) Cátodo común b) Ánodo común [3]	4
6.	Decodificador BCD a 7 segmentos de SimulIDE	5
7.	Tabla de verdad de compuerta AND [4]	6
8.	Tabla de verdad de compuerta NOT [5]	6
9.	Botón pulsador de 4 pines [6]	7
10.	Configuración de pull-up y pull-down de resistencias [7]	7
11.	Diseño de circuito final en SimulIDE [2]	8
12.	Prueba de alimentación de un pin de displays de 7 segmentos	9
13.	Prueba de alimentación de un pin de displays de 7 segmentos con resistencia	10
14.	Prueba de alimentación de 7 pines de displays de 7 segmentos con resistencias	10
15.	Prueba de alimentación de 7 pines de displays de 7 segmentos con resistencias y decodificador BCD	11
16.	Prueba de alimentación de 7 pines de displays de 7 segmentos con cambio de resistencias y decodificador BCD	11
17.	Circuito con microcontrolador e inversor acoplados	12
18.	Circuito con botón agregado en configuración de pull-up	13
19.	Medición de corriente en diseño final del circuito	14
20.	Diagrama de flujo del proyecto	15
21.	Comportamiento del circuito cuando el botón está presionado	16
22.	Comportamiento del circuito cuando el botón no está presionado	17

Índice de tablas

1. Lista de componentes . . . . . 9

# 1. Resumen

En esta práctica de laboratorio se desarrolla un simulador de una tómbola simplificada de bingo utilizando dos displays de 7 segmentos para poder desplegar números de dos dígitos del 00 al 99, un botón y un microcontrolador PIC12f67, así como otros componentes adicionales que se explican en mayor detalle en el resto del documento. Dicho simulador debe mostrar un número aleatorio en los displays cada vez que presiona el botón y, una vez desplegados 16 números distintos, se deberá ejecutar una secuencia de reinicio donde los displays deberán parpadear con el número 99 y reiniciar el juego. Mediante la elaboración de este proyecto, se desarrollaron habilidades en el manejo básico de microcontroladores, desde el manejo de pines GPIO como de registros internos específicos del microcontrolador en cuestión, así como del desarrollo de su programa y circuito mediante una simulación en el simulador SimulIDE. Se profundiza la importancia de estudiar la documentación de cada componente a utilizar para realizar conexiones apropiadas y también de realizar un diagrama de flujo con el comportamiento deseado para que funcione como guía en la elaboración del programa. También fue necesario investigar formas en que se puedan obtener datos de forma aleatoria. Además, con el desarrollo del simulador del bingo se resalta la importancia de conocer las características del microcontrolador a utilizar, ya que en este caso se presentan limitantes con respecto a la cantidad de pines a utilizar y de recursos de memoria disponibles, lo cual implica que el programa debe estar lo más optimizado y simplificado posible.

**Palabras clave:** *Bingo, GPIO, microcontrolador, número aleatorio, SimulIDE*

## 2. Nota teórica

En esta sección se describe el microcontrolador utilizado en esta ocasión, así como cada periférico utilizado (registros e instrucciones/funciones), componente electrónico complementario y el diseño del circuito final. El proceso de pruebas realizadas para llegar al circuito final se abarca en la sección "Desarrollo y Análisis de Resultados".

### 2.1. Microcontrolador PIC12f675

El PIC12f675 es un microcontrolador de 8-bits desarrollado por la empresa Microchip [2] bajo la arquitectura RISC (Reduced Instruction Set Computer). Es de muy bajo costo y con memoria limitada (64 bytes de SRAM y 128 bytes en memoria EEPROM), por lo que suele ser utilizado para tareas específicas sencillas. Su tensión de operación de entrada va de los -0.3 V a los 6.5 V con respecto a la referencia VSS. En la Figura 1 se muestra una imagen de este componente.



Figura 1: Microcontrolador PIC12f675 [1]

Con respecto a sus 8 pines, los cuales se muestran en la Figura 2, se debe conocer el uso apropiado de cada uno. Seis de sus ocho pines corresponden a pines de propósito general (GPIO), por lo que pueden ser utilizados tanto como entradas y salidas. En este caso, estos pines soportan tanto señales digitales como analógicas. Es importante mencionar el pin GP3 funciona únicamente como una entrada, por lo que no puede ser utilizado como salida. De acuerdo a los pines que se vayan a utilizar va a ser necesario configurar ciertos registros del microcontrolador, por lo que se recomienda la lectura de la hoja del fabricante.

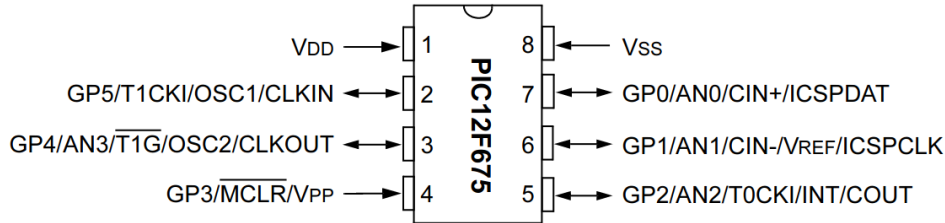


Figura 2: Diagrama de pines de PIC12f675 [2]

Este microcontrolador se compone de una ALU, memoria FLASH, un oscilador interno, un banco de registros, y otras unidades de control. En la siguiente figura se presenta una diagrama de bloques del dispositivo en cuestión.

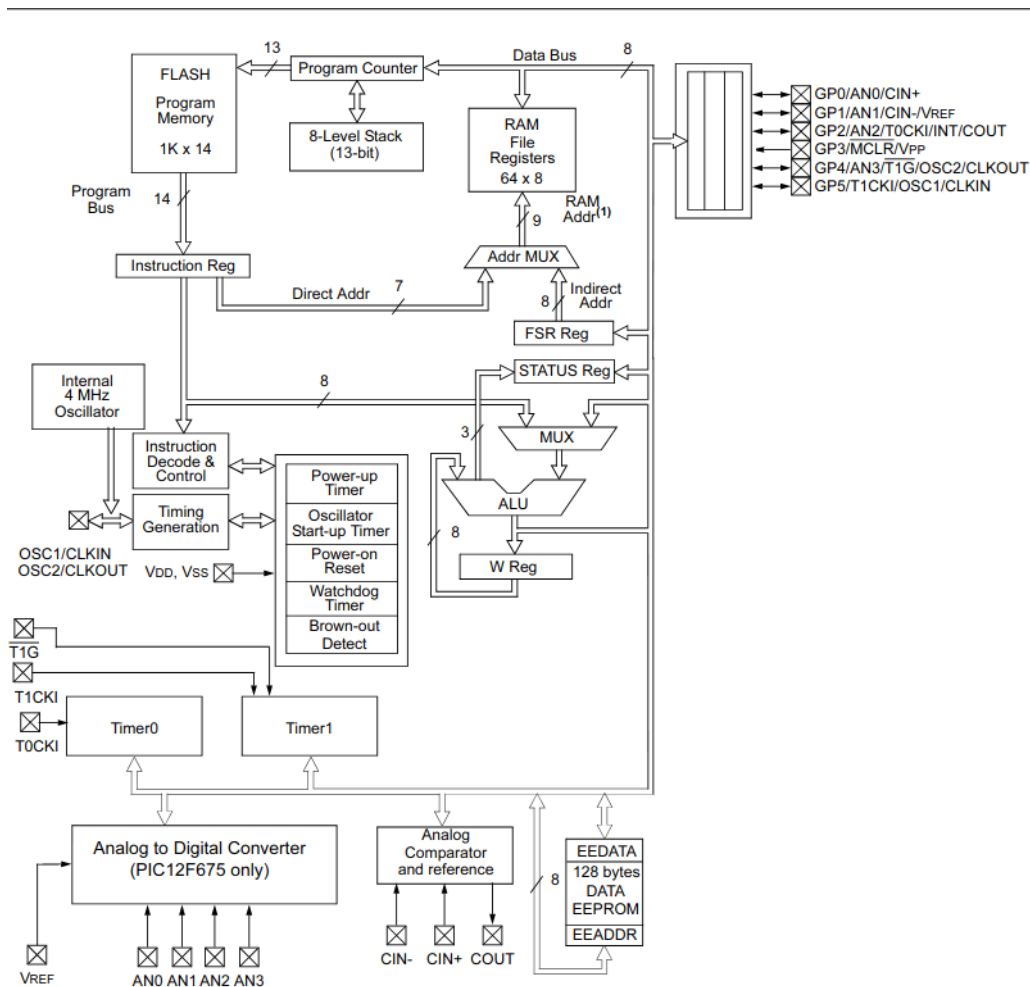


Figura 3: Diagrama de bloques de PIC12f675 [2]

El PIC12f675 posee un total de 32 registros de propósito general y algunos registros especiales que pueden ser utilizados por el CPU y funciones periféricas. Entre algunos registros de importancia se encuentra el registro GPIO donde se encuentra el estado de cada pin de propósito general, el registro TRISIO que indica si un pin se utilizará como entrada o salida (0 es salida y 1 entrada), y otros registros especificados en la hoja del fabricante. En la Figura 4 se muestra el mapa de memoria del PIC12f675.

File Address	File Address
Indirect addr. <sup>(1)</sup> 00h	Indirect addr. <sup>(1)</sup> 80h
TMR0 01h	OPTION REG 81h
PCL 02h	PCL 82h
STATUS 03h	STATUS 83h
FSR 04h	FSR 84h
GPIO 05h	TRISIO 85h
06h	86h
07h	87h
08h	88h
09h	89h
PCLATH 0Ah	PCLATH 8Ah
INTCON 0Bh	INTCON 8Bh
PIR1 0Ch	PIE1 8Ch
0Dh	8Dh
TMR1L 0Eh	PCON 8Eh
TMR1H 0Fh	8Fh
T1CON 10h	OSCCAL 90h
11h	91h
12h	92h
13h	93h
14h	94h
15h	WPU 95h
16h	IOC 96h
17h	97h
18h	98h
CMCON 19h	VRCON 99h
1Ah	EEDATA 9Ah
1Bh	EEADR 9Bh
1Ch	EECON1 9Ch
1Dh	EECON2 <sup>(1)</sup> 9Dh
ADRESH <sup>(2)</sup> 1Eh	ADRESL <sup>(2)</sup> 9Eh
ADCON0 <sup>(2)</sup> 1Fh	ANSEL <sup>(2)</sup> 9Fh
20h	A0h
General Purpose Registers 64 Bytes	accesses 20h-5Fh
5Fh	DFh
60h	E0h
7Fh	FFh
Bank 0	Bank 1

■ Unimplemented data memory locations, read as '0'.  
 1: Not a physical register.  
 2: PIC12F675 only.

Figura 4: Distribución de memoria de PIC12f675 [2]

Finalmente, para la práctica de este laboratorio resultó de gran importancia conocer los siguientes datos del microcontrolador:

- El pin GP3 funciona únicamente como entrada.

- El registro TRISIO indica si un pin GPIO se utilizará como entrada o salida.
- El pin GP3 funciona por defecto como una entrada para reset, por lo que si se activa se reinicia el microcontrolador. Si se quiere utilizar como una entrada digital o analógica, es necesario modificar el registro CONFIG y activar los parámetros `_MCLRE_OFF` y `_WDT_OFF`.
- En caso usar el pin GP3 como entradas, también puede llegar a ser necesario modificar el registro ANSEL (indica si la señal será digital o analógica), el registro CMCON (deshabilita un comparador interno) y el registro VRCON (deshabilita la referencia interna de tensión).
- La memoria es muy limitada, por lo que se debe optimizar el programa lo máximo posible para no tener problemas de memoria.

## 2.2. Display de 7 segmentos

Un display de 7 segmentos consiste en un total de 8 LEDs (7 segmentos y un punto) distribuidas en un tablero de tal forma que controlando el estado de cada LED es posible desplegar números del 0 al 9 y letras de la A a la F en pantalla [3]. Es importante recordar que para polarizar una LED es necesario que su ánodo se encuentre a un mayor potencial que el cátodo, de tal forma que esta diferencia de tensión supere a la tensión de umbral del LED. Existen dos configuraciones para los displays de 7 segmentos, donde en una todas las LEDs comparten un mismo cátodo (cátodo común) y en otra todas las LEDs comparten un mismo ánodo (ánodo común). Es importante conocer el tipo de display que se está utilizando para conocer el valor de las señales que se deben enviar para obtener un comportamiento deseado. En la siguiente figura se muestran ambas configuraciones mencionadas.

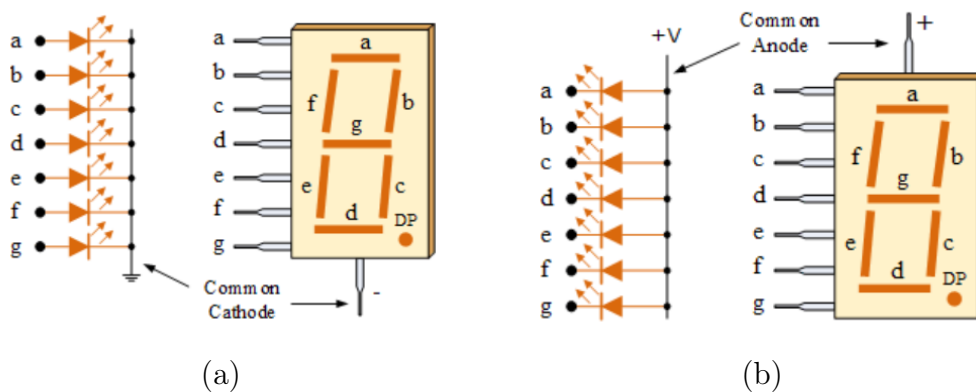


Figura 5: Configuraciones de displays de 7 segmentos: a) Cátodo común b) Ánodo común [3]

Para este laboratorio se utilizan los displays del simulador SimulIDE, y como referencia real se toman los display disponibles en MicroJPM. Los displays de 7 segmentos, debido a que requieren 7 señales para poder controlar lo que se despliega en pantalla (8 si se considera el punto decimal), suelen ser utilizados junto con decodificadores para reducir el número de pines a utilizar, el cual corresponde al siguiente elemento a analizar.

Este tipo de displays pueden poseer varios dígitos, donde cada dígito posee una entrada para el cátodo o ánodo común y las otras entradas se comparten entre displays. Esto implica que no se pueden encender todos los segmentos a la vez. Sin embargo, si los displays se alternan entre



sí a una frecuencia mayor a la que puede detectar el ser humano, se creará la ilusión de que todos los dígitos se despliegan al mismo tiempo. Este efecto es importante en este laboratorio.

### 2.3. Decodificador BCD a 7 segmentos

Un decodificador BCD (Binary Coded Decimal) se encarga de recibir 4 entradas que representan un número de 4 bits en binario, de tal forma que activa las señales de salida según la combinación de entradas recibidas. Las salidas se piensan que van conectadas directamente a un display de 7 segmentos, por lo que la codificación es tal que los números recibidos en binario se despliegan en decimal (exadecimal si se consideran los números de la A a la F) en los displays. En la siguiente figura se muestra el decodificador presente en SimulIDE.

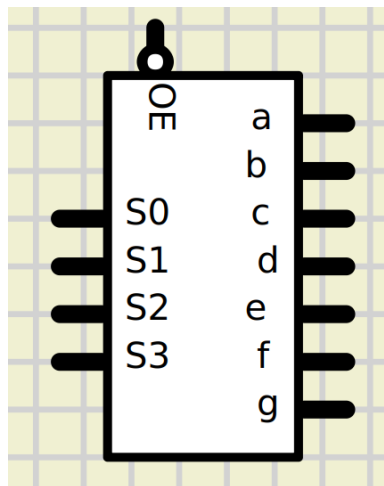


Figura 6: Decodificador BCD a 7 segmentos de SimulIDE

Es importante mencionar que el decodificador anterior posee una entrada enable en estado bajo, por lo que para habilitar dicho componente se debe enviar a esta entrada una señal en estado bajo (0).

Para tener un referente real, se considera el decodificador CD4511 disponible en MicroJPM, ya que es similar al decodificador presente en el simulador ya que posee una entrada de enable. Sin embargo, no es claro si esta entrada para este componente es en estado bajo o alto. En caso de que se active en estado alto y no en estado bajo como el decodificador del simulador, esto implicaría utilizar un inversor extra para utilizar el diseño propuesto.

### 2.4. Compuerta AND

Una compuerta AND es un componente que devuelve una salida en alto únicamente cuando todas sus entradas se encuentran en dicho estado. En este laboratorio, se tomará una tensión en alto como 5 V y una tensión en bajo como 0 V. En la siguiente figura se adjunta la tabla de verdad para una compuerta AND de 3 entradas [4].


Symbol	Truth Table			
 <p>3-input AND Gate</p>	C	B	A	Q
	0	0	0	0
	0	0	1	0
	0	1	0	0
	0	1	1	0
	1	0	0	0
	1	0	1	0
	1	1	0	0
	1	1	1	1
Boolean Expression $Q = A.B.C$	Read as A AND B AND C gives Q			

Figura 7: Tabla de verdad de compuerta AND [4]

## 2.5. Compuerta NOT

Una compuerta NOT, conocido también como inversor, es un componente que devuelve una salida en un estado contrario al estado de su entrada. Es decir, si la entrada está en alto la salida estará en bajo, y viceversa. En este laboratorio, se tomará una tensión en alto como 5 V y una tensión en bajo como 5 V. En la siguiente figura se adjunta la tabla de verdad para una compuerta NOT [5].

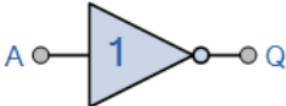
Symbol	Truth Table	
 <p>Inverter or NOT Gate</p>	A	Q
	0	1
	1	0
Boolean Expression $Q = \text{not } A \text{ or } \bar{A}$	Read as inverse of A gives Q	

Figura 8: Tabla de verdad de compuerta NOT [5]

## 2.6. Botón

Este componente funciona como un interruptor de pulso, ya que permite el flujo de corriente en un circuito del cual forma parte cuando se encuentra presionado, ya que cierra el circuito. En la siguiente figura se presenta la imagen un botón típico.



Figura 9: Botón pulsador de 4 pines [6]

## 2.7. Configuración de pull-up y pull-down

Las entradas digitales de un circuito pueden variar únicamente entre los valores lógicos de 1 y 0. Sin embargo, si se utiliza un botón conectado directamente a una fuente, en el momento en que el botón no esté presionado puede ser que cierto ruido sea captado como una entrada en alto, ya que es básicamente un circuito abierto. Para evitar esto, se suelen utilizar las configuraciones de pull-up y pull-down, las cuales resuelven este problema asignando un estado fijo cuando el botón no esté presionado, ya sea estado alto o bajo respectivamente. El valor de la resistencia suele estar en el rango de los  $k\Omega$  para proteger al microcontrolador de altas corrientes. En la siguiente figura se muestran imágenes de ambas configuraciones.

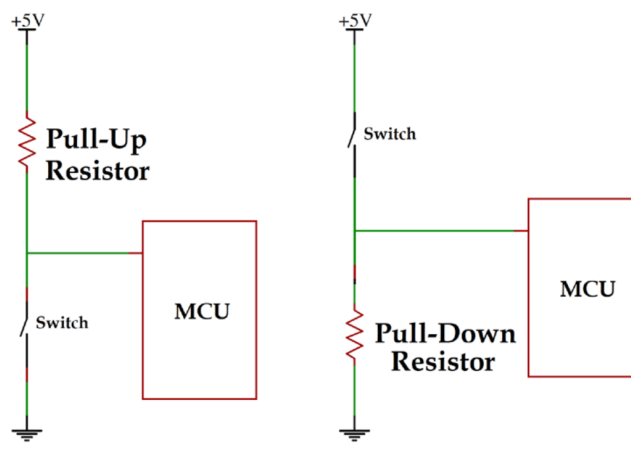


Figura 10: Configuración de pull-up y pull-down de resistencias [7]

## 2.8. Generación de números aleatorios

La generación de números aleatorios corresponde a un tema de gran importancia cuando se quieren obtener datos que no dependan de ningún factor externo y sean lo más aleatorio posible. En el caso de microcontroladores existen diversos métodos para obtenerlos, donde existen casos donde se cuentan con unidades RNG que se dedican exclusivamente a la generación de datos aleatorios. Otras formas consisten en realizar la lectura analógica de un pin de entrada, ya que el ruido es una variable muy difícil de controlar, y también existen diversos algoritmos que se pueden implementar, pero pueden llegar a requerir gran consumo de memoria del microcontrolador.

En el caso de este laboratorio, se opta por obtener los números por medio del uso de contadores internos, los cuales incrementan cada ciclo de trabajo. El ciclo de operación del microcontrolador es tan rápido que es casi imposible llevar un registro del valor actual del contador, por lo que este método funciona satisfactoriamente para esta aplicación. Se manejan un total de dos contadores, uno para cada número que se despliega en cada display. Los contadores se encuentran desfasados entre sí para de esa forma poder imprimir cualquier número entre 00 al 99.

## 2.9. Diseño de Circuito

Luego de realizar diversas pruebas y cambios en el diseño, se llega al diseño del circuito que se muestra en la siguiente figura.

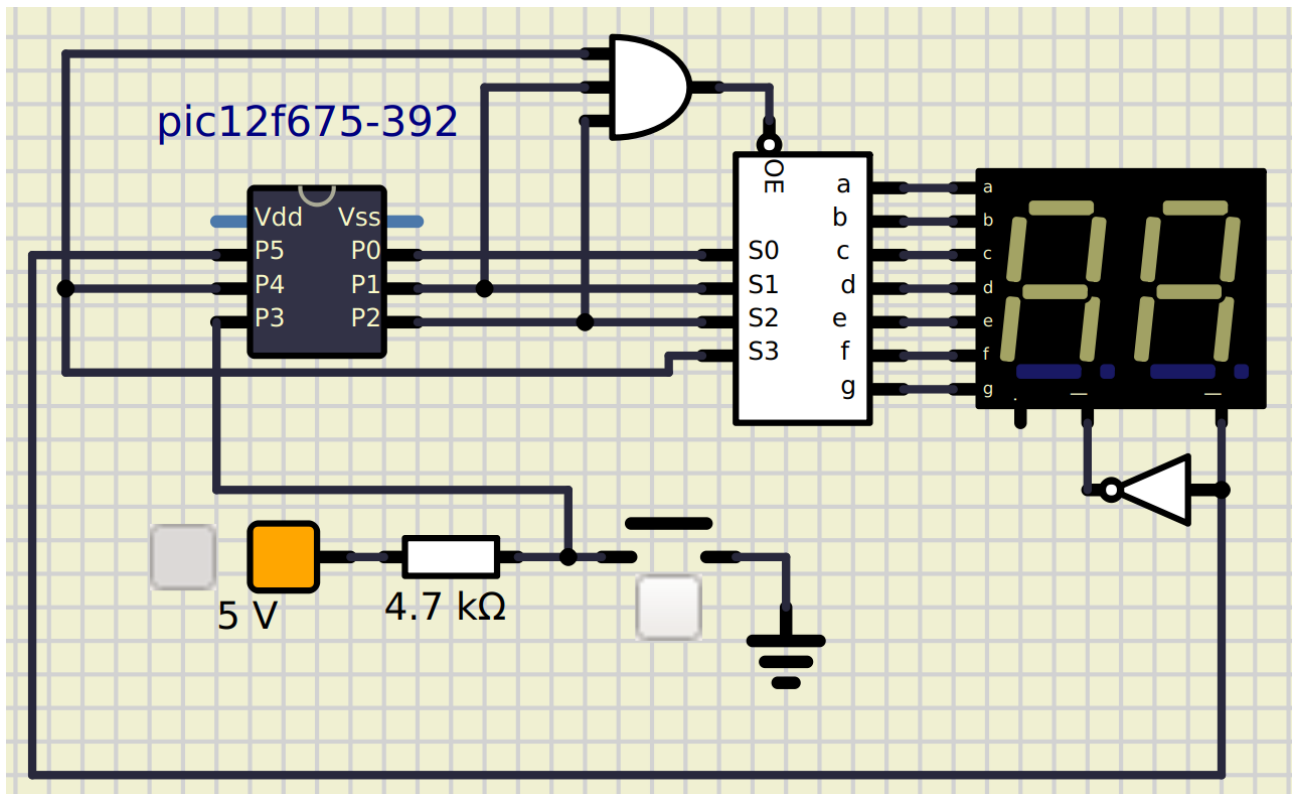


Figura 11: Diseño de circuito final en SimulIDE [2]

En la sección de desarrollo se entenderá con mayor detalle el porqué de cada componente.

### 2.9.1. Lista de componentes

La lista de componentes utilizados en el experimento se muestra en la Tabla 1. Es importante mencionar que, debido a que algunos precios en componentes difieren con respecto a los que se encuentran en la tienda MicroJPM (tienda de componentes electrónicos en Cartago, Costa Rica), se incluyen tanto los precios de los valores encontrados en internet como en la tienda MicroJPM para tener una referencia tanto internacional como nacional. Las compuertas NOT y AND no suelen encontrarse de forma singular, por lo que se incluyen precios muy aproximados. Además, se considera que la fuente de tensión será una fuente fija ya proporcionada.

Tabla 1: Lista de componentes

Componente	Tipo	Precio en internet	Precio en MicroJPM	Cantidad
Resistor 4.7k $\Omega$	-	-	-	1
Microcontrolador	PIC12f675	\$1,31	\$3,95	1
Display	7 seg. y 2 dig.	\$0,05	\$2,20	1
Botón	4 pines	\$0,25	\$0,25	1
Decodificador	CD4511	\$0,37	\$1,30	1
NOT	-	-	-	1
AND	3 entradas	\$0,59	-	1
<b>TOTAL</b>	-	<b>\$1,98</b>	<b>\$7,70</b>	-

### 3. Desarrollo y Análisis de Resultados

En esta sección se comenta de forma detallada el desarrollo del proyecto. Primero se explica el desarrollo del circuito como tal, y luego el diseño del programa a partir del programa deseado.

#### 3.1. Desarrollo del circuito

En la elaboración de un proyecto es buena práctica primero realizar pruebas con cada componente, por lo que primero se busca probar el display. Para ello, se coloca en SimulIDE un display y una de sus entradas se conecta a una fuente de 5 V (salida del microcontrolador y del decodificador), con el fin de medir la corriente que llegará al display. Es importante mencionar que este display es de **cátodo común**, por lo que para las pruebas se aterrizan a tierra.

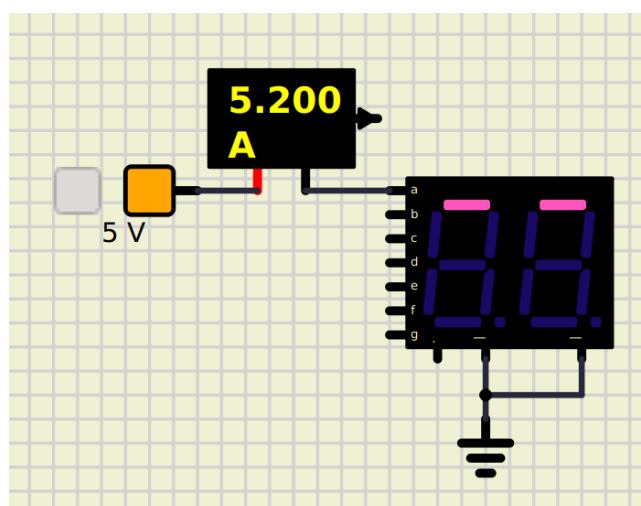


Figura 12: Prueba de alimentación de un pin de displays de 7 segmentos

La corriente que llega al segmento del display es de 5.2 A, lo cual es muy grande y podría dañar el display, ya que la corriente máxima que indica el simulador que soporta es de 20 mA. Por esta razón, luego de realizar un cálculo con la Ley de Ohm, se coloca una resistencia de 150  $\Omega$  para reducir el valor de la corriente.

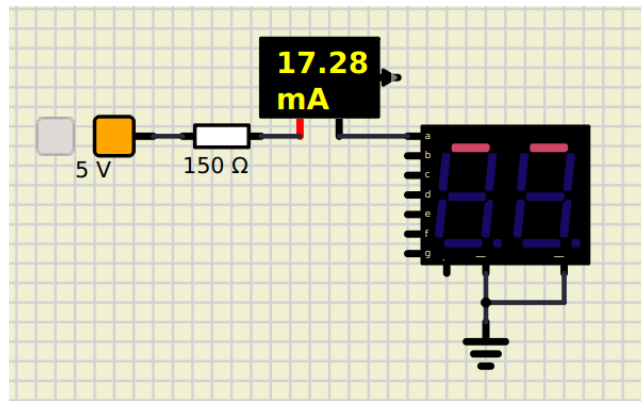


Figura 13: Prueba de alimentación de un pin de displays de 7 segmentos con resistencia

Luego de reducir el valor de la corriente de llegada, se coloca una resistencia para cada segmento del display.

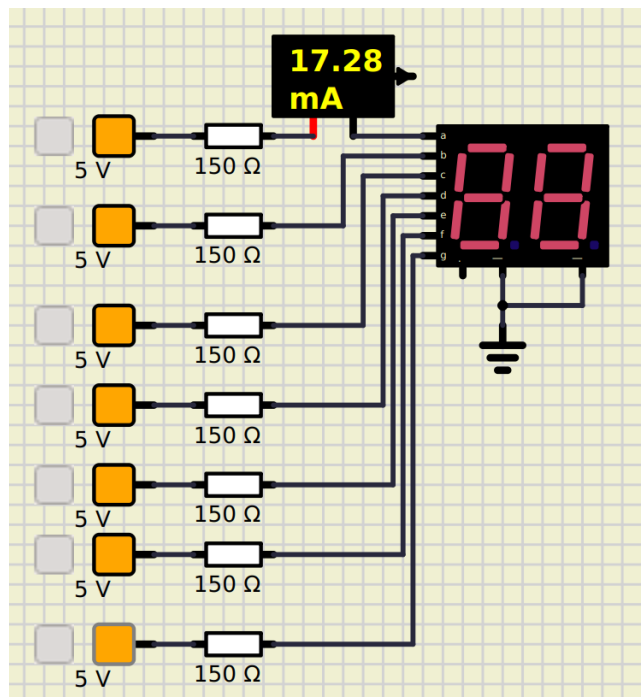


Figura 14: Prueba de alimentación de 7 pines de displays de 7 segmentos con resistencias

Se procede a incluir al circuito el decodificador BCD, cuya entrada de Enable se aterriza para que siempre esté habilitado.

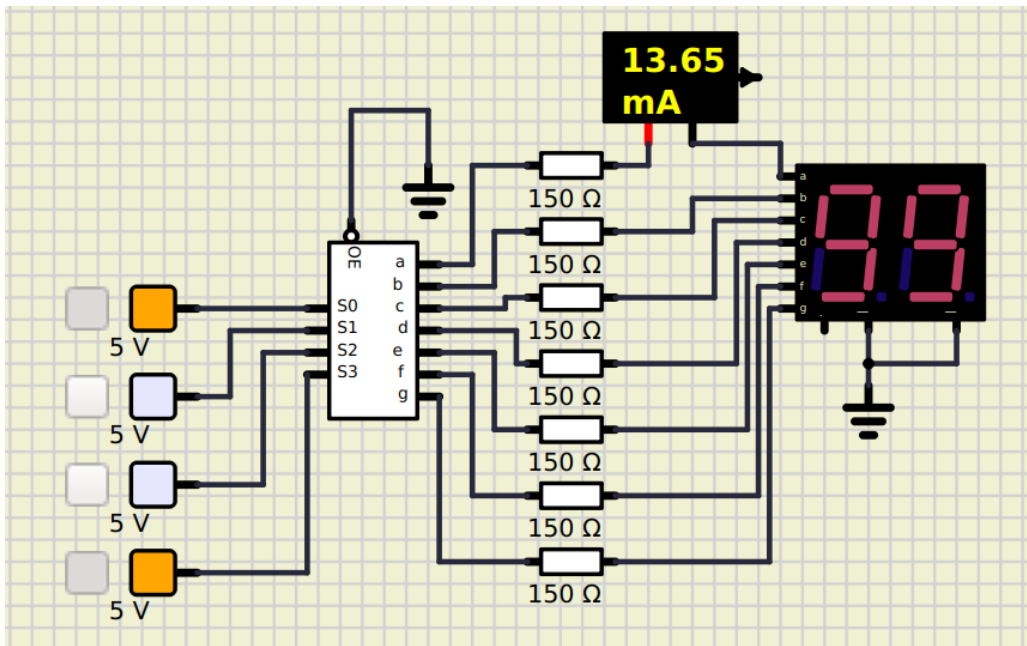


Figura 15: Prueba de alimentación de 7 pines de displays de 7 segmentos con resistencias y decodificador BCD

Es posible observar que al recibir una entrada equivalente a 1001, que es 9 en decimal, el decodificador lo interpreta como tal y se muestra en los displays el número 9. También es importante observar que el valor de la corriente disminuyó, por lo que se vuelve a disminuir el valor de cada resistencia.

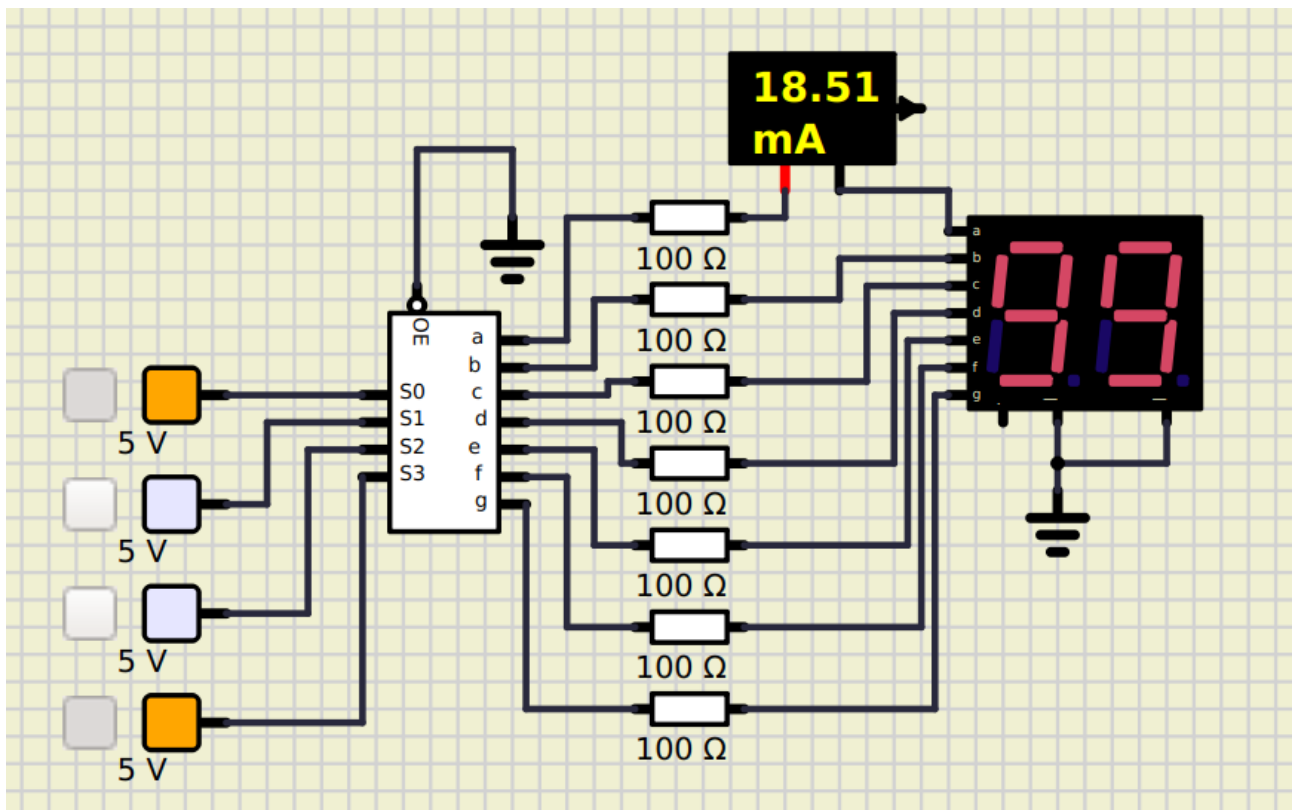


Figura 16: Prueba de alimentación de 7 pines de displays de 7 segmentos con cambio de resistencias y decodificador BCD

El siguiente paso consiste en agregar el microcontrolador PIC12f675 y conectar cuatro de

sus pines de propósito general a las entradas del decodificador. En el momento que se tomó la captura de pantalla se desconocía que el pin P3 funcionaba únicamente como entrada, por lo luego se procede a utilizar otro pin. Otro aspecto importante es que se incluye un inversor entre los catetos de los displays. Esto se hace para que solo se encienda un display a la vez, de tal forma que puedan desplegar números distintos. La señal que controla cada display alternará con una frecuencia tan alta que causará el efecto que ambos displays se encienden al mismo tiempo.

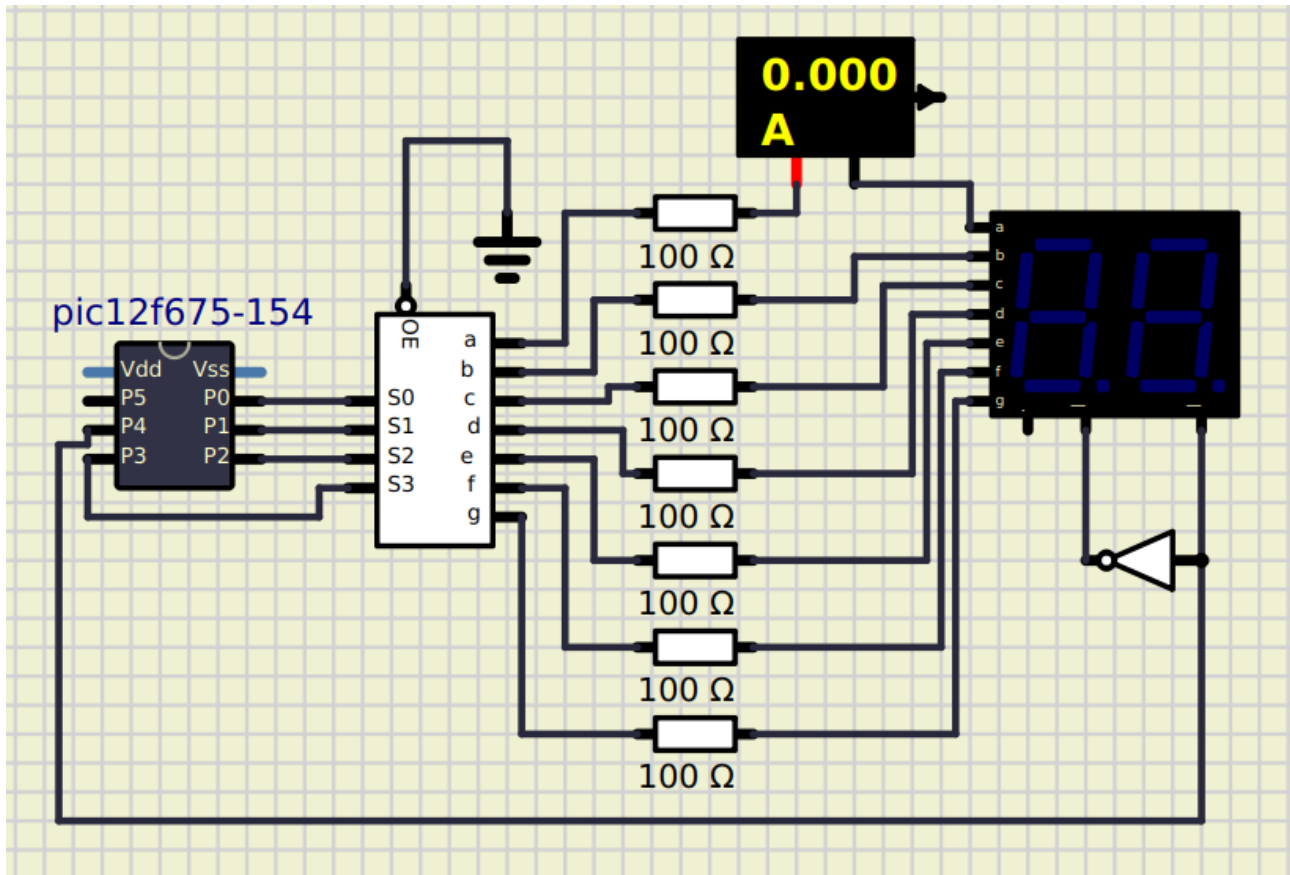


Figura 17: Circuito con microcontrolador e inversor acoplados

Seguidamente se procede a corregir el problema mencionado con el pin P3 del microcontrolador, así como desarrollar un programa para imprimir un número de dos dígitos distintos para confirmar que el circuito funciona bien y que es posible causar el efecto de que ambos displays se encienden al mismo tiempo. Además, se incluye el botón para que sea la entrada que condicione el número a desplegar. Dicho botón se agrega con una resistencia de pull-up, de tal forma que cuando el botón no esté presionado el microcontrolador recibirá una entrada digital equivalente a 1 y cuando se presione el botón esta entrada cambiará a 0.



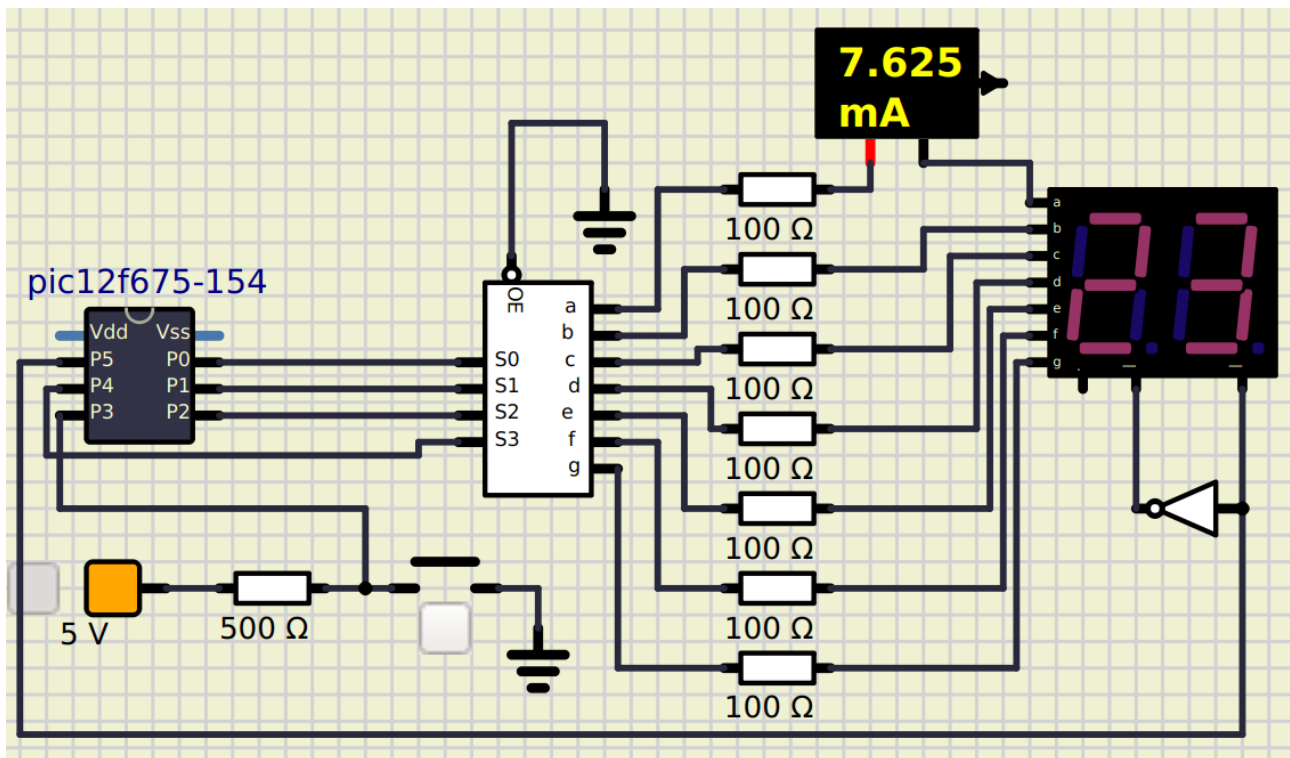


Figura 18: Circuito con botón agregado en configuración de pull-up

Se puede apreciar cómo el número 23 se imprime en los displays, por lo que el circuito funciona tal y como se espera. Sin embargo, la corriente que llega a los displays es muy baja, por lo que se opta por eliminar las resistencias que están conectadas a los displays. También se incrementa el valor de la resistencia de pull-up para brindar mayor seguridad al circuito. Además, se agrega una compuerta AND conectada a los pines P1, P2 y P4, los cuales corresponden a los bits de entrada más significativos del decodificador. La salida de la compuerta AND está conectada a la entrada de Enable del decodificador, de tal forma de que cuando se active la compuerta el decodificador se deshabilitará, provocando de esta forma que se apague el display, lo cual es necesario para provocar el efecto de que un número parpadee. La compuerta AND está conectada a las salidas mencionada porque se sabe que estas señales no se activarán ante ningún número que se quiera imprimir en los displays, ya que los números 1110 y 1111 son mayores a 9 en binario (14 y 15 respectivamente).

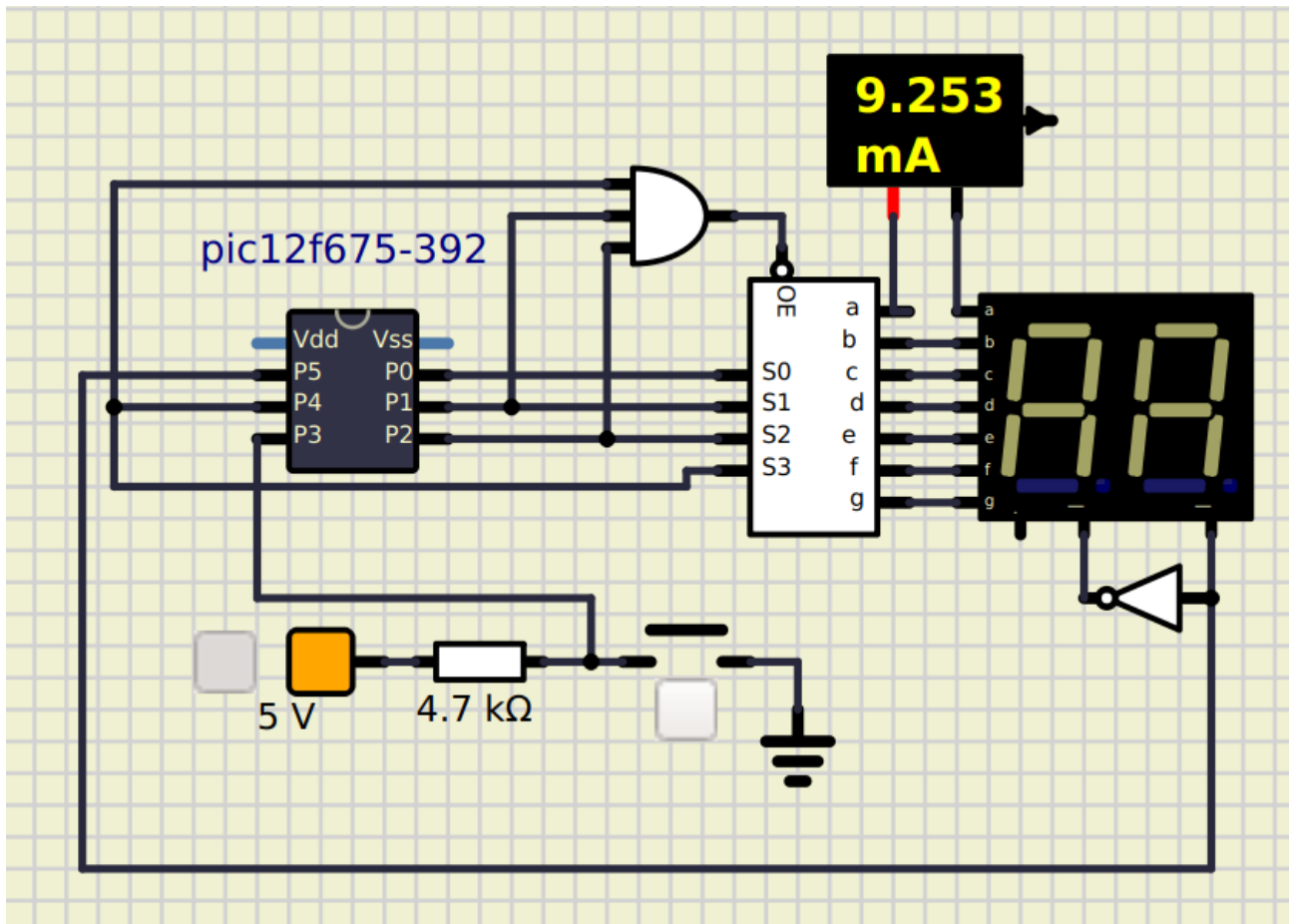


Figura 19: Medición de corriente en diseño final del circuito

De esta forma, se concluye con el desarrollo del circuito.

### 3.2. Desarrollo del programa

Antes de comenzar con el desarrollo del programa, el cual se elaborará bajo el lenguaje de programación C, es importante realizar un diagrama de flujo para tener presente los casos y estados que implican el proceso que se quiere implementar.

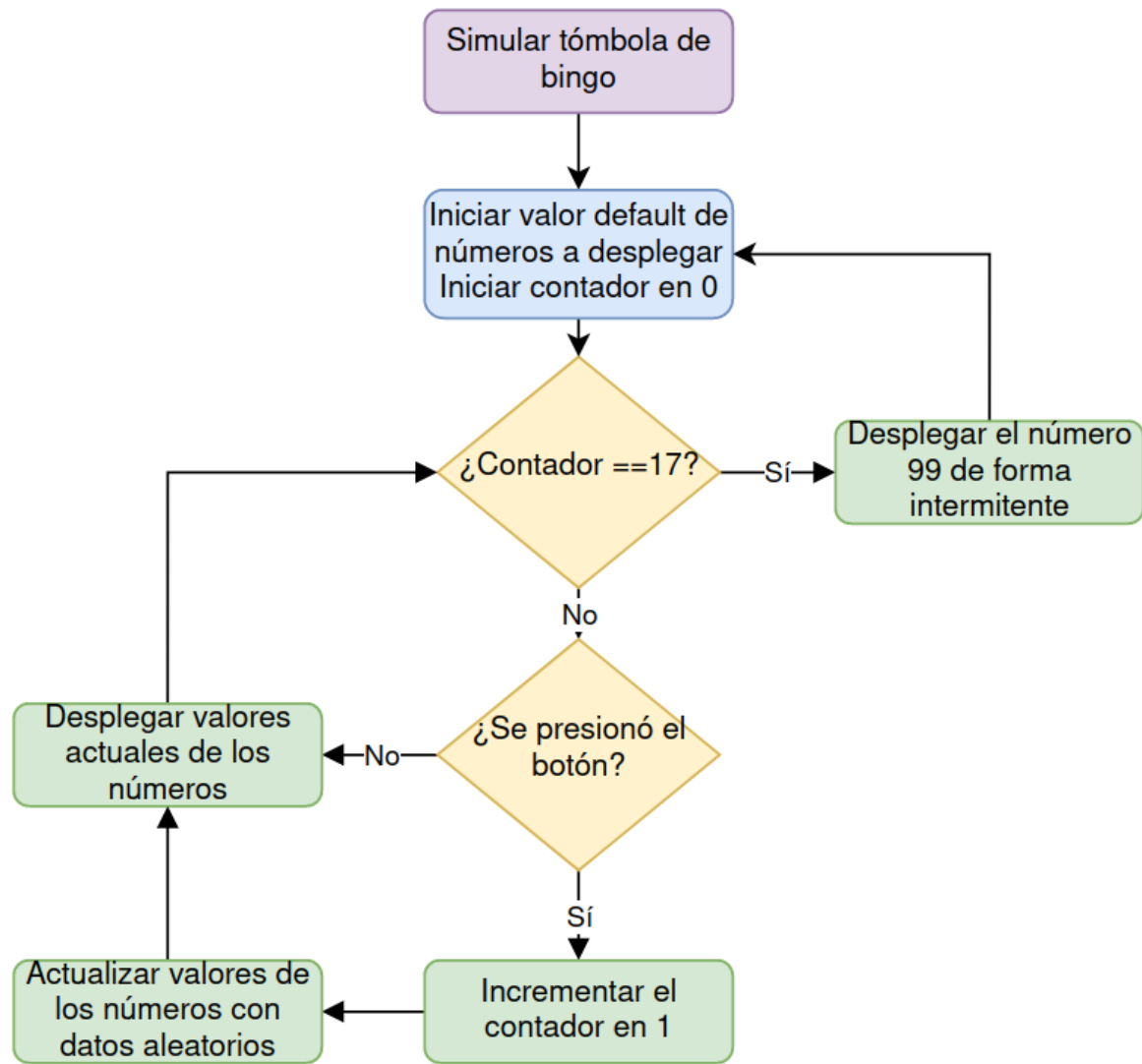


Figura 20: Diagrama de flujo del proyecto

El programa inicia mostrando en los displays dos números por defecto. Para no generar confusión, se opta por que estos valores iniciales sean AA. Primero el programa se pregunta si el contador es igual a 17, el cual inicia en 0. Esto es porque el programa debe ser capaz de mostrar 16 números distintos, y cuando se intente solicitar otro se deberá reiniciar. Mientras el botón no se presione se desplegarán los displays los números actuales, que inicialmente son AA. Es importante mencionar que en todo momento se encuentran incrementando dos contadores para manejar la lógica de generar números aleatorios. Una vez que se detecte que se presione el botón, se cambia el valor de los números de cada display por el número de uno de los contadores para de esa forma asignar un número pseudo-aleatorio, por lo que cambia su valor y se imprime un nuevo valor en pantalla. Fue necesario implementar una lógica para que con cada toque al botón el contador incrementara una sola vez y no varias veces, la cual consiste en el uso de varias variables. Este comportamiento se repite hasta ya haber desplegado 16 números aleatorios distintos, de tal forma que cuando se vuelve a presionar el botón, se despliega el número 99 de forma intermitente. Para ello, se cambia el valor de los números alternativamente entre 9 a 14 para cada display, ya que 14 en binario es 1110 y, como se mencionó anteriormente, este valor hará que el display se apague debido a la compuerta AND. Fue necesario implementar una lógica para desplegar un número de forma prolongada, lo cual se hizo mediante un for loop.

Es importante mencionar que para usar la menor cantidad de memoria se intentan utilizar variables de tipo *unsigned char*, ya que requieren poco espacio. El programa implementado se encuentra en el repositorio de git que se muestra a continuación.

### 3.3. Repositorio de Git

Este proyecto se trabajó en un repositorio de Git para poder tener un control de las diversas versiones de todos los archivos que componen el proyecto. Se utilizó la plataforma de GitHub y el repositorio se encuentran en este link. Este laboratorio se encuentra en el directorio “Laboratorio 1”.

### 3.4. Funcionalidad del circuito y del programa

El circuito sigue el comportamiento planteado en el diagrama de la Figura 20, el cual se puede verificar al ejecutar el programa que se encuentra en el repositorio anterior en SimulIDE. En las siguientes figuras se puede observar que mientras el botón esté presionado no se podrá observar el número asignado en los displays, y una vez que se suelta el botón se muestra un número aleatorio. También es importante observar que cambia el nivel de tensión en el pin de entrada P3, lo cual hace posible la ejecución del programa.

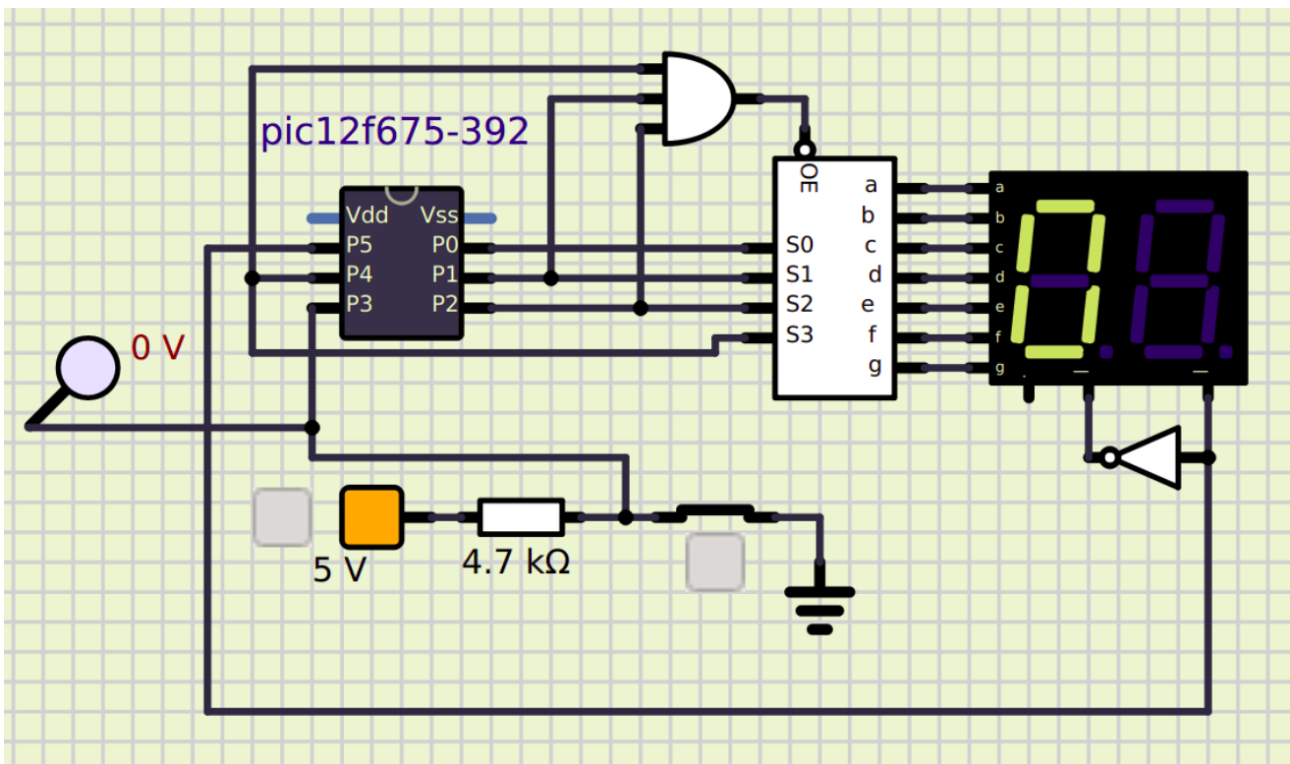
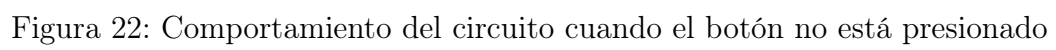


Figura 21: Comportamiento del circuito cuando el botón está presionado



## 4. Conclusiones y Recomendaciones

En la elaboración del proyecto se lograron desarrollar habilidades principalmente relacionadas con la resolución de problemas, ya que fue necesario investigar y pensar de forma creativa en soluciones a los problemas que se fueron presentando en el camino, tal y como lo fue el limitante de memoria al intentar generar un número aleatorio por medio de un algoritmo, donde la solución en este caso fue por optar al uso de contadores. Una gran enseñanza de este laboratorio corresponde a que, cuando un microcontroladores posee salidas limitadas, se puede optar por utilizar decodificadores para de esa forma tener un mayor número de salidas y también es importante tener presente que el hecho que estas señales no puedan activarse a la vez no es siempre un problema, ya que según la aplicación pueden conmutar a una velocidad tal que será el equivalente a que las señales se activen al mismo tiempo.

Como recomendación principal se tiene que es indispensable analizar las especificaciones y hojas del fabricante cuando se cuentan con ellas de cada componente que se esté utilizando, en especial de microcontroladores. Además, sería ideal buscar una alternativa donde llegue una mayor corriente a los displays para que estos se iluminen con una mayor intensidad. En resumen, se logró satisfactoriamente desarrollar un circuito que simula el comportamiento de una tómbola de bingo con las especificaciones delimitadas y utilizando el microcontrolador PIC12f675.

## 5. Referencias

- [1] Microchip. Pic12f675. Disponible en: <https://www.microchip.com/en-us/product/PIC12F675#buy-from-store>.
- [2] Microchip. *PIC12F629/675 Data Sheet*. Microchip Technology Inc., 2003.
- [3] Electronics Tutorials. 7 segment display. Disponible en: <https://www.electronics-tutorials.ws/blog/7-segment-display-tutorial.html>.
- [4] Electronics Tutorials. Logic and gate. Disponible en: [https://www.electronics-tutorials.ws/logic/logic\\_2.html](https://www.electronics-tutorials.ws/logic/logic_2.html).
- [5] Electronics Tutorials. Logic not gate. Disponible en: [https://www.electronics-tutorials.ws/logic/logic\\_4.html](https://www.electronics-tutorials.ws/logic/logic_4.html).
- [6] MicroJPM. Miniature push button 4 pin spst. Disponible en: <https://www.microjpm.com/products/push-button-4-pines/>.
- [7] Sourav Gupta. What is pull up and pull down resistor? 2018. Disponible en: <https://circuitdigest.com/tutorial/pull-up-and-pull-down-resistor>.

**6. Anexos**





# PIC12F629/675

## 8-Pin FLASH-Based 8-Bit CMOS Microcontroller

### High Performance RISC CPU:

- Only 35 instructions to learn
  - All single cycle instructions except branches
- Operating speed:
  - DC - 20 MHz oscillator/clock input
  - DC - 200 ns instruction cycle
- Interrupt capability
- 8-level deep hardware stack
- Direct, Indirect, and Relative Addressing modes

### Special Microcontroller Features:

- Internal and external oscillator options
  - Precision Internal 4 MHz oscillator factory calibrated to  $\pm 1\%$
  - External Oscillator support for crystals and resonators
  - 5  $\mu$ s wake-up from SLEEP, 3.0V, typical
- Power saving SLEEP mode
- Wide operating voltage range - 2.0V to 5.5V
- Industrial and Extended temperature range
- Low power Power-on Reset (POR)
- Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Brown-out Detect (BOD)
- Watchdog Timer (WDT) with independent oscillator for reliable operation
- Multiplexed MCLR/Input-pin
- Interrupt-on-pin change
- Individual programmable weak pull-ups
- Programmable code protection
- High Endurance FLASH/EEPROM Cell
  - 100,000 write FLASH endurance
  - 1,000,000 write EEPROM endurance
  - FLASH/Data EEPROM Retention: > 40 years

### Low Power Features:

- Standby Current:
  - 1 nA @ 2.0V, typical
- Operating Current:
  - 8.5  $\mu$ A @ 32 kHz, 2.0V, typical
  - 100  $\mu$ A @ 1 MHz, 2.0V, typical
- Watchdog Timer Current
  - 300 nA @ 2.0V, typical
- Timer1 oscillator current:
  - 4  $\mu$ A @ 32 kHz, 2.0V, typical

### Peripheral Features:

- 6 I/O pins with individual direction control
- High current sink/source for direct LED drive
- Analog comparator module with:
  - One analog comparator
  - Programmable on-chip comparator voltage reference (CVREF) module
  - Programmable input multiplexing from device inputs
  - Comparator output is externally accessible
- Analog-to-Digital Converter module (PIC12F675):
  - 10-bit resolution
  - Programmable 4-channel input
  - Voltage reference input
- Timer0: 8-bit timer/counter with 8-bit programmable prescaler
- Enhanced Timer1:
  - 16-bit timer/counter with prescaler
  - External Gate Input mode
  - Option to use OSC1 and OSC2 in LP mode as Timer1 oscillator, if INTOSC mode selected
- In-Circuit Serial Programming™ (ICSP™) via two pins

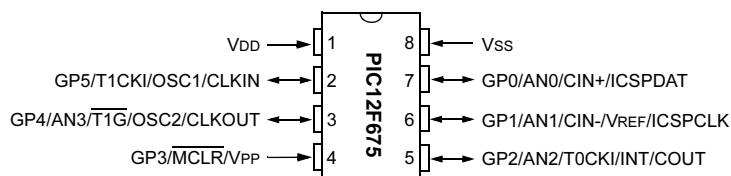
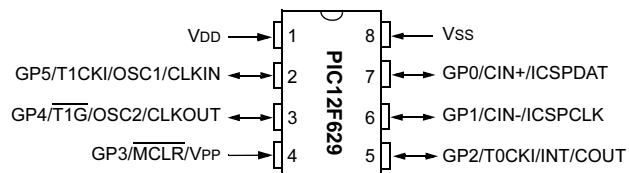
Device	Program Memory	Data Memory		I/O	10-bit A/D (ch)	Comparators	Timers 8/16-bit
	FLASH (words)	SRAM (bytes)	EEPROM (bytes)				
PIC12F629	1024	64	128	6	—	1	1/1
PIC12F675	1024	64	128	6	4	1	1/1

\* 8-bit, 8-pin devices protected by Microchip's Low Pin Count Patent: U.S. Patent No. 5,847,450. Additional U.S. and foreign patents and applications may be issued or pending.

# PIC12F629/675

## Pin Diagrams

### 8-pin PDIP, SOIC, DFN-S



# PIC12F629/675

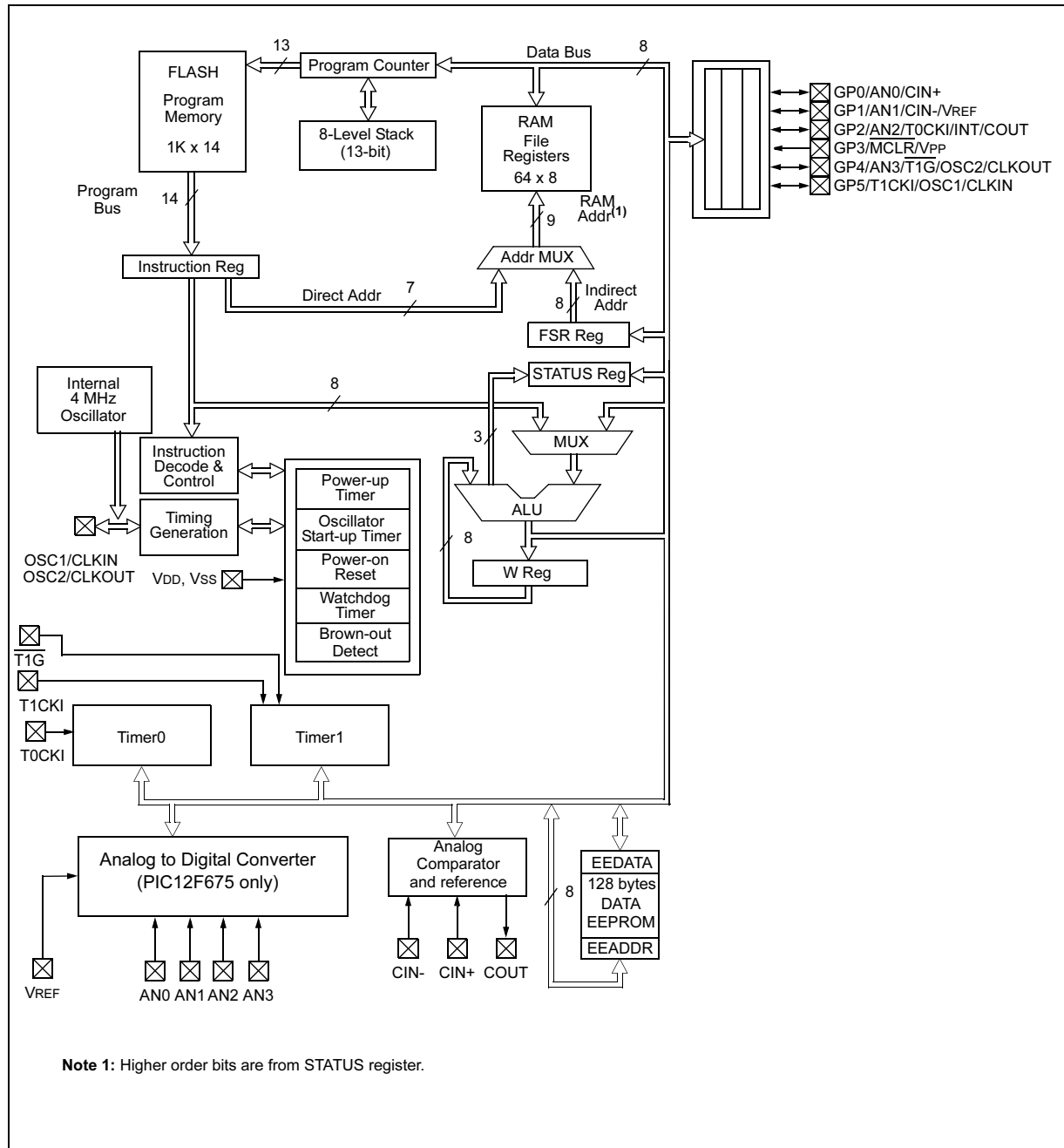
## 1.0 DEVICE OVERVIEW

This document contains device specific information for the PIC12F629/675. Additional information may be found in the PICmicro™ Mid-Range Reference Manual (DS33023), which may be obtained from your local Microchip Sales Representative or downloaded from the Microchip web site. The Reference Manual should be considered a complementary document to this Data

Sheet, and is highly recommended reading for a better understanding of the device architecture and operation of the peripheral modules.

The PIC12F629 and PIC12F675 devices are covered by this Data Sheet. They are identical, except the PIC12F675 has a 10-bit A/D converter. They come in 8-pin PDIP, SOIC, and MLF-S packages. Figure 1-1 shows a block diagram of the PIC12F629/675 devices. Table 1-1 shows the Pinout Description.

**FIGURE 1-1: PIC12F629/675 BLOCK DIAGRAM**



# PIC12F629/675

**TABLE 1-1: PIC12F629/675 PINOUT DESCRIPTION**

Name	Function	Input Type	Output Type	Description
GP0/AN0/CIN+/ICSPDAT	GP0	TTL	CMOS	Bi-directional I/O w/ programmable pull-up and interrupt-on-change
	AN0	AN		A/D Channel 0 input
	CIN+	AN		Comparator input
	ICSPDAT	TTL	CMOS	Serial programming I/O
GP1/AN1/CIN-/VREF/ICSPCLK	GP1	TTL	CMOS	Bi-directional I/O w/ programmable pull-up and interrupt-on-change
	AN1	AN		A/D Channel 1 input
	CIN-	AN		Comparator input
	VREF	AN		External voltage reference
	ICSPCLK	ST		Serial programming clock
GP2/AN2/T0CKI/INT/COUT	GP2	ST	CMOS	Bi-directional I/O w/ programmable pull-up and interrupt-on-change
	AN2	AN		A/D Channel 2 input
	T0CKI	ST		TMR0 clock input
	INT	ST		External interrupt
	COUT		CMOS	Comparator output
GP3/MCLR/VPP	GP3	TTL		Input port w/ interrupt-on-change
	MCLR	ST		Master Clear
	VPP	HV		Programming voltage
GP4/AN3/T1G/OSC2/CLKOUT	GP4	TTL	CMOS	Bi-directional I/O w/ programmable pull-up and interrupt-on-change
	AN3	AN		A/D Channel 3 input
	T1G	ST		TMR1 gate
	OSC2		XTAL	Crystal/resonator
	CLKOUT		CMOS	Fosc/4 output
GP5/T1CKI/OSC1/CLKIN	GP5	TTL	CMOS	Bi-directional I/O w/ programmable pull-up and interrupt-on-change
	T1CKI	ST		TMR1 clock
	OSC1	XTAL		Crystal/resonator
	CLKIN	ST		External clock input/RC oscillator connection
Vss	Vss	Power		Ground reference
VDD	VDD	Power		Positive supply

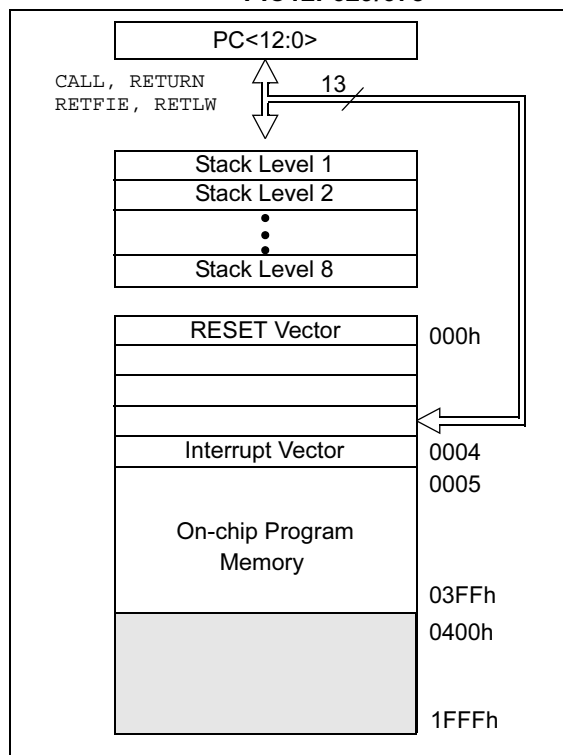
Legend: Shade = PIC12F675 only  
TTL = TTL input buffer, ST = Schmitt Trigger input buffer

## 2.0 MEMORY ORGANIZATION

### 2.1 Program Memory Organization

The PIC12F629/675 devices have a 13-bit program counter capable of addressing an 8K x 14 program memory space. Only the first 1K x 14 (0000h - 03FFh) for the PIC12F629/675 devices is physically implemented. Accessing a location above these boundaries will cause a wrap around within the first 1K x 14 space. The RESET vector is at 0000h and the interrupt vector is at 0004h (see Figure 2-1).

**FIGURE 2-1: PROGRAM MEMORY MAP AND STACK FOR THE PIC12F629/675**



### 2.2 Data Memory Organization

The data memory (see Figure 2-2) is partitioned into two banks, which contain the General Purpose registers and the Special Function registers. The Special Function registers are located in the first 32 locations of each bank. Register locations 20h-5Fh are General Purpose registers, implemented as static RAM and are mapped across both banks. All other RAM is unimplemented and returns '0' when read. RP0 (STATUS<5>) is the bank select bit.

- RP0 = 0 Bank 0 is selected
- RP0 = 1 Bank 1 is selected

**Note:** The IRP and RP1 bits STATUS<7:6> are reserved and should always be maintained as '0's.

#### 2.2.1 GENERAL PURPOSE REGISTER FILE

The register file is organized as 64 x 8 in the PIC12F629/675 devices. Each register is accessed, either directly or indirectly, through the File Select Register FSR (see Section 2.4).

# PIC12F629/675


## 2.2.2 SPECIAL FUNCTION REGISTERS

The Special Function registers are registers used by the CPU and peripheral functions for controlling the desired operation of the device (see Table 2-1). These registers are static RAM.

The special registers can be classified into two sets: core and peripheral. The Special Function registers associated with the “core” are described in this section. Those related to the operation of the peripheral features are described in the section of that peripheral feature.

**FIGURE 2-2: DATA MEMORY MAP OF THE PIC12F629/675**

File Address	File Address
Indirect addr. <sup>(1)</sup> 00h	Indirect addr. <sup>(1)</sup> 80h
TMR0 01h	OPTION_REG 81h
PCL 02h	PCL 82h
STATUS 03h	STATUS 83h
FSR 04h	FSR 84h
GPIO 05h	TRISIO 85h
06h	86h
07h	87h
08h	88h
09h	89h
PCLATH 0Ah	PCLATH 8Ah
INTCON 0Bh	INTCON 8Bh
PIR1 0Ch	PIE1 8Ch
0Dh	8Dh
TMR1L 0Eh	PCON 8Eh
TMR1H 0Fh	8Fh
T1CON 10h	OSCCAL 90h
11h	91h
12h	92h
13h	93h
14h	94h
15h	WPU 95h
16h	IOC 96h
17h	97h
18h	98h
CMCON 19h	VRCON 99h
1Ah	EEDATA 9Ah
1Bh	EEADR 9Bh
1Ch	EECON1 9Ch
1Dh	EECON2 <sup>(1)</sup> 9Dh
ADRESH <sup>(2)</sup> 1Eh	ADRESL <sup>(2)</sup> 9Eh
ADCON0 <sup>(2)</sup> 1Fh	ANSEL <sup>(2)</sup> 9Fh
20h	A0h
General Purpose Registers 64 Bytes	accesses 20h-5Fh
5Fh	DFh
60h	E0h
7Fh	FFh
Bank 0	Bank 1

 Unimplemented data memory locations, read as '0'.  
 1: Not a physical register.  
 2: PIC12F675 only.

# PIC12F629/675

**TABLE 2-1: SPECIAL FUNCTION REGISTERS SUMMARY**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOD	Page
<b>Bank 0</b>											
00h	INDF <sup>(1)</sup>	Addressing this Location uses Contents of FSR to Address Data Memory								0000 0000	18,59
01h	TMR0	Timer0 Module's Register								xxxx xxxx	27
02h	PCL	Program Counter's (PC) Least Significant Byte								0000 0000	17
03h	STATUS	IRP <sup>(2)</sup>	RP1 <sup>(2)</sup>	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	11
04h	FSR	Indirect Data Memory Address Pointer								xxxx xxxx	18
05h	GPIO	—	—	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0	--xx xxxx	19
06h	—	Unimplemented								—	—
07h	—	Unimplemented								—	—
08h	—	Unimplemented								—	—
09h	—	Unimplemented								—	—
0Ah	PCLATH	—	—	—	Write Buffer for Upper 5 bits of Program Counter				---	0 0000	17
0Bh	INTCON	GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF	0000 0000	13
0Ch	PIR1	EEIF	ADIF	—	—	CMIF	—	—	TMR1IF	00-- 0--0	15
0Dh	—	Unimplemented								—	—
0Eh	TMR1L	Holding Register for the Least Significant Byte of the 16-bit Timer1								xxxx xxxx	30
0Fh	TMR1H	Holding Register for the Most Significant Byte of the 16-bit Timer1								xxxx xxxx	30
10h	T1CON	—	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	-000 0000	32
11h	—	Unimplemented								—	—
12h	—	Unimplemented								—	—
13h	—	Unimplemented								—	—
14h	—	Unimplemented								—	—
15h	—	Unimplemented								—	—
16h	—	Unimplemented								—	—
17h	—	Unimplemented								—	—
18h	—	Unimplemented								—	—
19h	CMCON	—	COUT	—	CINV	CIS	CM2	CM1	CM0	-0-0 0000	35
1Ah	—	Unimplemented								—	—
1Bh	—	Unimplemented								—	—
1Ch	—	Unimplemented								—	—
1Dh	—	Unimplemented								—	—
1Eh	ADRESH <sup>(3)</sup>	Most Significant 8 bits of the Left Shifted A/D Result or 2 bits of the Right Shifted Result								xxxx xxxx	42
1Fh	ADCON0 <sup>(3)</sup>	ADFM	VCFG	—	—	CHS1	CHS0	$\overline{GO/DONE}$	ADON	00-- 0000	43,59

Legend: — = unimplemented locations read as '0', u = unchanged, x = unknown, q = value depends on condition,  
shaded = unimplemented

**Note 1:** This is not a physical register.

**2:** These bits are reserved and should always be maintained as '0'.

**3:** PIC12F675 only.

# PIC12F629/675

**TABLE 2-1: SPECIAL FUNCTION REGISTERS SUMMARY (CONTINUED)**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOD	Page
<b>Bank 1</b>											
80h	INDF <sup>(1)</sup>	Addressing this Location uses Contents of FSR to Address Data Memory								0000 0000	18,59
81h	OPTION_REG	GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	12,28
82h	PCL	Program Counter's (PC) Least Significant Byte								0000 0000	17
83h	STATUS	IRP <sup>(2)</sup>	RP1 <sup>(2)</sup>	RP0	T0	PD	Z	DC	C	0001 1xxx	11
84h	FSR	Indirect Data Memory Address Pointer								xxxx xxxx	18
85h	TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	19
86h	—	Unimplemented								—	—
87h	—	Unimplemented								—	—
88h	—	Unimplemented								—	—
89h	—	Unimplemented								—	—
8Ah	PCLATH	—	—	—	Write Buffer for Upper 5 bits of Program Counter					---0 0000	17
8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	13
8Ch	PIE1	EEIE	ADIE	—	—	CMIE	—	—	TMR1IE	00-- 0--0	14
8Dh	—	Unimplemented								—	—
8Eh	PCON	—	—	—	—	—	—	POR	BOD	---- --0x	16
8Fh	—	Unimplemented								—	—
90h	OSCCAL	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	—	—	1000 00--	16
91h	—	Unimplemented								—	—
92h	—	Unimplemented								—	—
93h	—	Unimplemented								—	—
94h	—	Unimplemented								—	—
95h	WPU	—	—	WPU5	WPU4	—	WPU2	WPU1	WPU0	--11 -111	20
96h	IOC	—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000	21
97h	—	Unimplemented								—	—
98h	—	Unimplemented								—	—
99h	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	40
9Ah	EEDATA	Data EEPROM Data Register								0000 0000	47
9Bh	EEADR	—	Data EEPROM Address Register							-000 0000	47
9Ch	EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	48
9Dh	EECON2 <sup>(1)</sup>	EEPROM Control Register 2								---- ----	48
9Eh	ADRESL <sup>(3)</sup>	Least Significant 2 bits of the Left Shifted A/D Result of 8 bits or the Right Shifted Result								xxxx xxxx	42
9Fh	ANSEL <sup>(3)</sup>	—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111	44,59

Legend: — = unimplemented locations read as '0', u = unchanged, x = unknown, q = value depends on condition, shaded = unimplemented

- Note** 1: This is not a physical register.  
 2: These bits are reserved and should always be maintained as '0'.  
 3: PIC12F675 only.





Jiangsu Everstar Electronics Co., Ltd.

**Address:** No.6, Xiangshan Rd, Tianmuhu Town, Liyang City, Jiangsu, 213300

**TEL:** +86-519-87557772

**FAX:** +86-519-87557773

**Http:** [www.everstarelect.com](http://www.everstarelect.com)

## DATA SHEET

ESL NO.. : ESD-036UW2BW-CCS1

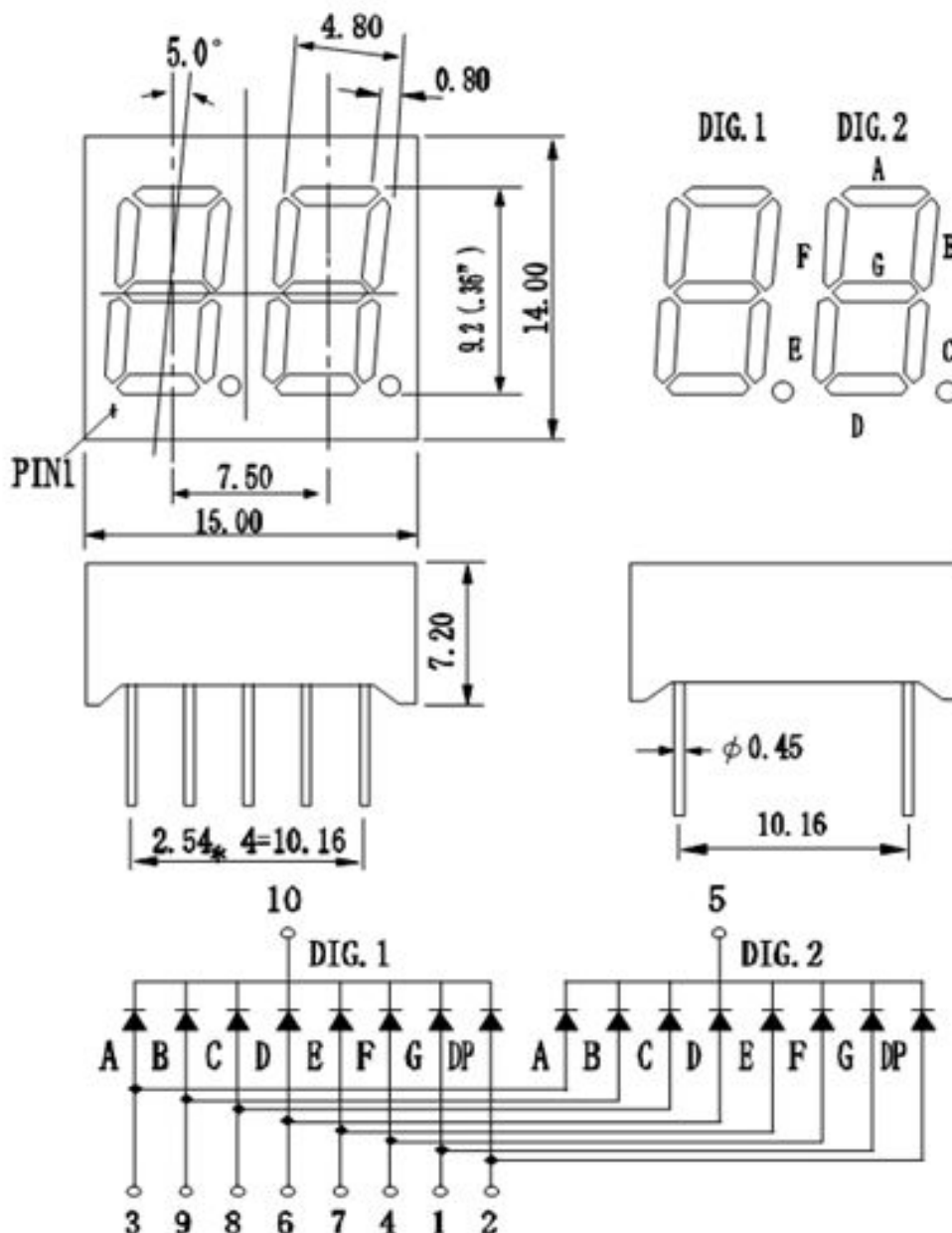
CUS NO. :

REV : A / 0

Producer: \_\_\_\_\_ Auditor: \_\_\_\_\_ Approver: \_\_\_\_\_

CUSTOMER'S APPROVAL : \_\_\_\_\_ DCC : \_\_\_\_\_

### PACKAGE DIMENSIONS



Note:

1.All Dimensions are in millimeters.

2.Tolerance is  $\pm 0.25\text{mm}(0.010\text{ "})$  Unless otherwise specified.



## 0.36 Inch DUAL Digit Display

ESD-036UW2BW-CCS1

REV:A / 0

### ■ 产品特征 FEATURES :

- 高可靠性和高稳定性

High intensity and reliability

- 高品质、和低功耗、低成本

High quality, Low power requirement and low cost

- IC 易兼容、易装配

IC compatible , Easy assembly

- 符合 RoHS 指令要求

Meet RoHS EU Directive

- 静电承受能力 200V

ESD 200V

### ■ 产品描述 DESCRIPTION :

- 0.36 英寸双位数码管

0.36 Inch DUAL Digit Display

- 极性共阴

Common Cathode

- 黑面，黄胶

Black face, Yellow segment

- 发光颜色

Luminous Color :

白色 white

- 晶片材质

Chips Materials

1、InGaN



# 0.36 Inch DUAL Digit Display

ESD-036UW2BW-CCS1

REV:A / 0

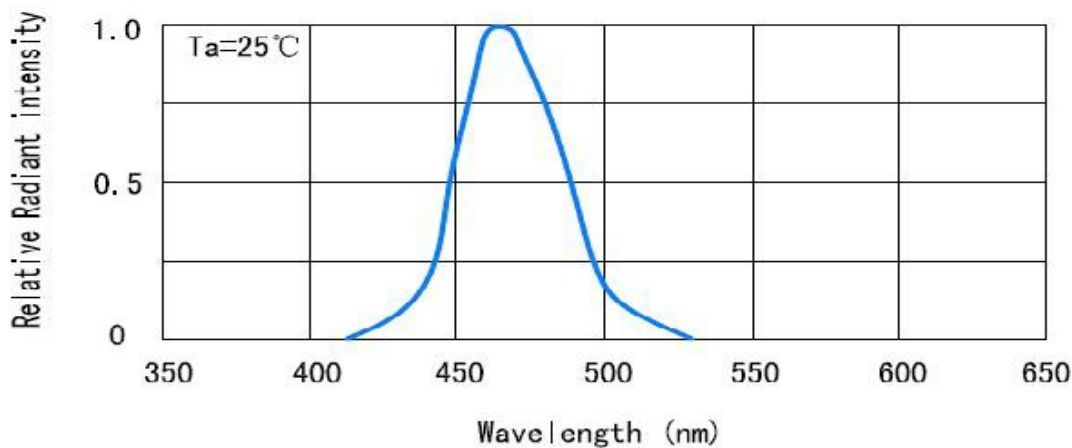
## 产品最大绝对参数值 (Ta : 25℃) ABSOLUTE MAXIMUM RATINGS AT Ta=25℃ :

PARAMETER 项 目	SYMBOL 符 号	白色 white	UNIT 单 位
Power Dissipation Per Segment 功 耗	PAD	100	mw
Reverse Voltage Per Segment 反 向 耐 压	VR	5	V
Continuous Forward Current Per Segment 最 大 使 用 电 流	IAF	20	mA
Peak Forward Current Per Segment(Duty-0.1,1KHz) 最 大 峰 值 电 流	IPF	100	mA
Operating Temperature Range 工 作 温 度	TOPr	-20℃ to 80℃	
Storage Temperature Range 贮 藏 温 度	Tstg	-30℃ to 85℃	
Lead Soldering Temperature 260℃ at 1.6mm From Body for 3 second 焊接温度 260℃/3 秒    距离胶体 1.6mm 以上			

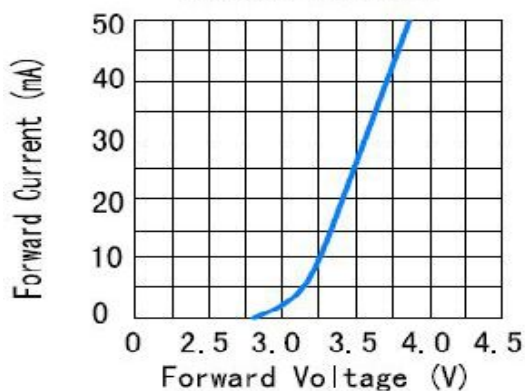
## 产品光电参数值 (Ta : 25℃) ELECTRICAL/OPTICAL CHARACTERISTICS AT Ta=25℃ :

PARAMETER 项 目	SYMBOL 符 号	TEST CONDITION 测 试 条 件	Color 颜色	MIN 最小值	TYP 标准值	MAX 最大值	UNIT 单位
Forward Voltage ,Per Segment 正 向 压 降	VF	IF=20mA	白色 white	2.8	3.2	3.5	V
Reverse Current , Per Segment 反 向 漏 电 流	IR	VR=5V	白色 white			50	μA
Peak Emission Wavelength 峰 值 波 长	λp	IF=20mA	白色 white				nm
Luminous Intensity Per Segment 法 向 光 强	IV	IF=20mA	白色 white	70	80	100	mcd

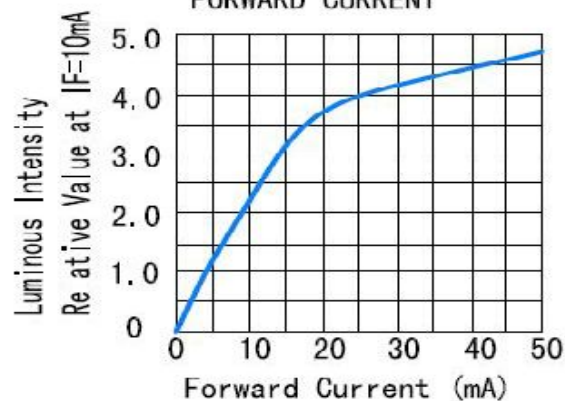
RELATIVE INTENSITY VS. WAVELENGTH



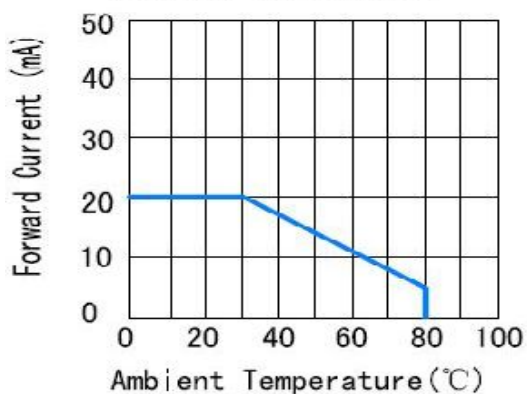
FORWARD CURRENT VS. FORWARD VOLTAGE



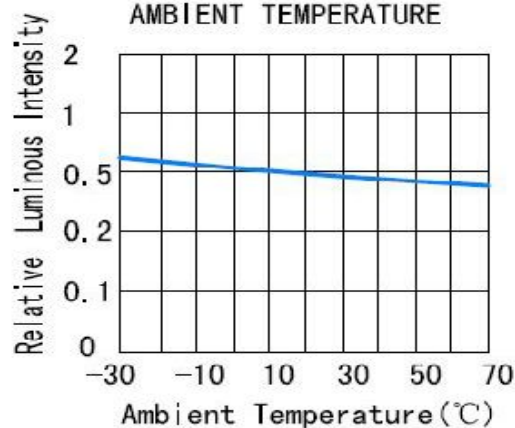
LUMINOUS INTENSITY VS. FORWARD CURRENT



ALLOWABLE FORWARD CURRENT AMBIENT TEMPERATURE



LUMINOUS INTENSITY VS. AMBIENT TEMPERATURE



# CD4511B Types

## CMOS BCD-to-7-Segment Latch Decoder Drivers

High-Voltage Types (20-Volt Rating)

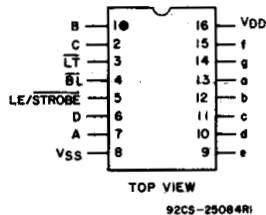


■ CD4511B types are BCD-to-7-segment latch decoder drivers constructed with CMOS logic and n-p-n bipolar transistor output devices on a single monolithic structure. These devices combine the low quiescent power dissipation and high noise immunity features of RCA CMOS with n-p-n bipolar output transistors capable of sourcing up to 25 mA. This capability allows the CD4511B types to drive LED's and other displays directly.

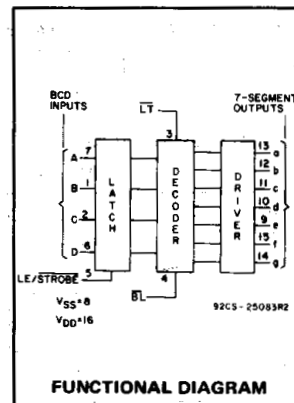
Lamp Test (LT), Blanking (BL), and Latch Enable or Strobe inputs are provided to test the display, shut off or intensity-modulate it, and store or strobe a BCD code, respectively. Several different signals may be multiplexed and displayed when external multiplexing circuitry is used.

The CD4511B types are supplied in 16-lead hermetic dual-in-line ceramic packages (F3A suffix), 16-lead dual-in-line plastic packages (E suffix), 16-lead small-outline packages (NSR suffix), and 16-lead thin shrink small-outline packages (PW and PWR suffixes).

These devices are similar to the type MC14511.



**CD4511B  
TERMINAL ASSIGNMENT**



**FUNCTIONAL DIAGRAM**

### Features:

- High-output-sourcing capability . . . . . up to 25 mA
- Input latches for BCD Code storage
- Lamp Test and Blanking capability
- 7-segment outputs blanked for BCD input codes > 1001
- 100% tested for quiescent current at 20 V
- Max. input current of 1  $\mu$ A at 18 V, over full package-temperature range, 100 nA at 18 V and 25°C
- 5-V, 10-V, and 15-V parametric ratings

### Applications:

- Driving common-cathode LED displays
- Multiplexing with common-cathode LED displays
- Driving incandescent displays
- Driving low-voltage fluorescent displays

### MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V <sub>DD</sub> )	
Voltages referenced to V <sub>SS</sub> Terminal)	–0.5V to +20V
INPUT VOLTAGE RANGE, ALL INPUTS	–0.5V to V <sub>DD</sub> +0.5V
DC INPUT CURRENT, ANY ONE INPUT	±10mA
POWER DISSIPATION, PER PACKAGE (P <sub>D</sub> ):	
For T <sub>A</sub> = –55°C to +100°C	500mW
For T <sub>A</sub> = +100°C to +125°C	Derate Linearly at 12mW/°C to 200mW
DEVICE DISSIPATION PER OUTPUT TRANSISTOR	
FOR T <sub>A</sub> = FULL PACKAGE-TEMPERATURE RANGE (All Package Types)	100mW
OPERATING-TEMPERATURE RANGE (T <sub>A</sub> )	–55°C to +125°C
STORAGE TEMPERATURE RANGE (T <sub>stg</sub> )	–65°C to +150°C
LEAD TEMPERATURE (DURING SOLDERING):	
At distance 1/16 ± 1/32 inch (1.59 ± 0.79mm) from case for 10s max	+265°C

### OPERATING CONDITIONS AT T<sub>A</sub> = 25°C Unless Otherwise Specified

For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges

Characteristic	V <sub>DD</sub>	Min.	Max.	Units
Supply-Voltage Range (T <sub>A</sub> ): (Full Package-Temperature Range)	–	3	18	V
Set-Up Time (t <sub>S</sub> )	5	150	–	ns
	10	70	–	ns
	15	40	–	ns
Hold Time (t <sub>H</sub> )	5	0	–	ns
	10	0	–	ns
	15	0	–	ns
Strobe Pulse Width (t <sub>W</sub> )	5	400	–	ns
	10	160	–	ns
	15	100	–	ns

## CD4511B Types

### STATIC ELECTRICAL CHARACTERISTICS

CHARACTERISTIC	TEST CONDITIONS				LIMITS AT INDICATED TEMPERATURES (°C)							Units
	I <sub>OH</sub> (mA)	V <sub>O</sub> (V)	V <sub>IN</sub> (V)	V <sub>DD</sub> (V)					+25			
					-55	-40	+85	+125	Min.	Typ.	Max.	
Quiescent Device Current: I <sub>DD</sub> Max.	—	—	—	5	5	5	150	150	—	0.04	5	μA
	—	—	—	10	10	10	300	300	—	0.04	10	
	—	—	—	15	20	20	600	600	—	0.04	20	
	—	—	—	20	100	100	3000	3000	—	0.08	100	
Output Voltage:												
Low-Level V <sub>OL</sub> Max.	—	—	0.5	5	0.05				—	0	0.05	V
	—	—	0.10	10	0.05				—	0	0.05	
	—	—	0.15	15	0.05				—	0	0.05	
High-Level V <sub>OH</sub> Min.	—	—	0.5	5	4	4	4.2	4.2	4.1	4.55	—	V
	—	—	0.10	10	9	9	9.2	9.2	9.1	9.55	—	
	—	—	0.15	15	14	14	14.2	14.2	14.1	14.55	—	
Input Low Voltage, V <sub>IL</sub> Max.	—	0.5,3.8		5	1.5				—	—	1.5	V
	—	1.8,8	—	10	3				—	—	3	
	—	1.5,13.8	—	15	4				—	—	4	
Input High Voltage, V <sub>IH</sub> Min.	—	0.5,3.8		5	3.5				3.5	—	—	V
	—	1.8,8	—	10	7				7	—	—	
	—	1.5,13.8	—	15	11				11	—	—	
Output Drive Voltage: High Level V <sub>OH</sub> Min.	0			5	4.0	4.0	4.20	4.20	4.10	4.55	—	V
	5	—			—	—	—	—	—	4.25	—	
	10	—			3.80	3.80	3.90	3.90	3.90	4.10	—	
	15	—			—	—	3.50	3.50	—	3.95	—	
	20	—			3.55	3.55	3.30	—	3.40	3.75	—	
	25	—		3.40	3.40	—	—	3.10	3.55	—		
	0	—	—	10	9.0	9.0	9.20	9.20	9.10	9.55	—	V
	5	—			—	—	—	—	—	9.25	—	
	10	—			8.85	8.85	9.00	9.00	9.00	9.15	—	
	15	—			—	—	—	—	—	9.05	—	
	20	—	—		8.70	8.70	8.40	8.40	8.60	8.90	—	
	25	—	—	8.60	8.60	—	—	8.30	8.75	—		
	0	—	—	15	14.0	14.0	14.20	14.20	14.10	14.55	—	V
	5	—			—	—	—	—	—	14.30	—	
	10	—			13.90	13.90	14.0	14.0	14.0	14.20	—	
	15	—			—	—	—	—	—	14.10	—	
20	—	—	13.75		13.75	13.50	13.50	13.70	13.95	—		
25	—	—	13.65	13.65	—	—	13.50	13.80	—			
Output Low (Sink) Current, I <sub>OL</sub> Min.	—	0.4	0.5	5	0.64	0.61	0.42	0.36	0.51	1	—	mA
	—	0.5	0.10	10	1.6	1.5	1.1	0.9	1.3	2.6	—	
	—	1.5	0.15	15	4.2	4	2.8	2.4	3.4	6.8	—	
Input Current, I <sub>IN</sub> Max.	—	0.18	0.18	18	±0.1	±0.1	±1	±1	—	±10 <sup>-5</sup>	±0.1	μA
	—	—	—	—	—	—	—	—	—	—	—	

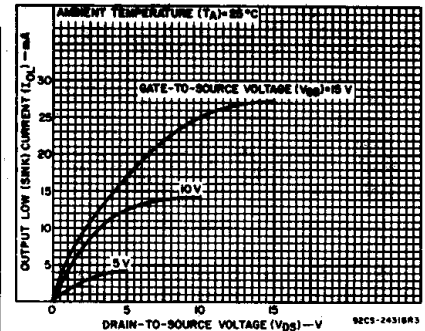


Fig. 1 — Typical output low (sink) current characteristics.

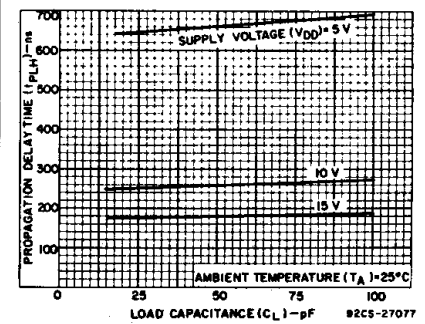


Fig. 2 — Typical data-to-output, low-to-high-level propagation delay time as a function of load capacitance.

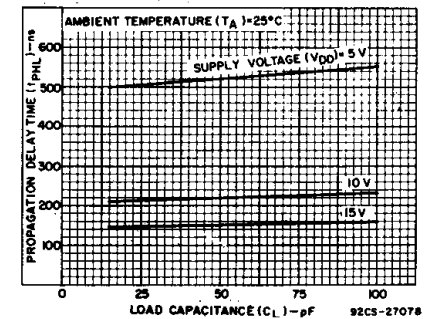


Fig. 3 — Typical data-to-output, high-to-low-level propagation delay time as a function of load capacitance.

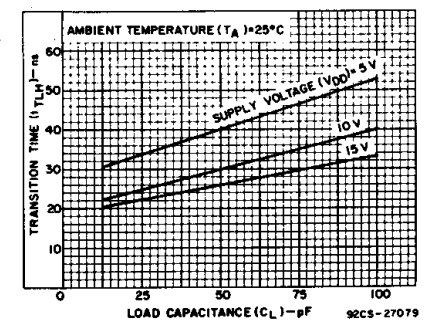


Fig. 4 — Typical low-to-high-level transition time as a function of load capacitance.

## CD4511B Types

DYNAMIC ELECTRICAL CHARACTERISTICS at  $T_A = 25^\circ\text{C}$ , Input  $t_r, t_f = 20\text{ ns}$ ,  
 $C_L = 50\text{ pF}$ ,  $R_L = 200\text{ k}\Omega$

CHARACTERISTIC	Test Conditions	LIMITS All Packages			UNITS
	$V_{DD}$ Volts	Min.	Typ.	Max.	
Propagation Delay Time: (Data) High-to-Low Level, $t_{PHL}$	5 10 15	— — —	520 210 150	1040 420 300	ns
Low-to-High Level, $t_{PLH}$	5 10 15	— — —	660 260 180	1320 520 360	ns
Propagation Delay Time: (BL) High-to-Low Level, $t_{PHL}$	5 10 15	— — —	350 175 125	700 350 250	ns
Low-to-High Level, $t_{PLH}$	5 10 15	— — —	400 175 150	800 350 300	ns
Propagation Delay Time: (LT) High-to-Low Level, $t_{PHL}$	5 10 15	— — —	250 125 85	500 250 170	ns
Low-to-High Level, $t_{PLH}$	5 10 15	— — —	150 75 50	300 150 100	ns
Transition Time: Low-to-High Level, $t_{TLH}$	5 10 15	— — —	40 30 25	80 60 50	ns
High-to-Low Level, $t_{THL}$	5 10 15	— — —	125 75 65	310 185 160	ns
Minimum Set-Up Time, $t_S$	5 10 15	150 70 40	75 35 20	— — —	ns
Minimum Hold Time, $t_H$	5 10 15	0 0 0	-75 -35 -20	— — —	ns
Strobe Pulse Width, $t_W$	5 10 15	400 160 100	200 80 50	— — —	ns
Input Capacitance, $C_{IN}$		—	5	7.5	pF

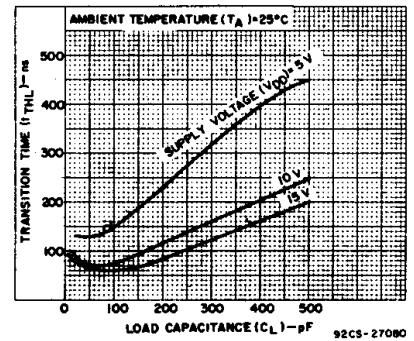


Fig. 5 — Typical high-to-low transition time as a function of load capacitance.

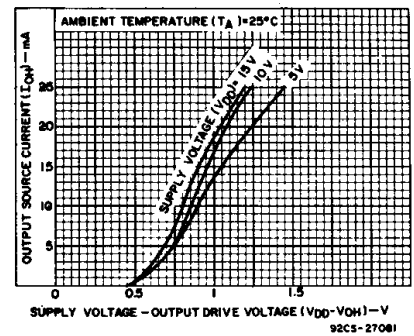


Fig. 6 — Typical voltage drop ( $V_{DD}$  to output) vs. output source current as a function of supply.

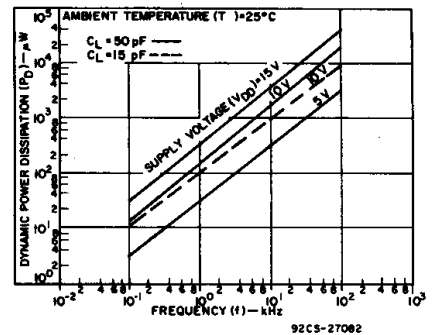


Fig. 7 — Typical dynamic power dissipation characteristics.



# CD4511B Types

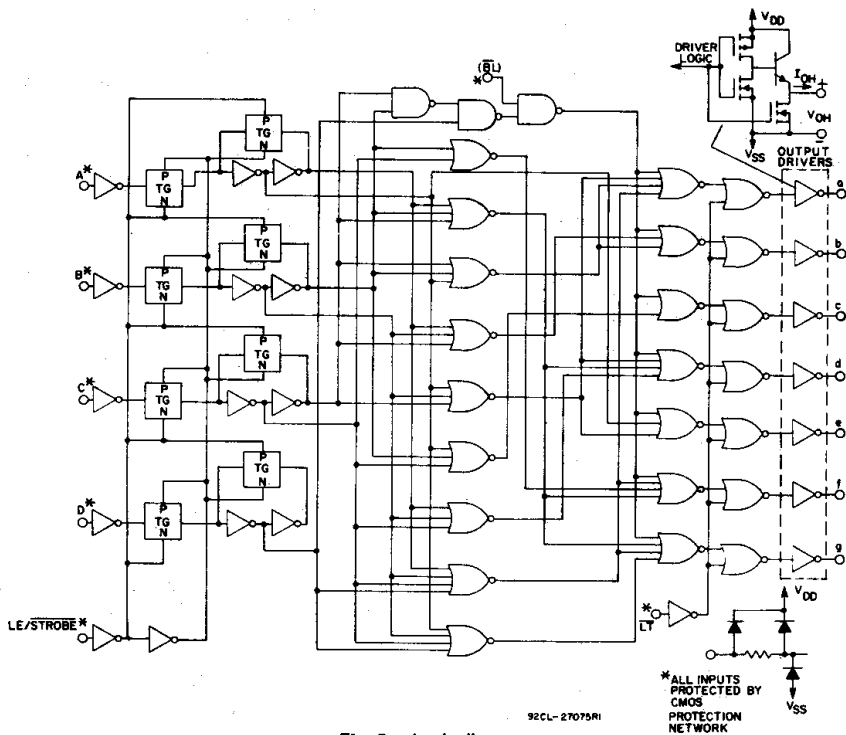


Fig. 8 - Logic diagram.

TRUTH TABLE

LE	BI	LT	D	C	B	A	a	b	c	d	e	f	g	Display
X	X	0	X	X	X	X	1	1	1	1	1	1	1	8
X	0	1	X	X	X	X	0	0	0	0	0	0	0	Blank
0	1	1	0	0	0	0	1	1	1	1	1	1	0	0
0	1	1	0	0	0	1	0	1	1	0	0	0	0	1
0	1	1	0	0	1	0	1	1	0	1	1	0	1	2
0	1	1	0	0	1	1	1	1	1	0	0	0	1	3
0	1	1	0	1	0	0	0	1	1	0	0	1	1	4
0	1	1	0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	1	0	0	0	1	1	1	1	1	6
0	1	1	0	1	1	1	1	1	1	0	0	0	0	7
0	1	1	1	0	0	0	1	1	1	1	1	1	1	8
0	1	1	1	0	0	1	1	1	1	0	0	1	1	9
0	1	1	1	0	1	0	0	0	0	0	0	0	0	Blank
0	1	1	1	0	1	1	0	0	0	0	0	0	0	Blank
0	1	1	1	1	0	0	0	0	0	0	0	0	0	Blank
0	1	1	1	1	0	1	0	0	0	0	0	0	0	Blank
0	1	1	1	1	1	0	0	0	0	0	0	0	0	Blank
0	1	1	1	1	1	1	0	0	0	0	0	0	0	Blank
1	1	1	X	X	X	X	*	*	*	*	*	*	*	*

X = Don't Care

\* Depends on BCD code previously applied when LE = 0

Note: Display is blank for all illegal input codes (BCD > 1001).

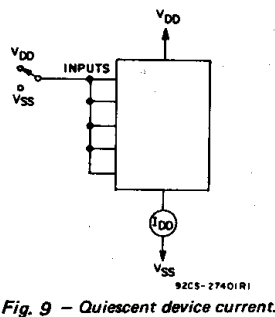


Fig. 9 - Quiescent device current.

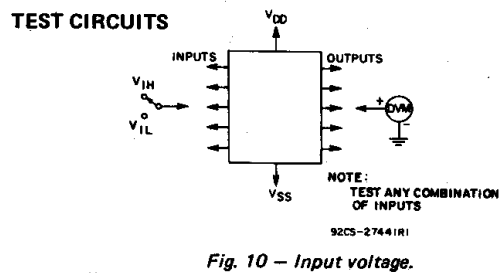


Fig. 10 - Input voltage.

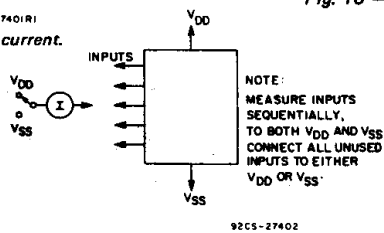


Fig. 11 - Input current.

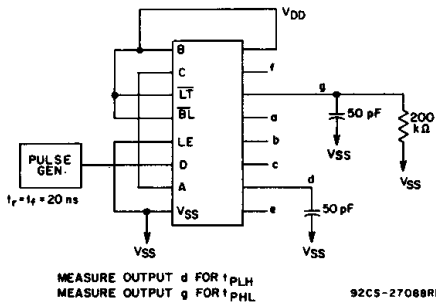


Fig. 12 - Data propagation delay.

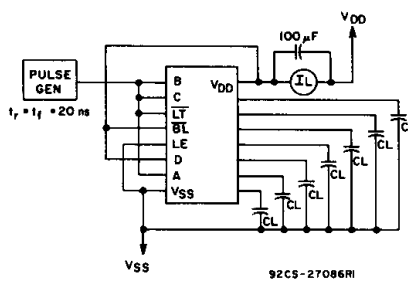


Fig. 13 - Dynamic power dissipation.

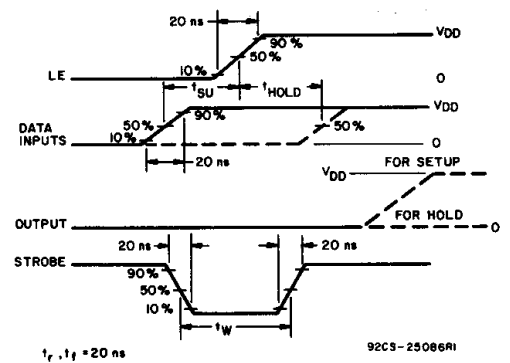
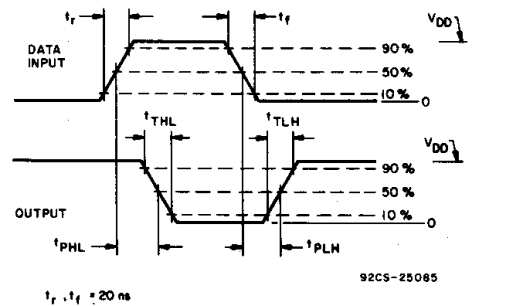


Fig. 14 - Dynamic waveforms.