

UNIVERSIDAD TÉCNICA ESTATAL DE QUEVEDO



FACULTAD DE CIENCIAS DE LA COMPUTACIÓN Y DISEÑO DIGITAL

TEMA

ARQUITECTURA DE LAS COMPUTADORAS INTEL

INTEGRANTES

QUINTERO GENDE ERICK JAHIR

ROCHINA ROCHINA FREDDY DAVID

MORALES SÁNCHEZ GARY ALEJANDRO

VALDIVIEZO YUN ON ADAMO EDUARDO

CURSO

2DO SOFTWARE “B”

GRUPO

H

MATERIA

ARQUITECTURA DE COMPUTADORAS

ÍNDICE

1. INTRODUCCIÓN.....	3
2. Intel.....	3
2.1 Procesadores Intel de 4 bits	3
2.2 Procesadores Intel de 8 bits	3
2.3 Procesadores Intel de 16 bits	3
2.4 Procesadores Intel de 32 bits	4
2.5 Procesadores Intel de 64 bits	4
3. IBM.....	5
3.1 Procesadores IBM de 16 bits	5
3.2 Procesadores IBM de 32 bits	5
3.3 Procesadores IBM de 64 bits	5
4. CONCLUSIÓN	6
5. BIBLIOGRAFÍA	6
5. ANEXO	6

1. INTRODUCCIÓN

Los procesadores han experimentado cambios a lo largo del tiempo, transformando su arquitectura para adaptarse a las crecientes demandas tecnológicas. En este documento, se describirán las arquitecturas de los primeros procesadores desarrollados por Intel e IBM.

2. Intel

Esta sección presentará la evolución de la arquitectura de los procesadores Intel, desde sus inicios con 4 bits hasta alcanzar los 64 bits.

2.1 Procesadores Intel de 4 bits

Nempeque Quinchía (2023) explica que el Intel 4004 que constaba de 4 bits, integraba funciones de procesamiento avanzado, almacenamiento y memoria para cálculos aritméticos. El procesador Intel 4004 fue la primera unidad lógica y aritmética que proporcionó capacidades de cálculo a la calculadora Busicom 141-PF, diseñada para uso comercial [1].

La estructura del procesador Intel 4004 incluye 16 registros de uso general, cada uno con una capacidad de 4 bits. Además, el Intel 4004 posee un conjunto único de instrucciones que contiene 46 instrucciones en total [1].

2.2 Procesadores Intel de 8 bits

De acuerdo con Núñez Mori y Obregón Vara (2023), el procesador Intel 8085, con arquitectura de 8 bits, empleaba el modelo de Von Neumann, en el que las instrucciones y los datos se guardan en una misma memoria accesible a través de un solo bus de datos y un bus de direcciones [2].

El procesador Intel 8085 tiene seis registros de propósito general (B, C, D, E, H y L) de 8 bits, que pueden combinarse en pares para formar tres registros de 16 bits (BC, DE y HL). Además, el procesador posee 74 instrucciones codificadas en valores binarios de 8 bits, las cuales se representan en formato hexadecimal para facilitar su interpretación y se conocen como códigos de operación o bytes de instrucción [2].

2.3 Procesadores Intel de 16 bits

Dicho por Jutten Christian y Petropulu Athina (2024), el procesador 8088 tiene una arquitectura interna de 16 bits, pero externamente cuenta con un bus de datos de 8 bits [3].

Los registros del CPU tienen 16 bits e incluyen cuatro registros generales (AX, BX, CX y DX), que pueden dividirse en 8 bits. También cuenta con registros de puntero de instrucciones (IP), pila (SP), buffers de direcciones (MAR) y datos (MBR), registro de instrucciones (IR) y un registro de estado con banderas como Zero, Signo, Carry, Overflow e Interrupt [3].

El procesador Intel 8088 tiene aproximadamente 246 instrucciones codificadas en valores binarios que pueden ocupar entre 1 y 6 bytes. Estas instrucciones suelen mostrarse en formato hexadecimal para simplificar su comprensión y se denominan códigos de operación o bytes de instrucción [3].

2.4 Procesadores Intel de 32 bits

Tal como indican Mathew, Sindhu y Suchithra (2020), el procesador Intel Pentium posee una arquitectura de 32 bits basada en la microarquitectura P5. Además, utiliza el esquema CISC y cuenta con un bus de datos externo de 64 bits [4].

El procesador Pentium incluye registros de propósito general de 32 bits, como EAX, EBX, ECX y EDX. Estos registros pueden dividirse en registros de 16 bits (AX, BX, CX, DX) o en registros de 8 bits (AH, AL, etc.). Además, el procesador Pentium tiene los registros ESI, EDI, EBP y ESP, que están diseñados para trabajar con punteros y la gestión de la pila. En lo que respecta a los registros de segmento, el procesador Pentium integra CS, DS, ES, FS, GS y SS, los cuales tienen un tamaño de 16 bits [4].

El conjunto de instrucciones de un procesador Intel de 16 bits incluye diversas categorías que permiten ejecutar múltiples comandos, tales como la transferencia de datos, operaciones aritméticas, operaciones lógicas, control de flujo, rotaciones y desplazamientos, instrucciones de cadena y gestión de la CPU [4].

2.5 Procesadores Intel de 64 bits

Desde el año 2008, todos los procesadores Intel Core modernos están basados en la arquitectura de 64 bits, conocida como x86-64 o Intel64. Esta característica les permite gestionar más de 4 GB de memoria RAM y ejecutar tanto aplicaciones como sistemas operativos diseñados para 64 bits [5].

Estos procesadores incluyen un conjunto de 16 registros de 64 bits, como RAX, RBX, RCX, RDX, RSI, RDI, RBP, RSP y los registros R8 a R15. Estos registros son compatibles con las versiones anteriores de 32 bits, como EAX o EBX, y amplían la

arquitectura tradicional x86, manteniendo la total compatibilidad con el software de 32 bits gracias al modo de compatibilidad [5].

3. IBM

Esta sección presentará la evolución de la arquitectura de los procesadores IBM, desde sus inicios con 4 bits hasta alcanzar los 64 bits.

3.1 Procesadores IBM de 16 bits

IBM no utilizó procesadores de 4 bits para sus computadoras de propósito general, aunque diseñó procesadores de 8 bits para terminales y controladores. Sin embargo, sus arquitecturas principales ya empleaban procesadores de 16 bits [6].

El procesador IBM PALM (Program All Logic in Microcode) utiliza una arquitectura de 16 bits y fue integrado en la computadora portátil IBM 5100 lanzada en 1975. Este procesador dispone de registros de 8 y 16 bits que gestionan datos y direcciones. Su conjunto de instrucciones incluye operaciones de carga, almacenamiento, aritmética y control de flujo, diseñadas para emular las instrucciones de los mainframes IBM System/370 y System/3 [6].

3.2 Procesadores IBM de 32 bits

IBM desarrolló la línea de procesadores RS/6000, que trabajaba con arquitecturas RISC de 32 bits, para sus estaciones de trabajo y servidores durante la década de los 90. A pesar de esto, muchos de estos equipos continuaron utilizando arquitecturas que soportaban mayores tamaños de memoria [6].

El procesador IBM RS/6000 tiene 32 registros de propósito general de 32 bits o 64 bits, dependiendo del modelo. Además, incluye 32 registros de punto flotante de 64 bits y varios registros especiales que gestionan el control y el flujo de ejecución. Los procesadores RS/6000 suelen contar con un conjunto de instrucciones que varía entre 100 y 150 comandos [6].

3.3 Procesadores IBM de 64 bits

El procesador IBM POWER5 utiliza la arquitectura POWER, basada en un diseño RISC de 64 bits que garantiza alto rendimiento y escalabilidad. Este procesador dispone de 32 registros de propósito general de 64 bits. Su conjunto de instrucciones PowerPC/POWER ISA incluye operaciones de carga, almacenamiento, aritmética, lógica, control de flujo y

gestión de memoria, diseñadas para ejecutar con rapidez y eficiencia en entornos de alto rendimiento [6].

4. CONCLUSIÓN

Los avances en la arquitectura de procesadores de Intel e IBM, desde los modelos de 4 hasta 64 bits, demuestran un claro incremento en su capacidad y complejidad tecnológica.

5. BIBLIOGRAFÍA

- [1] A. Nempeque Quinchía, “Nuevas fronteras de la realidad, nuevas fronteras de los negocios. La antropología de los negocios en los mundos sintéticos,” *Economía Creativa*, no. 18, pp. 133–178, Jul. 2023, doi: 10.46840/ec.2022.18.a5.
- [2] O. Núñez Mori and F. E. Obregón Vara, “El microprocesador Intel 8085 en la educación actual,” *UCV Hacer*, vol. 12, no. 3, pp. 97–110, Aug. 2023, doi: 10.18050/revucvhacer.v12n3a8.
- [3] C. Jutten and A. Petropulu, “Celebrating Technological Breakthroughs and Navigating the Future With Care [From the Editor],” *IEEE Signal Process Mag*, vol. 40, no. 4, pp. 8–11, Jun. 2023, doi: 10.1109/MSP.2023.3266472.
- [4] G. Mathew, S. Sindhu Ramachandran, and S. V.S., “EdgeAI: Diabetic Retinopathy Detection in Intel Architecture,” in *2020 IEEE / ITU International Conference on Artificial Intelligence for Good (AI4G)*, IEEE, Sep. 2020, pp. 75–80. doi: 10.1109/AI4G50087.2020.9311036.
- [5] B. Ryabko and A. Rakitskiy, “Application of the Computer Capacity to the Analysis of Processors Evolution,” *Journal of Circuits, Systems and Computers*, vol. 29, no. 08, p. 2050127, Jun. 2020, doi: 10.1142/S0218126620501273.
- [6] J. E. Moreira *et al.*, “A matrix math facility for Power ISA(TM) processors,” Apr. 2021, [Online]. Available: <http://arxiv.org/abs/2104.03142>

5. ANEXO

https://github.com/Moralito64/Arquitectura_GrupoH/tree/main