

1974 – IBM 5100 (4 bits, ROM y BASIC embebido)

IBM lanzó el **IBM 5100**, un computador portátil con arquitectura basada en un procesador de 4 bits.

El procesador utilizaba un sistema de codificación que manejaba operaciones básicas y direccionamiento.

IBM integró registros internos en el sistema, pero no estaban accesibles directamente al usuario.

El conjunto de instrucciones era limitado y orientado a la ejecución de BASIC embebido.

1979 – IBM System/23 Datamaster (8 bits)

IBM diseñó el **System/23 Datamaster**, cuyo CPU era de 8 bits.

La arquitectura implementaba registros internos de propósito general para procesamiento de datos.

El procesador ejecutaba instrucciones básicas como suma, carga, y comparación con direccionamiento directo.

IBM enfocó esta máquina a aplicaciones de oficina, usando memoria segmentada y registros de control.[1]

1981 – IBM PC con Intel 8088 (16 bits, arquitectura x86)

IBM introdujo el **IBM PC 5150**, basado en el procesador Intel 8088 con arquitectura de 16 bits.

Este procesador tenía 14 registros: 8 de propósito general, 4 segmentados y 2 de puntero/índice.

El conjunto de instrucciones x86 permitía operaciones aritméticas, lógicas y de control de flujo.

IBM estandarizó esta arquitectura como base para los futuros compatibles PC.

1984 – IBM 9370 (32 bits, arquitectura ESA/370)

IBM desarrolló el **IBM 9370**, con arquitectura **ESA/370** de 32 bits, parte de la familia mainframe.

Este procesador contaba con 16 registros de propósito general y registros de control especializados.

La arquitectura admitía instrucciones complejas (CISC), con soporte para direccionamiento extendido.

IBM diseñó este sistema para aplicaciones empresariales críticas de bases de datos y transacciones.

1990 – IBM POWER1 (32 bits, arquitectura RISC)

IBM lanzó el **POWER1**, un procesador RISC de 32 bits de alto rendimiento. El procesador contenía 32 registros de propósito general y 32 registros de coma flotante. IBM diseñó un conjunto de instrucciones reducido, optimizado para ejecución rápida por ciclo. La arquitectura RISC simplificó el diseño de hardware y mejoró la eficiencia de procesamiento.

1997 – IBM PowerPC 750 (32 bits, arquitectura PowerPC)

IBM colaboró con Apple y Motorola para crear el **PowerPC 750**, un procesador RISC de 32 bits. El procesador integraba registros GPR (General Purpose Registers) y FPR (Floating Point Registers). El conjunto de instrucciones era RISC, con enfoque en computación gráfica y científica. IBM usó esta arquitectura en servidores y estaciones de trabajo de alto rendimiento.

2001 – IBM z900 (64 bits, arquitectura z/Architecture)

IBM introdujo el **z900**, primer mainframe con arquitectura de 64 bits, llamada **z/Architecture**. Este procesador incluía 16 registros GPR de 64 bits, registros flotantes y registros de control extendidos. El conjunto de instrucciones combinaba compatibilidad CISC con capacidades de direccionamiento extendido. IBM diseñó esta arquitectura para ejecutar múltiples sistemas operativos y cargas de trabajo críticas.

2004 – IBM POWER5 (64 bits, arquitectura POWER)

IBM presentó el **POWER5**, un procesador RISC de 64 bits con soporte multinúcleo y multihilo. Este CPU ofrecía 64 registros de propósito general y soporte para instrucciones SIMD (vectoriales). El conjunto de instrucciones permitía operaciones vectoriales, enteras, flotantes y de control. IBM orientó el POWER5 a servidores de alto rendimiento en entornos empresariales y científicos.

2010 – IBM zEnterprise (64 bits, arquitectura z/EC12)

IBM lanzó el **zEnterprise**, que incorporaba la arquitectura z/EC12 de 64 bits para mainframes.

El procesador contaba con registros extendidos de propósito general y registros de vectorización.

IBM implementó un conjunto de instrucciones híbrido: CISC, vectorial y criptoacelerado.

El diseño permitió ejecutar grandes volúmenes de datos en entornos financieros y de seguridad.

2017 – IBM POWER9 (64 bits, arquitectura POWER ISA v3.0)

IBM desarrolló el **POWER9**, procesador de 64 bits con arquitectura **POWER ISA v3.0**.

Este procesador ofrecía hasta 64 registros GPR de 64 bits y registros vectoriales VSX.

El conjunto de instrucciones incluía soporte para inteligencia artificial, criptografía y alto paralelismo.

IBM usó POWER9 en supercomputadoras como Summit y en servidores de inteligencia empresarial.

2021 – IBM z16 (64 bits, arquitectura z/Architecture mejorada)

IBM anunció el **z16**, mainframe con capacidades avanzadas en IA y criptografía cuántica segura.

El procesador integraba más de 100 registros incluyendo GPR, FPR, y registros vectoriales.

El set de instrucciones soportaba ejecución paralela, vectorización y análisis de IA en tiempo real.

IBM enfocó esta plataforma en seguridad, resiliencia empresarial y procesamiento a escala.[2]

- [1] Timothy Prickett Morgan, "The next platform," IBM Brings an architecture gun to a chip knife fight.
- [2] I. Corporation, "IBMr z/Architecture Principles of Operation."