

基于爱德万机台的 DRAM 内存颗粒的 ATE 测试与编程

作者：朱工

微信：lahmyyc638

介于目前市面上，对于 DRAM 内存颗粒的 ATE 测试与编程，没有系统性的书籍可以参考。所以，编写此书，本书是专门针对 DRAM 内存颗粒的 ATE 测试与爱德万 ATE 机台的 ATL 编程学习而来撰写的，由浅入深，循序渐进，带领读者进入 DRAM 内存 ATE 测试的行业，最终可以熟练的编写符合 DRAM 测试要求的 ATL 代码。

目录

电子书更新说明	12
第 5 章 DDR 内存故障类型	13
5.1 静态 RAM 故障模型	14
5.1.1 地址解码故障(Address-Decoder Fault (AF))	14
5.1.2 固定故障 Stuck-At Fault (SAF)	15
5.1.3 转换故障(Transition Fault (TF))	17
5.1.4 桥接故障(Bridging Fault (BF))	18
5.1.5 开路故障(Stuck-Open Fault (SOF))	19
5.1.6 相邻图形敏感故障(Neighborhood Pattern Sensitive Fault (NPSF))	20
5.1.7 耦合故障(Coupling Fault (CF))	20
5.1.7.1 状态耦合故障(State Coupling Fault (CFst))	20
5.1.7.2 翻转耦合故障(Inversion Coupling Fault (CFin))	21
5.1.7.3 幂耦合故障(Idempotent Coupling Fault (CFid))	21
5.2 动态 RAM 故障模型	22
5.2.1 恢复故障(Recovery Fault (RF))	22
5.2.2 干扰故障(Disturb Fault (DF))	22
5.2.3 数据保留故障(Data Retention Fault (DRF))	22
第 6 章 DDR 内存测试算法	23
6.1 0-1 算法	24

6.2 棋盘算法(Checkerboard algorithm).....	25
6.3 跳图算法(Gallop Algorithm)	26
6.4 步进算法(Walking Pattern Algorithm).....	28
6.5 平移跳跃算法(Sliding Galloping Algorithm)	28
6.6 蝶形算法(Butterfly Algorithm)	29
6.7 移动反演算法(Moving Inversions Algorithm).....	31
6.8 邻域干扰算法(Surround Disturb Algorithm).....	32
6.9 行进算法(March Algorithm)	34
6.9.1 March 5n 算法	34
6.9.2 March 5n+ 算法	34
6.9.3 March Checkerboard 算法	36
6.9.4 MATS 算法	39
6.9.5 MATS+ 算法	39
6.9.6 MATS++ 算法	40
6.9.7 March X 算法	40
6.9.8 March Y 算法	41
6.9.9 March A 算法	41
6.9.10 March B 算法	42
6.9.11 March C 算法	43

6.9.12 March C- 算法	43
6.9.13 March C+ 算法	43
6.9.14 March SS 算法	44
6.9.15 March TBA 算法	45
6.9.16 March TB 算法	45
6.9.17 March-CW	45
6.9.18 March C-Rndom Number 算法	46
6.9.19 March C-Checkerboard 算法	46
6.9.20 SUMMARY	47
6.9.21 March-GS	48
6.9.22 March-M	48
6.9.23 March-U	48
6.9.24 March Test Summary	48
6.10 随机数算法(Random Number Algorithm)	49
6.11 移动反演-随机数算法(Moving Inversions, random pattern Algorithm)	50
6.12、MemTest86 内存测试算法的介绍	51
Test 0 [Address test, walking ones, no cache]	53
Test 1 [Address test, own address, 1 cpu]	57
Test 3 [Moving inversions, ones&zeros, Parallel]	60

Test 4 [Moving inversions, 8 bit pattern]	68
Test 5 [Moving inversions, random pattern]	69
Test 6 [Block move, 64 moves].....	71
Test 7 [Moving inversions, 32 bit pattern]	84
Test 8 [Random number sequence].....	91
Test 9 [Modulo 20, Random pattern]	97
Test 10 [Bit fade test, 2 patterns]	109
Test 11 [Random number sequence, 64-bit]	111
Test 12 [Random number sequence, 128-bit].....	116
Test 13 [Hammer Test]	122
Test 14 [DMA Test].....	133
6.13、其他内存测试算法	134
第 7 章 DDR 内存颗粒测试.....	136
7.1 DDR 颗粒的分类.....	137
7.1.1 DRAM 晶圆的制造流程.....	137
7.1.2 晶圆的封测	139
7.1.3 不同级别 DRAM 内存颗粒的去向	146
7.1.4 如何识别原片、白片、黑片	150
7.2 DDR 颗粒的 SLT 测试.....	156

7.2.1 ARM 平台的测试	159
7.2.2 X86 平台的测试	162
7.3 DDR 颗粒的 ATE 测试	165
7.3.1 ATE 测试的概念	165
7.3.2 ATE 测试的流程	167
7.3.2.1 CP 测试	167
7.3.2.2 FT 测试	169
7.3.2.3 Burn-in 老化测试	171
7.3.3 DRAM 内存颗粒的 ATE 测试	173
7.3.4 ATE 常见硬件介绍	175
测试负载板(Load Board)	175
IC Socket	178
change kit	179
Hot Plate	179
Tray 盘	180
ProbeCard	181
分选机 (Handler)	183
探针台 (Prober)	185
7.3.5 KTI ATE 机台	186
7.3.6 爱德方(Advantest)ATE 机台	192
7.3.2.1 T5833	194
7.3.2.2 T5503HS2	199
7.3.2.3 H5620ES	200
7.3.2.4 T5835	205
7.3.2.5 T5503HS2	207
7.3.6 泰瑞达(Teradyne) ATE 机台	208
7.4 DC 直流测试原理	212
7.4.1 概述	212

7.4.2 PMU (精密测量单元)	216
7.4.3 管脚电路.....	222
7.4.4 测试开发基本规则	227
7.5 基于 PMU 的开短路测试.....	228
7.5.1 测试目的.....	228
7.5.2 测试办法.....	229
7.6 DC 参数测试.....	233
7.6.1 基本术语.....	233
7.6.2 Program Flow.....	235
7.6.3 DC 测试与隐藏电阻	238
7.6.4 VOH/IOH.....	239
7.6.5 VOL/IOL.....	244
7.6.6 Gross IDD.....	249
7.6.7 Static IDD.....	254
7.6.8 IDDQ & Dynamic IDD	258
7.6.9 入电流 (IIL/IIH) 测试.....	262
7.6.10 Resistive Input & Output Fanout(输入结构—高阻/上拉/下拉)	272
7.6.11 High Impedance Currents, IOZH/IOZL(高阻电流).....	276
7.6.12 IOS test(输出短路电流测试).....	282

7.7 功能测试	288
7.7.1 测试周期与输入数据	288
7.7.2 输入信号格式	289
7.7.3 输出数据	293
7.7.4 Output Loading for AC Test(AC 测试的输出负载)	299
7.7.5 Vector Data(向量数据)	301
7.7.6 Functional Specifications(功能测试参数定义)	303
7.7.7 Gross Functional Test and Equation Based Timing	305
7.7.8 Functionally Testing a Device	308
7.7.9 O/S Test	317
7.7.10 VIL/VIH Test	324
7.7.11 VOL/IOL VOH/IOH Test(1)	327
7.7.12 VOL/IOL VOH/IOH Test(2)	331
7.7.13 Z-state Test(1)	334
7.7.14 Z-state Test (2)	336
7.8 AC 参数测试	338
7.8.1 测试类型	338
7.8.2 标准 AC 参数(1)	341
7.8.3 标准 AC 参数(2)	346

7.8.4 静态 RAM 的 AC 参数.....	352
7.8.5 创建功能时序.....	356
7.9 波形生成原理	361
7.9.1 半导体测试系统.....	363
7.9.2 逻辑测试机 (SoC)	364
7.9.3 电源 (DPS、 PMU、 SMU)	366
7.9.4 数字通道 (Digital)	368
7.9.5 其他测试机 (显示、 RF、 功率器件)	370
7.9.6 存储类 IC 测试系统.....	371
7.10 FutureSuite OS	372
7.11 ATL 编程概述.....	374
7.12 T55xx 系列 ATE 机台的程序框架.....	374
Socket Program 程序分析.....	376
Pattern Program 程序分析.....	376
Scramble program 程序分析.....	377
Main Program 程序分析.....	377
7.13 ATL 程序编译.....	382
7.14 DRAM 晶圆测试的 ATL 编程	382
7.15 DRAM 封装测试的 ATL 编程	382

7.16 基于 T5833 的 LPDDR4X 颗粒测试的 ATL 代码分析	382
7.17 基于 T5503 的 LPDDR5X 颗粒测试的 ATL 代码分析	382
7.18 DC 测试编程详解	382
7.18.1 O/S 例程学习	382
7.18.2 FutureSuite OS 的 UI 操作学习	382
7.18.3 IIL/IIH 测试程序的编写	382
7.19 Pattern 测试编程详解	383
7.19.1 T55XX 测试机台的硬件架构	383
7.19.2 UID Test Flow	383
7.20 SNN-T5830 开源项目代码分析	384
1 ATLxC-guidance/	385
2 src/	385
3 mnist/	387
4 SNNPRO.pro	388
5 SNNPRO.asc	388
6 SNNSOC.soc	388
7 test_load_config.asc	388
8 test_load_mnist.asc	388
9 test_start_train.asc	388

10 SNN_lib.so, SNN_lib_tesim.so	388
11. compile.sh, makefile, makefile_tesim	389
第 9 章 DDR SDRAM 内存颗粒故障分析	392
9.1 漏电流与寄生电容	392
9.2 Trfc Setting Error	398
9.3 MR2 Setting Error	400
9.4 illegal CKE(power up)	401
9.5 ODT Setting Issue	404
9.6 Data Strobe Issue	404
9.7 DRAM 数据保留失效案例	406
9.8 Rowhammer 攻击失效案例	407