

توضیحات مربوط به طراحی کلی کامپیوتر

در این پروژه در مرحله اول Design کامپیوتر طراحی شده است که در آن با استفاده از منطق اصلی و اصول کامپوینر Risc_V یک کامپیوتر جدید طراحی شده شامل مالتیپلکسر های مختلف رجیست های عام منظوره و رم و تعدادی رجیستر خاص منظوره به انتخاب خودمون هست

ما در این طراحی تلاش کرده ایم که کامپیوتر از اصول Risc_V پیروی کند و در کنار آن با استفاده از یک باس کلی عملیات ها انجام شود

قطعا میتوانستیم با جدا کردن و وصل کردن قسمت های مختلف به همدیگر در نهایت کلاک سیستم را پایین بیاوریم و آن را بهینه کنیم اما به دلیل اینکه در صورت پروژه بیان شده برای راحتی عملکرد از یک باس مشترک استفاده میشود ما تا جایی که منطقی بود سیستم ها را جدا کردیم و در نهایت از یک باس مشترک استفاده شده است

در این طراحی ما 2 رجیست هم برای IO در نظر گرفتیم که در این پروژه استفاده نمیشه کرد ولی ما به صورت نمادین در شماتیک پروژه آن را قرار دادیم تا کامپیوتر ما کامل باشد.

پس از طراحی شماتیک کلی با دستیاران آموشی بحث و گفت و گو انجام دادیم و مشکلات کوچک و جزئی آن را حل کردیم و سعی کردیم آن را بهینه کنیم تا ورژن نهایی بدست آمد که در عکسی در همین پوشه قابل مشاهده است.

البته در قالب نکته ای بیان کنم که در طراحی شماتیک این کامپیوتر ما قطعا وارد جزئیات زیاد مانند پایه های رجیستر و ساختار داخلی ALU نشدیم چرا که در صورت پروژه بیان شده بود مهم بلوک های اصلی و ساختار منطقی کامپیوتر هستش نه جزئیات دقیق سیستم.

در مرحله بعدی با استفاده از منطق کامپیوتر خودمون شروع به نوشتن RTL کردیم که در این کار سعی کردیم به بهینه ترین حالتی که میتوانیم برای هر دستور RTL آن را بنویسیم تا در نهایت کلاک کلی سیستم پایین بیاید و کامپیوتر ما بهینه باشد البته لازم به ذکر است در طراحی RTL ها زمانی که در کد شبیه ساز در حال پیاده سازی منطقی آن بودم ایده هایی به ذهنمان رسید تا RTL ها منطقی تر کنیم

به طور خلاصه بیان کنم که در نهایت RTL ها هم با مشورت و تایید دستیاران آموزشی به آخرین ورژن خود رسید و آماده شد که در همین پوشه قابل مشاهده است.

در آخرین مورد بیان کنم که با استفاده از تلاش های زیاد برای بهینه ترین حالت ممکن که میتوانستیم بنویسیم به نهایتا 5 کلاک برای یک دستور دست پیدا کردیم.