

计算机学院本科生 2021—2022 学年第 2 学期计算机组成原理课程期末考试试卷（A 卷）

专业： 年级： 学号： 姓名： 成绩：

草 稿 区

得 分

一、单项选择题（本题共 40 分，每小题 2 分）

- 1.以下不属于计算机系统设计时需要考虑的八大思想之一的是()。
- A. 基于摩尔定律的前瞻式设计
- B. 加速大概率事件
- C. 重点进行支持脚本语言的设计
- D. 使用抽象简化设计
2. 以下与计算机系统性能相关的描述错误的是()。
- A. 消逝时间（Elapsed time）包含操作系统的调度时间
- B. CPU 时间不包含 I/O 访问时间
- C. 计算机系统性能与指令集架构无关
- D. 计算机系统性能与计算机时钟频率相关
3. 在 CPU 的发展路径中出现了功率墙（Power Wall）的现象，在 COMS IC 设计技术中与此现象无关的因素为()。
- A. 指令执行效率 B. 驱动电压 C. 工作频率 D. 电容负载
4. 以下不属于 RISC 指令集的是()。
- A. MIPS 指令集 B. x86 指令集 C. RISC-V 指令集 D. PowerPC 指令集

5.以下描述中()不属于 MIPS 指令集设计时需要考虑的原则。

- A. 简单源于规整
- B. 越小越快
- C. 加速大规律事件
- D. 坚持设计原则不妥协

6. 以下描述中不属于 MIPS 指令集寻址方式的是()。

- A. 立即寻址
- B. 相对基址变址寻址
- C. PC 相对寻址
- D.基址寻址

7.以下关于子函数调用中基本块（Basic Block）部分描述错误的是()。

- A. 连续一段指令不含任何分支
- B. 编译器来负责划分
- C. 有利于未来 CPU 运行时对其并行化处理
- D. 仅调用自身的嵌套递归函数可以认为是基本块

8. 负责将程序运行空间与目标机器地址关联的是()。

- A. 链接程序
- B.汇编程序
- C. 语法检查工具
- D.文本编辑器

9. 关于加法器设计和优化方面描述正确的是()。

- A. 超前进位加法器为了降低成本可以采用分组进位的方式改良
- B. 串行进位加法器主要的弊端在于功率过大
- C. 超前进位加法器的思想可以直接用于乘、除法器的优化
- D. 加法器支持的数据长度与将其改造为超前进位加法器的成本无关。

10. 以下概念或术语不属于 IEEE 754 标准描述中的是()。

- A. 负零
- B. 动态链接
- C. 单精度
- D.隐藏位

11. 以下关于计算机中浮点数运算描述正确的是()。

- A. 浮点数计算的精度问题在各种工程计算中都不重要
- B. 开发软件系统时，直接调用编程语言中默认的浮点数运算库即可保证计算结果准确
- C. 浮点数的计算顺序有可能影响计算结果，所以在并行化处理时要分外小心
- D. MIPS 指令集要求整数运算部件必须支持浮点数运算的复用

12.关于多级流水线阻塞问题,下列说法正确的是()。

- A. 将指令和数据存储器分开可以有效解决控制相关阻塞
- B. 旁路法可以有效地解决结构相关阻塞
- C. 数据相关阻塞问题产生原因之一是完成寄存器回写之前,该数据被其他指令使用
- D. 静态分支预测可以完美解决各种控制相关阻塞

13.由 CPU 内部发起,并且经常用于处理溢出、未定义操作码等系统事件的机制是 ()。

- A. 异常
- B. 套接字(Socket)
- C. I/O 请求
- D. 中断

14.以下不属于流水线优化技术或者方法的是()。

- A. 超流水
- B. 超标量
- C. 超长指令字
- D. 超高速总线

15. 已知欲发射的信息为(左边低位)为 0011,求按奇原则配置接收到的汉明码()。

- A. 01011011
- B. 0101011
- C. 10000011
- D. 10010011

16. 某个 2000 人规模的企业,需要建立一个存储系统来保存各种内部业务数据,这些数据不但极为重要而且要被经常高速读取和改写,所以你会选择()作为储存系统的组织方式。

- A. 光盘塔
- B. RAID 1
- C. RAID 1+0
- D. 磁带库

17.下列关于存储器层次的描述中,正确的是()。

- A. Cache 机制只能运用于 CPU 和主存储器之间
- B. 多级 Cache 系统中,每一层级都必须采用不同的相联结构
- C. 多级 Cache 中越接近 CPU 的部分速度越快,体积越小
- D. 在存储器层次中,组相联的方式永远是最好用的结构

18.某 Cache 有 4 个块, CPU 依次访问的主存块号分别为 4, 6, 12, 4, 8, 14, 4, 6, 4, 11;
当采用全相联结构结合 FIFO 算法时,该 Cache 命中率为()。

- A. 20%
- B. 30%
- C. 40%
- D. 50%

19.下列关于虚拟存储器说法正确的是()。

- A、虚拟存储器完全由硬件管理
- B、虚拟存储器中没有体现局部性访问原理的设计
- C、虚拟存储器中发生缺页 (Page Fault) 的代价可达百万级 Cycles
- D、虚拟存储器中通常采用直相联的模式实现虚拟页面到物理页面的映射

20. 关于 TLB (Translation Look-aside Buffer) 下列说法错误的是()。

- A、TLB 是基于程序访问局部性原理的设计
- B、TLB 通常由硬件构成
- C、TLB 缺失可以由软件或硬件进行处理
- D、TLB 一般放置在主存储器中

得分

21. (本题共 15 分)

将下面的 c 代码翻译为 MIPS 汇编代码, 并对关键指令进行注释说明。假设 a、b、i、j 分别存放在 \$s0、\$s1、\$t0、\$t1 中。另外假设寄存器 \$s2 中存放着数组 D 的基地址。

```
for(i = 0; i < a; i++)  
{  
    for(j = 0; j < b; j++)  
        {D[4 * j] = i + j;  
        }  
}
```

得分

22. (本题共 15 分) 本题中的问题涉及下面的 MIPS 代码片段:

```
sw r16,12(r6)
```

```
lw r16,8(r6)
```

```
sw r16,6(r6)
```

```
lw r16,4(r6)
```

```
beq r5,r4,Label # Assume5!=r4
```

```
add r5,r1,r4
```

```
slt r5,r15,r4
```

假定每个流水级的延迟如下: IF=210 ps, ID= 340ps, EX= 150 ps, MEM= 240 ps, WB= 200 ps

假设所有的分支都被正确预测(控制冒险完全被消除)且没有使用延迟时间槽,并且只有一个存储器(既存指令又存数据)。

如果一个时钟周期内同时取指和取数据就会发生结构冒险。为保证前进,该冒险必须始终以有利于取数指令的方式解决。

(1) 该指令序列在仅有一个存储器的五级流水线中执行的总时间是多少?

(2) 我们知道插入 `nop` 指令可以消除数据冒险,可以用同样的方法消除这里的结构冒险吗?为什么?

得分

23. (本题共 15 分) Cache 为处理器提供了一个高性能的存储器层次结构，因此十分重要。

下面是一个 32 位存储器地址引用的序列，给出的是字地址：3,180,43,2,191,88,190。

已知一个直接映射的 cache，有 8 个块，每块大小为 2 个字。

- (1) 对于每次访问，请参考下表写出访问的二进制地址、标记位以及索引位 (Cache 块号)。
- (2) 假设 cache 最开始为空，那么请列出每次访问是命中还是缺失。
- (3) 请试写出一个后续访问地址序列 (4-6 个字地址)，该序列的访问会导致 Cache 访问出现类似“Cache 颠簸 (Cache thrashing)”的情况，即在 Cache 内反复移入和移出。

字地址	二进制地址	索引	标记	Hit/Miss
3				
180				
43				
2				
191				
88				
190				

得 分

24. (本题 15 分)

7 月 25 日 10 时 03 分，神舟十四号飞行乘组成功开启问天实验舱舱门，顺利进入问天实验舱。几代中国航天人、千千万万中国人梦想中的“天宫画卷”正在缓缓拉开帷幕。问天实验舱的舱体总长 17.9 米，直径 4.2 米，发射重量达 23 吨，“体型”大致相当于一节地铁车厢，是全世界现役在轨最重的单舱主动飞行器。

这样一台太空实验舱设备显然离不开专用计算机系统的配合，请回答下述问题：

- (1) 如果你作为问天实验舱专用计算机系统设计总师，请给出该系统区别于普通计算机系统 1 个的特点，并简要分析原因；
- (2) 结合你给出的特点在系统设计八大思想中任选其 2，简述如何在问天实验舱计算机系统中运用该思想。