

به نام خدا

علی بهاری

مهدی جهانی

در این بخش از آزمایش ما از بلوک‌های C1 و S2 که در صورت پروژه تعریف شده بودند استفاده کردیم. برای پیاده‌سازی رجیستر تک‌بیتی از بلوک S2 استفاده کرده و برای مالتی‌پلکسر ۲ به ۱ از بلوک C1 استفاده کردیم. همان‌طور که می‌دانید هر بلوک S2 مساحت ۱۵ را اشغال کرده و هر بلوک C1 نیز مساحت ۷ را اشغال می‌کند.

با توجه به نوع پیاده‌سازی مساحتی که هر Gate اشغال می‌کند به صورت زیر است:

$$\text{MUX2to1} = 1 * C1$$

$$\text{OR_gate} = 1 * C1$$

$$\text{AND_gate} = 1 * C1$$

$$\text{INV_gate} = 1 * C1$$

$$\text{XOR_gate} = 2 * C1$$

$$\text{NAND_gate} = 2 * C1$$

$$\text{Shift} = 13 * C1$$

حال با توجه به مساحت هر گیت، مساحت المان‌های پیشرفته‌تر در مدار به صورت زیر است:

$$\text{Full_Adder} = 7 * C1$$

$$\text{8bit_Adder} = 8 * \text{Full_Adder} = 56 * C1$$

$$\text{Multiplier} = 10 * \text{AND_gate} + 1 * \text{NAND_gate} + 1 * \text{XOR_gate} + 2 * \text{INV_gate}$$

$$+ 2 * \text{OR_gate} = (10 + 2 + 2 + 2 + 2) * C1 = 18 * C1$$

$$\text{Reg1} = 1 * S2$$

$$\text{Reg3} = 3 * \text{Reg1} = 3 * S2$$

$$\text{Reg4} = 4 * S2$$

$$\text{Reg8} = 8 * S2$$

در نهایت برای کنترلر خواهیم داشت:

$$\begin{aligned} \text{Controller} &= 3 * \text{INV_gate} + 14 * \text{AND_gate} + 5 * \text{OR_gate} + 1 * \text{Reg3} = (3 + \\ &14 + 5) * C1 + 3 * S2 = 22 * C1 + 3 * S2 \end{aligned}$$

و برای مسیرداده نیز خواهیم داشت:

$$\begin{aligned} \text{Data_path} &= 2 * \text{Reg4} + 4 * \text{MUX2to1} + 1 * \text{Multiplier} + 1 * \text{Shift} + 1 * \\ &8\text{bit_Adder} + 1 * \text{Reg8} = 8 * S2 + 4 * C1 + 18 * C1 + 13 * C1 + 56 * C1 + 8 * \\ &S2 = 16 * S2 + 91 * C1 \end{aligned}$$

و در کل برای مدار هزینه‌ی زیر را خواهیم داشت:

$$\text{Circuit} = \text{Controller} + \text{Data_path} = 19 * S2 + 113 * C1 = 19*15 + 113*7 = 1076$$