Университет ИТМО

Факультет программной инженерии и компьютерной техники

Кафедра вычислительной техники

Системы ввода-вывода и периферийные устройства Лабораторная работа №2

Выполнили:

Милосердов А. О.

Калугин Ф. И.

Группа Р3410

Преподаватель:

Быковский С. В.

Санкт-Петербург 2017 г.

Содержание

1	сания работы	2				
2	Описание фрагментов модели					
	2.1	Регистровая карта	2			
	2.2	Контроллер дискретного ввода-вывода	2			
	2.3	Контроллер ввода-вывода периферийного интерфейса	3			
	2.4	Коммутатор шины	5			
	2.5	Периферийное устройство	6			
	2.6	Программное обеспечение	8			
3	3 Временные диаграммы					
4	Отладочный вывод					

1. Описания работы

В данной работе разрабатывается высокоуровневая модель простой микропроцессорной системы с периферийным устройством. В состав модели входят:

- упрощенное описание аппаратного обеспечения микропроцессорной системы;
- упрощенное описание периферийного устройства;
- прототип программного обеспечения для микропроцессора.

В качестве периферийного устройства используется PmodJSTK. Поддерживается запись в устройство и чтение.

Чтение происходит 5 байтными кусками:

- 1. первый байт, отправленный устройством, содержит 8 младших бит координаты X и первый принятый байт интерпретируется как значения светодиодов на плате PmodJSTK;
- 2. второй байт, отправленный устройством, содержит 2 старших бита координаты X;
- 3. третий байт, отправленный устройством, содержит 8 младших бит координаты Y;
- 4. четвертый байт, отправленный устройством, содержит 2 старших бита координаты Y;
- 5. пятый байт, отправленный устройством, содержит информацию о нажатых кнопках устройства.

2. Описание фрагментов модели

2.1. Регистровая карта

Таблица 1: Регистровая карта системы

Устройство	Адрес	Название	Биты	Назначение
дискретный контроллер	0×40000004	DD_IN	[15:0]	установка состояния светодиодов
дискретный контроллер	0×40000008	DD_OUT	[15:0]	чтение состояния переключателей
периферийный контроллер	0×40001000	SA_ST	[0]	начало обмена с периферийным устройством
периферийный контроллер	0x40001004	SA_SS	[0]	управление сигналом Slave Select
периферийный контроллер	0x40001008	SA_RE	[0]	сигнал состояния периферийного контроллера
периферийный контроллер	0x40001012	SA_DA	[7:0]	полученные данные с периферийного устройства

2.2. Контроллер дискретного ввода-вывода

Листинг 1: Объявление контроллера

```
1  /*
2  Digital controller for switches and leds control for Nexys4 DDR board.
3  */
4
5  #pragma once
6  #include "systemc.h"
7
8  // Register map of bus slave
9  #define DIN_DOUT_IN_REG  0x00000004
10  #define DIN DOUT OUT REG  0x00000008
```

```
11
   SC_MODULE( din_dout ) {
12
     sc_in<bool> hclk_i;
13
     sc_in<bool> n_hreset_i;
14
     sc_in<sc_uint<32> > haddr_bi;
     sc_in<sc_uint<32> > hwdata_bi;
     sc out<sc uint<32> > hrdata bo { "hrdata bo" };
     sc_in<bool> hwrite_i { "hwrite_i" };
     sc_in<bool> hsel_i { "hsel_i" };
19
     sc_in<sc_uint<16> > switches { "switches" };
21
     sc_inout<sc_uint<16> > leds { "leds" };
22
     SC_CTOR( din_dout ) {
       SC METHOD( bus slave );
25
       sensitive << hclk_i.pos( ) << n_hreset_i.neg( );</pre>
     }
27
     void set base address( sc uint<32> base addr ) {
       this->base_addr = base_addr;
31
   private:
     sc_uint<32> base_addr;
34
     void bus_slave( );
     sc_uint<32> execute_read( sc_uint<16> addr );
     void execute_write( sc_uint<16> addr, sc_uint<32> data );
   };
40
```

2.3. Контроллер ввода-вывода периферийного интерфейса

Листинг 2: Объявление контроллера

```
/*
     Controller to connect SPI slave device to AMBA AHB bus
   */
   #pragma once
   #include "systemc.h"
   #include "spi.h"
   // Register map
   #define SPI_AHB_START
                              0x00000000 // Write-only
   #define SPI_AHB_SS
                              0x00000004
   #define SPI_AHB_READY
                              0x00000008 // Read-only
   #define SPI_AHB_DATA
                              0x00000012 // Read-only
13
   SC_MODULE( spi_ahb ) {
16
     // SPI master to connect to peripheral device
     spi_m* spi;
18
     sc_in<bool> clk { "clk" };
21
```

```
sc_out<bool> start { "start" };
22
     sc out<bool> busy { "busy" };
23
24
     // SPI wires (for slave connection)
     sc_in<bool> miso { "miso" };
     sc_out<bool> mosi { "mosi" }, sclk { "sclk" }, ss { "ss" }, rst { "rst" };
27
     sc_out<sc_uint<SPI_BIT_CAP> > data_out { "data_out" };
     sc_inout<sc_uint<SPI_BIT_CAP> > data_in { "data_in" };
30
31
     // AMBA AHB compliant ports to connect to AHB bus
32
     sc_in<bool> hwrite { "hwrite" }, hsel { "hsel" };
33
     sc_inout<bool> n_hreset { "n_hreset" }; // To send it to SPI rst ports
     sc_in<sc_uint<32> > haddr { "haddr" };
36
     sc_in<sc_uint<32> > hwdata { "hwdata" };
     sc_out<sc_uint<32> > hrdata { "hrdata" };
     sc uint<1> ready; // Indicates that SPI transaction is finished
     sc_uint<32> buf_data;
42
     sc_uint<32> buf_rdata;
43
     sc_uint<32> buf_wdata;
44
     sc_uint<32> buf_addr;
45
     enum {
       SPI AHB IDLE,
       SPI_AHB_READ_START,
       SPI_AHB_READ_DONE,
       SPI AHB WRITE START,
51
       SPI_AHB_WRITE_DONE
     } fsm_state;
53
54
     void fsm( );
     void read( sc_uint<12> addr );
     void write( sc_uint<12> addr );
57
     SC_CTOR( spi_ahb ) {
59
       fsm_state = SPI_AHB_IDLE;
60
       spi = new spi_m( "SPI_AHB_MASTER" );
62
        spi->clk( clk );
63
       spi->miso( miso );
       spi->mosi( mosi );
       spi->start( start );
       spi->sclk( sclk );
       spi->ss( ss );
       spi->rst( rst );
       spi->busy( busy );
       spi->data_out( data_out );
        spi->data_in( data_in );
72
       SC_METHOD( fsm );
74
        sensitive << clk.pos( )</pre>
75
                  << n_hreset.neg( )
                  << busy.neg( )
```

```
78 << haddr;
79 }
80 
81 };
```

2.4. Коммутатор шины

Листинг 3: Объявление коммутатора

```
AMBA AHB bus controller.
   #pragma once
   #include "systemc.h"
   #define AMBA_DEV_CNT dev_cnt
   // How many devices are interconnected by AHB bus
   const char dev_cnt = 3;
   // How many bits are for device address and how many for inner address of device
   const char dev_inner_addr_size = 12;
   const char dev_dev_addr_size
                                   = 20;
   // Device memory start address and mask for inner address
   const uint32_t dev_addr_start
                                    = 0 \times 400000000;
   const uint32_t dev_inner_addr_mask = 0xFFFFFFFF >> dev_dev_addr_size;
19
  // Device memory map
   // For example
   // device 0 memory will be 0x40000000 -- 0x40000FFF,
   // device 1 0x40001000 -- 0x40001FFF and so on
   struct dev addr map t {
     uint32_t index; // Device index
                       // Device memory base address
     uint32_t base;
     uint32 t end;
                       // Device memory end address
     uint32_t prefix; // Device memory prefix (e.g. first 20 bits )
   };
   // Devices on the bus
   static dev_addr_map_t *devs = new dev_addr_map_t[dev_cnt];
   SC_MODULE( bus_ahb ) {
     // AHB ports
                     hclk, n_hreset;
     sc_in<bool>
     sc_inout<bool> hwrite;
     sc_out<bool>
                     hsel[ dev_cnt ];
                                          { "haddr" };
     sc_inout<sc_uint<32> > haddr
41
     sc_out<sc_uint<32> >
                             hwdata
                                          { "hwdata" };
42
     sc_out<sc_uint<32> >
                             hrdata_out { "hrdata_out" };
     sc_in<sc_uint<32> >
                             hrdata_in[ dev_cnt ];
44
45
     // Address buffer
     sc_uint<dev_dev_addr_size+dev_inner_addr_size> buf_haddr;
```

```
// Address index buffer to select HRDATAx line
     uint32_t buf_index;
50
     // Transaction FSM states
     enum {
       AHB IDLE,
       AHB_READ_ADR,
       AHB_READ_DATA,
       AHB_WRITE_ADR,
       AHB_WRITE_DATA
     } bus_state;
     SC_CTOR( bus_ahb ): hclk( "hclk" ), hwrite( "hwrite" ) {
       init dev( );
       buf_index = 0;
       buf_haddr = 0;
       bus_state = AHB_IDLE;
       SC_METHOD( hrdata_multiplexer );
       for( int i = 0; i < AMBA_DEV_CNT; i++ ) sensitive << hrdata_in[i];</pre>
       SC_METHOD( fsm );
       sensitive << hclk.pos( ) << n_hreset.neg( );</pre>
       SC_METHOD( dev_select );
       sensitive << haddr;</pre>
     }
     // Main transaction loop
     void fsm( );
   private:
     void init_dev( ); // Register devices on the bus
     void dev_select( ); // Select slave device (decoder)
     void reset_hsel( ); // Reset device select lines
     void amba_idle( ); // Start read/write transaction from idle state
     void hrdata_multiplexer( );
   };
```

Для расширения шины необходимо переопределить dev_cnt и коммутатор шины зарегистрирует новые устройства и создаст необходимые линии HRDATA и HSEL.

2.5. Периферийное устройство

Листинг 4: Объявление устройства

```
X and Y are 10 bit values, buttons info is in a fifth byte
       First input byte is interpreted as leds statuses
10
   #pragma once
11
   #include <systemc.h>
   #include "spi.h"
14
   SC_MODULE( pmodjstk ) {
16
17
     spi_s* spi;
19
     sc_in<bool> clk, sclk, mosi, rst, ss;
     sc_out<bool> miso, busy;
21
22
     sc_out<sc_uint<SPI_BIT_CAP> > data_in;
     sc_inout<sc_uint<SPI_BIT_CAP> > data_out { "data_out" };
24
     sc_uint<8> counter;
26
     // last 8 bits of X
     sc_uint<8> x_1;
     // first 2 bits of X
31
     sc_uint<8> x_2;
33
     // last 8 bits of Y
34
     sc_uint<8> y_1;
     // first 2 bits of Y
     sc_uint<8> y_2;
     // buttons state (0b00000abc)
     sc_uint<8> buttons;
     void emul( );
43
     SC_CTOR( pmodjstk ) {
45
       spi = new spi_s( "PMODJSTK_SPI" );
       spi->clk( clk );
       spi->sclk( sclk );
       spi->rst( rst );
       spi->ss( ss );
       spi->busy( busy );
       spi->mosi( mosi );
       spi->miso( miso );
       spi->data_in( data_in );
       spi->data_out( data_out );
       x_1 = 0b10101010;
       x_2 = 0b00000001;
       y_1 = 0b00110011;
       y_2 = 0b00000010;
```

```
buttons = 0b00000101;
        counter = 0;
        SC_METHOD( emul );
        sensitive << sclk.pos( )</pre>
                   << ss.neg( )
                   << ss.pos( )
                   << rst.pos( );
72
     }
     ~pmodjstk( ) {
75
        delete spi;
     }
77
78
   };
```

Для симуляции устройство отсылает заранее заданные значения X и Y.

2.6. Программное обеспечение

```
#include "cpu.h"
   #include "memmap.h"
   // Non-pipeline io
   uint32_t cpu::write( uint32_t address, uint32_t body ) {
     haddr.write( address );
     hwrite.write( 1 );
     wait( );
     hwrite.write( 0 );
     hwdata.write( body );
11
     wait( );
   #ifdef SW_OUTPUT
     printf( "CPU write: 0x\%08X at 0x\%08X\n", (uint32_t) hwdata.read(), address);
15
   #endif
     return hwdata.read( );
17
18
   }
   uint32_t cpu::read( uint32_t address ) {
20
21
     haddr.write( address );
     hwrite.write( 0 );
23
     wait( );
     haddr.write( 0 );
     wait( );
   #ifdef SW OUTPUT
     printf( "CPU read: 0x\%08X at 0x\%08X\n", (uint32_t) hrdata.read(), address);
     return hrdata.read( );
   }
32
   void cpu::sleep( uint32_t cycles ) {
33
     for( uint32_t i = 0; i < cycles; i++ ) wait( );</pre>
34
   }
35
```

```
uint32_t cpu::grab_jstk_byte( ) {
     write( SA_ST, 0x1 ); // set start
     while( read( SA_RE ) != 1 );
     return read( SA_DA );
   }
41
42
   void cpu::set_leds( sc_uint<16> data ) {
     write( DD_OUT, data );
44
45
   sc_uint<16> cpu::get_switches( ) {
47
     return (sc_uint<16>) read( DD_IN );
   }
50
   sc_uint<16> cpu::get_leds( ) {
     return (sc_uint<16>) read( DD_OUT );
   }
53
   void cpu::start_jstk_tr( sc_uint<16> data ) {
     write( SA_DA, data ); // set starting byte
56
     write( SA_SS, 0x0 ); // set ss
   }
   void cpu::end_jstk_tr( ) {
     write( SA_SS, 0x1 ); // set ss
62
   void cpu::software( ) {
65
     while( 1 ) {
       wait( );
       puts( "-- din_dout testing" );
       set_leds( 0xBABA );
       wait( );
71
       get_switches();
       wait( );
       get_leds( );
       wait( );
       puts( "-- din_dout testing done" );
       sleep( 20 );
       puts( "-- periph contoller testing" );
       start_jstk_tr( 0x5 );
       for( int i = 0; i < 5; i++ ) grab_jstk_byte( );</pre>
       end_jstk_tr( );
       puts( "-- periph contoller testing done" );
       puts( "-- done" );
       sleep( 10 );
     }
```

```
92 sc_stop();
93
94 }
```

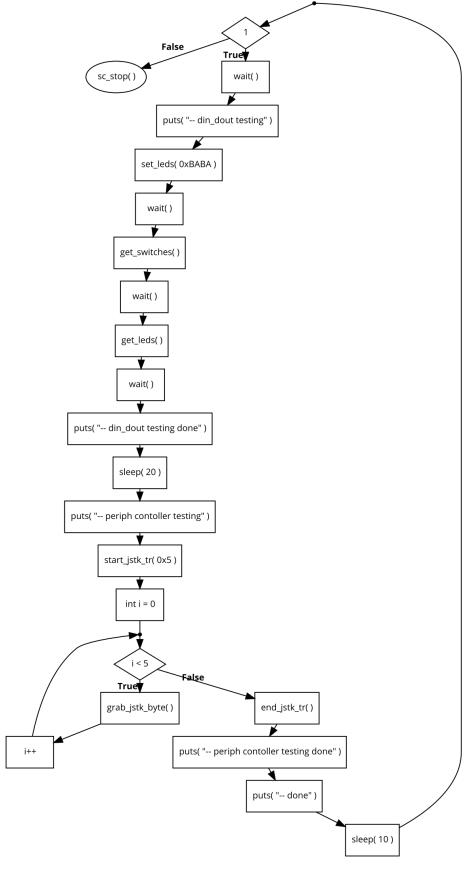


Рис. 1: Блок-схема программного обеспечения

3. Временные диаграммы

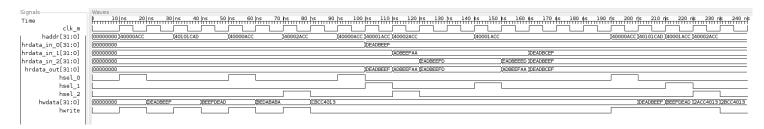


Рис. 2: Временная диаграмма коммутатора шины

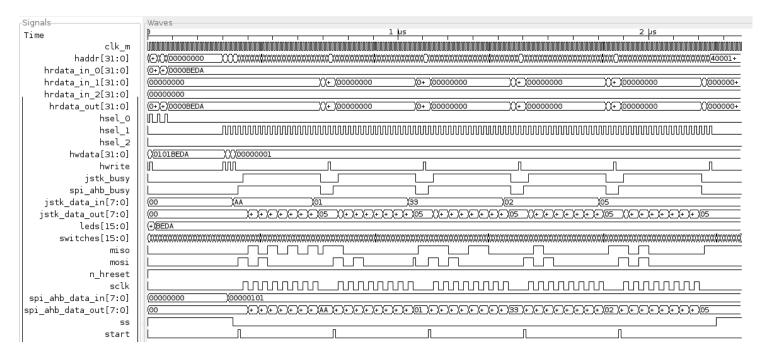


Рис. 3: Временная диаграмма системы в целом

4. Отладочный вывод

Registered device 0 at 40000000 -- 40000fff prefix 40000 Registered device 1 at 40001000 -- 40001fff prefix 40001 Registered device 2 at 40002000 -- 40002fff prefix 40002

Info: (I702) default timescale unit used for tracing: 1 ps (system.vcd)

-- din dout testing

CPU write: 0x0101BEDA at 0x40000008 CPU read: 0x0000D1C6 at 0x40000004 CPU read: 0x0000BEDA at 0x40000008

-- din_dout testing done-- periph contoller testing

CPU write: 0x00000005 at 0x40001012 CPU write: 0x00000000 at 0x40001004 CPU write: 0x00000001 at 0x40001000

```
CPU read: 0x0000BEDA at 0x40001008
CPU read: 0x00000001 at 0x40001008
CPU read: 0x000000AA at 0x40001012
CPU write: 0x00000001 at 0x40001000
CPU read: 0x00000000 at 0x40001008
CPU read: 0x00000001 at 0x40001008
CPU read: 0x00000001 at 0x40001012
CPU write: 0x00000001 at 0x40001000
CPU read: 0x00000000 at 0x40001008
```

```
CPU read: 0x00000000 at 0x40001008
CPU read: 0x00000001 at 0x40001008
CPU read: 0x00000033 at 0x40001012
CPU write: 0x00000001 at 0x40001000
CPU read: 0x00000000 at 0x40001008
CPU read: 0x00000001 at 0x40001008
CPU read: 0x00000002 at 0x40001012
CPU write: 0x00000001 at 0x40001000
CPU read: 0x00000000 at 0x40001008
```

CPU read: 0x00000000 at 0x40001008
CPU read: 0x00000001 at 0x40001008
CPU read: 0x00000005 at 0x40001012
CPU write: 0x00000001 at 0x40001004
-- periph contoller testing done
-- done

Info: /OSCI/SystemC: Simulation stopped by user.