

# Содержание

<b>Содержание</b>	<b>1</b>
<b>1. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>3</b>
1. Определение системы и встраиваемой системы. Основные компоненты.	3
2. Открытые выходные порты (Open Collector / Open Drain)	4
<b>2. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>5</b>
1. Характеристики встраиваемых систем	5
2. Двухнаправленные порты и порты с альтернативной функцией. Комплементарный (push-pull) выходной каскад	5
<b>3. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>6</b>
1. Основные понятия, используемые во встраиваемых системах	6
2. Таймеры-счётчики. Режим таймера	6
<b>4. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>7</b>
1. Виды встраиваемых систем	7
2. Режим счётчика. Таймеры Intel MCS-51. Формат TMOD	7
<b>5. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>8</b>
1. Основные различия между микроконтроллером и микропроцессором и области применения	8
2. Схема управления таймерами 0/1. Формат TCON	9
<b>6. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>10</b>
1. Преимущества и недостатки встраиваемых систем	10
2. Режимы таймера 0–3 (MCS-51)	10
<b>7. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>11</b>
1. Процессоры во встраиваемых системах. Виды процессоров	11
2. Настройка таймера на частоту; измерение ширины импульса; принцип измерения частоты	11
<b>8. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>12</b>
1. Микропроцессор и микроконтроллер. Блок-схема	12
2. Таймерные модули с Input Capture, Output Compare и PWM	13
<b>9. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>13</b>
1. Архитектура фон Неймана и её особенности	13
2. Генерация PWM, PWM-модуль, процессор событий	14
<b>10. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>14</b>
1. Архитектура Гарварда и её особенности	14
2. АЦП (ADC). Основные характеристики	15
<b>11. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>15</b>
1. Сравнение архитектур Гарварда и фон Неймана. CISC и RISC	15
2. Источник Vref и коммутатор Vref. Режимы ADC. Аналоговый компаратор	16
<b>12. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>16</b>
1. Инструменты и периферийные устройства	16
2. Классификация ADC: параллельный и последовательного приближения (SAR)	17
<b>13. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>17</b>
2. DAC (ЦАП). R-2R матрица	18
<b>14. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>19</b>

1. Симуляторы, эмуляторы и стартовые наборы	19
2. Контроллеры последовательных интерфейсов. UART: состав и схема модуля	19
<b>15. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>20</b>
1. Периферийные устройства и критерии выбора микроконтроллера	20
2. Режимы UART MCS-51 (0–3)	21
<b>16. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>21</b>
1. Программируемые логические интегральные микросхемы (ПЛИС/FPGA)	21
2. Регистр SCON и способы установки baud	22
<b>17. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>23</b>
1. CPLD, FPGA и логический элемент FPGA	23
2. Подсистема синхронизации. Обобщённая структура. Времязависимые цепи	23
<b>18. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>24</b>
1. Системы на кристалле (SoC — System on Chip)	24
2. Механизмы первичной инициализации бортовой памяти	25
<b>19. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>25</b>
1. Типовая структура процессора для встраиваемых систем	25
2. Внешнее программирование встроенной ROM: параллельное vs последовательное (JTAG)	26
<b>20. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>27</b>
1. Организация прерываний в управляющих процессорах	27
2. Сетевые интерфейсы. I2C: режимы, применение, концепция	28
<b>21. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>28</b>
1. Модули памяти и виды ROM	28
2. Определения и принцип работы I2C. Передача бита и данных	29
<b>22. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>30</b>
1. ОЗУ (RAM) и их виды	30
2. I2C: START/STOP, ACK, синхронизация	30
<b>23. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>31</b>
1. Память EEPROM (E2PROM) и характеристики AT24Cxx	31
2. Формат данных I2C (7-бит адрес). Арбитраж. Преимущества	31
<b>24. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>32</b>
1. Характеристики и организация микросхемы AT24Cxx	32
2. RS-485: особенности, электрические/временные характеристики, скорость/дальность	33
<b>25. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>34</b>
1. Блок-схема EEPROM и адресация модулей	34
2. RS-485: согласование (termination) и конфигурация. Защитное смещение (bias)	34
<b>26. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>35</b>
1. Операции записи в EEPROM	35
2. Надёжность RS-485: предотвращение приёма в полудуплексе. Схема подключения трансивера	36
<b>27. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>36</b>
1. Операции чтения из памяти EEPROM	36
2. CAN: области применения, Data Link Layer (LLC/MAC), Physical Layer, характеристики	37

<b>28. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>38</b>
1. Порты ввода-вывода (I/O Ports)	38
2. Промышленный Ethernet: реальное время, резервирование, кольцевая топология, отличие от обычного Ethernet	39
<b>29. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>39</b>
1. Однонаправленные порты и схема выхода Push-Pull	39
2. LIN. PLC технология. Преимущества/недостатки PLC (сравнение с Wi-Fi)	40
<b>30. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ</b>	<b>41</b>
1. Выходные порты Open-Drain и выходные порты с внутренней нагрузкой	41
2. M2M. ARINC 429. MIL-STD-1553. Physical layer, Bus Controller, Remote devices, Monitor	42

# 1. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

## 1. Определение системы и встраиваемой системы.

### Основные компоненты.

**Система** — это структура, в которой все узлы работают совместно в соответствии с определённым набором правил.

**Встраиваемая (интегрированная) система** — это специализированная система управления, напрямую встроенная внутрь управляемого устройства и предназначенная для выполнения конкретной задачи. Её также можно определить как надёжную систему реального времени, основанную на микроконтроллере и управляемую программным обеспечением.

### Основные компоненты:

- Аппаратные средства (Hardware).
- Прикладное программное обеспечение (Application Software).
- Операционная система реального времени (RTOS) — управляет программами и контролирует выполнение процессов по расписанию без задержек.

## 2. Открытые выходные порты (Open Collector / Open Drain)

### Определение:

Выход с открытым коллектором (BJT) или открытым стоком (MOSFET) — это выходной каскад, который активно формирует логический уровень «0», а логический уровень «1» формируется за счёт подтягивающего резистора (pull-up).

### Блочная логика (словесная схема):

Коллектор/сток транзистора подключён к выходу, эмиттер/исток — к земле (GND). Линия выхода подключается к VCC через подтягивающий резистор.

### Основные характеристики:

- Логический уровень «0» формируется надёжно (ток стягивается на землю).
- Логический уровень «1» формируется через резистор → время нарастания медленнее.
- К одной линии можно подключать несколько устройств (логика wired-AND / wired-OR).

### Преимущества:

- Удобно подключать несколько устройств к одной шине.
- Возможность согласования различных уровней напряжения.
- Высокая устойчивость к короткому замыканию.

#### Недостатки:

- Необходим подтягивающий резистор.
- Низкая скорость.
- Потери мощности (ток через резистор).

#### Применение:

I2C (SDA/SCL), некоторые линии прерываний (interrupt line), объединение внешних устройств.

## 2. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Характеристики встраиваемых систем

- **Одна функциональность:** как правило, выполняет одну специализированную операцию (например, пейджер только принимает сообщения).
- **Жёсткие ограничения:** строгие требования по стоимости, размерам, энергопотреблению и производительности.
- **Режим реального времени:** должна реагировать на изменения внешней среды без задержек, в строго определённый интервал времени.
- **Основана на микропроцессоре или микроконтроллере.**
- **Минимальный пользовательский интерфейс и высокая надёжность.**

### 2. Двухнаправленные порты и порты с альтернативной функцией. Комплементарный (push-pull) выходной каскад

#### Двухнаправленный порт:

Один пин может быть как входом, так и выходом (направление задаётся программно).

#### Альтернативная функция:

Тот же пин может использоваться не как GPIO, а как сигнал другого модуля (UART TX/RX, I2C, PWM, SPI).

### **Комплементарный выход (push-pull):**

Двухтранзисторный каскад: один транзистор подтягивает к VCC (логическая «1»), второй — к GND (логический «0»).

### **Преимущества:**

- Высокая скорость.
- Надёжное формирование уровней «1» и «0».
- Хорошее управление нагрузкой.

### **Недостатки:**

- Нельзя напрямую соединять несколько push-pull выходов на одну линию (возникает конфликт и увеличивается ток).

### **Применение:**

Светодиоды, управление через релейный драйвер, цифровые управляющие сигналы.

## **3. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ**


### **1. Основные понятия, используемые во встраиваемых системах**

- **Надёжность:** вероятность безошибочной работы системы в течение заданного времени.
- **Отказоустойчивость:** способность системы продолжать работу при наличии неисправностей.
- **Гибкость:** наличие возможностей удалённого обслуживания и ремонта.
- **Портативность:** простота использования одного программного обеспечения в различных средах (платформах).

### **2. Таймеры-счётчики. Режим таймера**

#### **1. Определение таймера-счётчика**

Таймер-счётчик — это внутренний периферийный модуль микроконтроллера, предназначенный для измерения временных интервалов, формирования задержек и управления периодическими процессами путём подсчёта тактовых импульсов.

 **Обратите внимание:** таймер «измеряет время», а счётчик «считает события». Не упоминать это различие — распространённая ошибка.

## 2. Смысл режима таймера

**Режим таймера** — это режим работы таймера-счётчика, при котором счёт осуществляется импульсами, поступающими от внутреннего тактового генератора микроконтроллера.

- источник счёта — внутренний системный такт (F\_CPU);
- каждый тактовый импульс увеличивает значение регистра таймера на 1;
- при достижении заранее заданного значения возникает переполнение (overflow).

## 3. Принцип работы режима таймера

В режиме таймера:

- сигналы системного генератора подаются на таймер;
- при необходимости используется предварительный делитель (prescaler);
- регистр таймера подсчитывает импульсы;
- при достижении максимального значения:

# 4. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

## 1. Виды встраиваемых систем

- **Малого масштаба (Small scale):** создаются на базе 8- или 16-битных микроконтроллеров. Чаще всего работают от батарей. Для разработки используются простые инструменты, такие как текстовые редакторы и ассемблер.
- **Среднего масштаба (Medium scale):** применяются 16- или 32-битные микроконтроллеры. Эти системы обладают более высокой аппаратной и программной сложностью. Используются языки C, C++, Java.

- **Сложные (Sophisticated):** системы с большим количеством аппаратных и программных сложностей. Для них требуются конфигурируемые или масштабируемые процессоры.

## 2. Режим счётчика. Таймеры Intel MCS-51. Формат TMOD

### Режим счётчика

Режим счётчика — это режим работы таймера-счётчика, при котором счёт осуществляется не от внутреннего тактового генератора микроконтроллера, а от импульсов, поступающих на специальные внешние входные пины. В микроконтроллерах Intel MCS-51 в режиме счётчика подсчёт выполняется по фронтам внешних сигналов, поданных на входы T0 и T1, и данный режим в основном используется для подсчёта внешних событий и импульсов.

### Таймеры Intel MCS-51

В микроконтроллерах Intel MCS-51 имеются два основных таймера-счётчика: Timer 0 и Timer 1. Эти таймеры могут работать как в режиме таймера, так и в режиме счётчика, а их разрядность в зависимости от выбранного режима может составлять 13 бит, 16 бит или 8 бит. Таймеры используются для формирования временных задержек, подсчёта импульсов и организации периодических прерываний.

### Формат регистра TMOD

Регистр TMOD — это управляющий регистр, определяющий режим работы таймеров-счётчиков в микроконтроллерах Intel MCS-51. Регистр состоит из 8 бит, при этом младшие четыре бита относятся к Timer 0, а старшие четыре бита — к Timer 1. Для каждого таймера бит C/T определяет работу в режиме таймера или в режиме счётчика, биты M0 и M1 задают режим работы таймера, а бит GATE определяет запуск таймера с использованием внешнего управляющего сигнала.

## 5. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Основные различия между микроконтроллером и микропроцессором и области применения

Характеристика	Микропроцессор (MPU)	Микроконтроллер (MCU)
Структура	Только центральный процессор (ALU, регистры).	Процессор, а также RAM, ROM, таймеры и порты ввода-вывода размещены на одном чипе.



<b>Назначение</b>	Вычисления общего назначения (компьютеры).	Выполнение одной специализированной конкретной задачи.
<b>Стоимость и размеры</b>	Требует внешних устройств, поэтому более громоздкий и дорогой.	Компактный, дешёвый и занимает мало места.
<b>Энергопотребление</b>	Потребляет много энергии.	Энергопотребление очень низкое.

## Области применения встраиваемых систем

Встраиваемые системы окружают нас повсюду, и лекция выделяет следующие ключевые направления:

- **Бытовая техника:**  
стиральные машины, микроволновые печи, холодильники, кондиционеры.
- **Потребительская электроника:**  
цифровые камеры, мобильные телефоны, плееры, телевизоры.
- **Автомобильная промышленность:**  
системы управления двигателем, круиз-контроль, антиблокировочная система (ABS), системы безопасности и навигации.
- **Аэрокосмическая и военная техника:**  
системы наведения ракет, системы управления полётом (например, как в программе «Аполлон»), спутниковое оборудование и шины передачи данных (например, MIL-STD-1553B).
- **Медицина:**  
кардиостимуляторы, ультразвуковые аппараты, мониторы состояния пациента.

- **Промышленная автоматизация:**  
контроллеры на производственных линиях, системы мониторинга и управления роботами.
- **Телекоммуникации:**  
роутеры, коммутаторы, сетевые концентраторы.

## 2. Схема управления таймерами 0/1. Формат TCON

### Схема управления таймерами 0/1

В микроконтроллерах Intel MCS-51 режимы таймера 0 и 1 определяют разрядность счёта таймера и принцип его работы.

В **режиме 0** таймер работает в 13-битном режиме, то есть счёт осуществляется с использованием младших 5 бит и старших 8 бит. Этот режим в основном применяется для получения простых временных задержек.

В **режиме 1** таймер работает в полном 16-битном режиме счёта и позволяет измерять более широкие временные интервалы. Данный режим считается наиболее часто используемым при управлении таймерами, так как обладает высокой точностью и расширенными возможностями.

### Формат регистра TCON

Регистр TCON — это управляющий регистр в микроконтроллерах Intel MCS-51, предназначенный для управления работой таймеров и внешних прерываний. Регистр состоит из 8 бит и используется для запуска и остановки таймеров, а также для контроля флагов переполнения.

Биты **TR0** и **TR1** регистра TCON запускают или останавливают Timer 0 и Timer 1, а биты **TF0** и **TF1** отображают флаги переполнения соответствующих таймеров. Кроме того, в регистре TCON присутствуют управляющие биты, относящиеся к внешним прерываниям, что делает данный регистр важным элементом совместного управления таймерами и прерываниями.

## 6. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Преимущества и недостатки встраиваемых систем

#### Преимущества:

- **Производительность:** высокая эффективность работы благодаря специализации на выполнении одной конкретной задачи.
- **Надёжность:** аппаратная и программная части проходят строгую проверку, количество ошибок минимально.
- **Низкая стоимость:** при массовом производстве стоимость одной единицы очень низкая.
- **Компактные размеры:** легко размещаются внутри устройства.

- **Энергоэффективность:** способны длительное время работать от батареи или при низком энергопотреблении.

#### Недостатки:

- **Сложность разработки:** создание системы требует высоких инженерных знаний.
- **Негибкость:** после разработки под одну задачу сложно использовать для других целей или перепрограммировать.
- **Сложность ремонта:** при возникновении неисправностей замена компонентов или корректировка программы затруднены.

## 2. Режимы таймера 0–3 (MCS-51)

- **Режим 0 (13-битный):** THx (8 бит) + TLx (младшие 5 бит) → 13-битный счёт. Устаревший и простой режим.
- **Режим 1 (16-битный):** полный 16-битный счёт (THx:TLx) → широкий диапазон, используется наиболее часто.
- **Режим 2 (8-битный с автоперезагрузкой):** TLx считает 8 бит, при переполнении TLx автоматически перезагружается значением THx. Очень удобен для организации периодических прерываний.
- **Режим 3:** Timer 0 делится на два независимых 8-битных таймера (TL0 и TH0 работают отдельно), Timer 1 обычно останавливается или работает с ограничениями (в зависимости от конкретной версии 8051). Используется редко.

# 7. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

## 1. Процессоры во встраиваемых системах. Виды процессоров

**Процессор** — это «сердце» системы, которое обрабатывает данные и выполняет управляющие команды. В лекции выделяются следующие типы процессоров:

- **Процессоры общего назначения (GPP):** микропроцессоры и микроконтроллеры.
- **Специализированные интегральные схемы (ASIC):** разрабатываются для выполнения одной конкретной функции.
- **Цифровые сигнальные процессоры (DSP):** предназначены для обработки аудио- и видеосигналов.

## 2. Настройка таймера на частоту; измерение ширины импульса; принцип измерения частоты

### Настройка таймера на заданную частоту

Количество отсчётов до переполнения таймера = требуемый период / время такта таймера.

Такт таймера:

$$T_{\text{tick}} = 12 / F_{\text{osc}}$$

$$T_{\text{tick}} = 12 / F_{\text{osc}} \text{ (классика 8051)}$$

Начальное значение загрузки:

$$\text{Init} = 65536 - N \text{ (для 16-битного таймера)}$$

### Измерение ширины импульса (Pulse width)

1. По фронту сигнала таймер обнуляется и запускается.
2. По следующему фронту таймер останавливается.
3. Количество отсчётов  $\times T_{\text{tick}}$  = длительность импульса.

### Измерение частоты

Существует два способа:

- **По периоду:**  
измеряется время одного периода, затем  
 $f = 1 / T$
- **По подсчёту импульсов:**  
за заданное временное окно подсчитывается число импульсов,  
затем  
 $f = \text{count} / T_{\text{window}}$

## 8. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Микропроцессор и микроконтроллер. Блок-схема

#### Микропроцессор (MPU):

Это только центральный процессор (CPU). Для работы ему требуется внешняя память (RAM, ROM).

### Микроконтроллер (MCU):

На одном чипе объединены процессор, память, таймеры и порты ввода-вывода.

### Микропроцессор и микроконтроллер. Блок-схема

**Микропроцессор** — это центральное вычислительное устройство, предназначенное для обработки данных, которое состоит из арифметико-логического устройства, устройства управления и регистров. Сам по себе микропроцессор не является завершённой системой — для его работы требуются внешняя память, устройства ввода-вывода и периферийные модули. Поэтому микропроцессоры применяются в высокопроизводительных вычислительных системах, персональных компьютерах и устройствах, работающих под управлением операционных систем. В блок-схеме микропроцессора отображаются ядро центрального процессора, шины связи с внешней памятью и внешние устройства ввода-вывода.

**Микроконтроллер** — это встроенное управляющее устройство, которое объединяет на одном кристалле процессорное ядро, оперативную память, постоянную память и периферийные устройства. Микроконтроллер предназначен для выполнения конкретных задач управления и чаще всего работает в режиме реального времени. В его блок-схеме в виде единой системы представлены процессорное ядро, внутренняя RAM, Flash или ROM-память, таймеры, порты ввода-вывода, последовательные интерфейсы и другие периферийные модули. Микроконтроллер может работать автономно и требует минимального количества внешних компонентов.

## 2. Таймерные модули с Input Capture, Output Compare и PWM

Таймерный модуль с функцией **Input Capture** используется для точной фиксации определённого момента внешнего входного сигнала, то есть фронта нарастания или спада сигнала. При этом текущее значение таймера записывается в специальный регистр, что позволяет точно измерять период, частоту или временной интервал между импульсами.

Функция **Output Compare** основана на сравнении текущего значения таймера с заранее заданным значением. Когда таймер достигает этого значения, на выходном пине выполняется определённое действие, например, изменение логического уровня или формирование прерывания.

Таймерные модули с режимом **PWM** формируют сигнал широтно-импульсной модуляции, при котором изменение коэффициента заполнения (duty cycle) позволяет управлять мощностью или скоростью. Такие таймерные модули

широко применяются в управлении электродвигателями, регулировке яркости светодиодов и управлении силовыми электронными устройствами.

## 9. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Архитектура фон Неймана и её особенности

В данной архитектуре данные и программные команды хранятся в одной общей памяти и передаются в процессор по одной шине.

#### **Особенности:**

- Простая и дешёвая структура.
- Программа может обрабатывать собственный код как данные.
- Недостаток: «узкое место фон Неймана» — процессор не может одновременно считывать код и данные, что ограничивает быстродействие.

#### **По лекции:**

Архитектура фон Неймана поддерживает простое аппаратное обеспечение. Это позволяет использовать одну последовательную память. В настоящее время скорость обработки значительно превышает время доступа к памяти, поэтому для процессора используется очень быстрая, но малой ёмкости локальная память (кэш).

### 2. Генерация PWM, PWM-модуль, процессор событий

#### **Генерация PWM**

Генерация PWM основана на процессе счёта таймера и формировании широтно-импульсно-модулированного сигнала путём периодического сравнения с опорным сигналом (несущей). Таймер считает по заданному периоду, а в момент достижения значения сравнения состояние выходного сигнала изменяется, в результате чего формируется рабочий цикл сигнала (duty cycle). Изменяя значение duty cycle, регулируется средняя мощность выходного сигнала.

#### **PWM-модуль**

PWM-модуль — это специализированный периферийный блок микроконтроллера, который функционирует на основе объединения таймера, регистров сравнения и выходных драйверов. PWM-модуль позволяет программно настраивать частоту несущей, коэффициент заполнения и режим сигнала, а также работать с прерываниями и автоматическим аппаратным управлением.

## **События, связанные с PWM**

К основным событиям PWM-модуля относятся переполнение таймера, совпадение значения таймера с регистром сравнения и завершение периода PWM. Эти события позволяют изменять логический уровень выходного сигнала, генерировать прерывания и синхронно управлять PWM-сигналом.

# **10. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ**

## **1. Архитектура Гарварда и её особенности**

В данной архитектуре программный код и данные хранятся в двух отдельных областях памяти, каждая из которых имеет собственную шину.

### **Особенности:**

- Процессор может одновременно считывать инструкцию и обрабатывать данные.
- Значительно более высокая скорость работы.
- Широко применяется в микроконтроллерах.

### **По лекции:**

Архитектура Гарварда предусматривает отдельные шины хранения и сигналы для инструкций и данных. В этой архитектуре хранилище данных полностью изолировано в центральном процессоре, и отсутствует доступ к хранилищу инструкций как к данным. В компьютерах используются отдельные области памяти для программных инструкций и данных с применением внутренних шин данных, что позволяет одновременно получать доступ и к инструкциям, и к данным. Программы должны были загружаться оператором, процессор не мог загружать их самостоятельно. В архитектуре Гарварда отсутствует необходимость принудительного разделения свойств двух типов памяти.

## **2. АЦП (ADC). Основные характеристики**

Аналого-цифровой преобразователь (АЦП) — это периферийный модуль микроконтроллера, предназначенный для преобразования аналогового входного сигнала в цифровой код. Работа АЦП основана на процессах дискретизации, квантования и кодирования аналогового сигнала, в результате чего значение входного напряжения представляется в виде цифрового кода заданной разрядности.

К основным характеристикам АЦП относится разрядность, определяющая точность преобразования: с увеличением числа бит уменьшается шаг квантования. Диапазон преобразования и опорное напряжение определяют минимальное и максимальные значения входного сигнала, которые может принимать АЦП. Шаг квантования определяет минимальное изменение

входного напряжения и рассчитывается как отношение полного диапазона опорного напряжения к количеству уровней. Время преобразования характеризует длительность одного измерения и влияет на быстродействие системы. Кроме того, важными параметрами являются точность, линейность и погрешности АЦП, определяющие реальные возможности измерений.

## 11. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Сравнение архитектур Гарварда и фон Неймана. CISC и RISC

В архитектуре фон Неймана данные и программы хранятся в общей памяти, и процессор работает с ними через одну шину. Преимуществами такой архитектуры являются простота структуры и низкая стоимость аппаратной реализации, однако последовательная передача данных и команд по одной шине приводит к ограничению, известному как «узкое место фон Неймана», что снижает производительность системы.

В архитектуре Гарварда память для программного кода и данных разделена, и каждая из них имеет собственную шину, благодаря чему команды и данные могут обрабатываться одновременно. Эта архитектура обеспечивает высокую скорость и детерминированную работу и широко используется в микроконтроллерах и цифровых сигнальных процессорах.

### 2. Источник $V_{ref}$ и коммутатор $V_{ref}$ . Режимы ADC.

#### Аналоговый компаратор

#### Источник $V_{ref}$ и коммутатор $V_{ref}$

Источник  $V_{ref}$  — это источник напряжения, формирующий опорное напряжение аналого-цифрового преобразователя и определяющий диапазон и точность преобразования АЦП. В качестве  $V_{ref}$  может использоваться внутреннее опорное напряжение, внешний эталон или напряжение питания. Коммутатор  $V_{ref}$  предназначен для выбора источника опорного напряжения и используется для повышения точности измерений или снижения энергопотребления в различных режимах работы.

#### Режимы ADC

Режимы ADC определяют способ и алгоритм преобразования аналогового сигнала в цифровой код. Во многих микроконтроллерах АЦП может работать в режиме одиночного преобразования, в режиме непрерывного преобразования и в режиме запуска по триггеру. В одиночном режиме АЦП выполняет одно измерение, в непрерывном режиме измерения повторяются автоматически, а в триггерном режиме преобразование запускается таймером, прерыванием или внешним событием.



## Аналоговый компаратор

Аналоговый компаратор — это периферийный модуль микроконтроллера, предназначенный для сравнения двух аналоговых входных сигналов или аналогового сигнала с опорным напряжением. Компаратор определяет, какое из входных напряжений больше, и выдаёт результат в виде логического уровня либо генерирует прерывание. Аналоговый компаратор применяется для контроля уровней напряжения, определения пороговых значений и предварительной подготовки сигнала к цифровой обработке.

## 12. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Инструменты и периферийные устройства

**Программные инструменты по лекции:**

#### **Ассемблер (Assembler):**

Преобразует код, написанный на низкоуровневом языке ассемблера, в машинный код.

#### **Кросс-ассемблер (Cross-Assembler):**

Программа разрабатывается на одном компьютере (например, ПК), но компилируется для работы на другом устройстве (микроконтроллере).

#### **Декомпилятор (Decompiler):**

Инструмент, который пытается преобразовать машинный (двоичный) код обратно в код на языке высокого уровня (например, C).

#### **Преобразователь языков (Language Converter):**

Программа, переводящая код с одного языка программирования на другой.

### 2. Классификация ADC: параллельный и последовательного приближения (SAR)

Аналого-цифровые преобразователи по принципу работы подразделяются на **параллельные** и **последовательного приближения**.

В **параллельных АЦП** аналоговый входной сигнал одновременно сравнивается с опорными напряжениями с помощью нескольких компараторов, благодаря чему преобразование выполняется с очень высокой скоростью. Такие АЦП применяются в высокоскоростных системах, однако обладают высокой аппаратной сложностью и энергопотреблением.

В **SAR АЦП**, основанных на методе последовательного приближения, преобразование осуществляется поэтапно: входной сигнал постепенно приближается к цифровому значению с помощью цифро-аналогового преобразователя и компаратора. SAR АЦП обеспечивают оптимальный баланс

между скоростью и точностью, имеют простую аппаратную структуру и низкое энергопотребление, поэтому являются наиболее распространённым типом АЦП в микроконтроллерах.

## 13. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Компиляторы и средства отладки

#### 1. Компиляторы (Assemblers / Compilers):

##### **Определение:**

Преобразуют код, написанный на языке ассемблера, в машинный код (0 и 1), понятный микроконтроллеру.

##### **Кросс-ассемблер:**

Программа разрабатывается на компьютере, но предназначена для выполнения на другом устройстве (например, микроконтроллере).

##### **Компилятор:**

Компьютерная программа (или набор программ), преобразующая исходный код, написанный на языке программирования, в другой компьютерный язык (обычно в двоичный формат). Наиболее распространённая цель преобразования — создание исполняемой программы. Термин «компилятор» в основном применяется к программам, переводящим код с языка высокого уровня на язык низкого уровня (например, ассемблер или машинный код).

##### **Кросс-компилятор:**

Если скомпилированная программа может выполняться на компьютере с другим процессором или операционной системой, отличными от компьютера, на котором выполнялась компиляция, такой компилятор называется кросс-компилятором.

### 2. Средства отладки (Debugging):

##### **Debugger (отладчик):**

Позволяет пошагово выполнять программу и искать ошибки.

##### **Breakpoints (точки останова):**

Позволяют остановить выполнение программы в определённом месте и проверить состояние памяти.

##### **ICE (внутрисхемный эмулятор):**

Самый мощный инструмент, позволяющий контролировать работу микроконтроллера в реальном времени на аппаратном уровне.

## 2. DAC (ЦАП). R-2R матрица

**Цифро-аналоговый преобразователь (DAC, ЦАП)** — устройство, предназначенное для преобразования цифрового кода в пропорциональное ему аналоговое напряжение или ток. ЦАП используется в микроконтроллерах и цифровых системах для формирования, управления и регулирования аналоговых сигналов. В результате работы ЦАП цифровое значение преобразуется в непрерывный аналоговый сигнал.

**R-2R матрица** — один из наиболее распространённых способов реализации ЦАП, основанный на использовании только двух номиналов резисторов:  $R$  и  $2R$ . Каждый цифровой бит формирует вклад в ток или напряжение в соответствии со своим весом, а суммарный вклад всех битов образует аналоговое напряжение на выходе. Основными преимуществами R-2R матрицы являются простота структуры и низкие требования к точности номиналов резисторов, благодаря чему данный метод является стабильным, надёжным и широко применяется в микроконтроллерных системах.

# 14. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

## 1. Симуляторы, эмуляторы и стартовые наборы

### Симуляторы

Используются для тестирования MCU или системы путём моделирования на основном компьютере. Симуляторы пытаются воспроизвести поведение микроконтроллера полностью на программном уровне.

### Стартовые наборы для микроконтроллеров

Стартовый набор обычно включает:

- аппаратную плату (оценочную плату);
- внутрисхемный программатор;
- программные средства, такие как компилятор, ассемблер, линковщик и др.

Иногда предоставляется пробная версия IDE с ограничением на размер кода. Основным преимуществом стартовых наборов по сравнению с симуляторами является работа в реальном времени, что значительно упрощает тестирование функций ввода-вывода. Стартовые наборы являются достаточным и наиболее дешёвым вариантом для разработки простых микроконтроллерных проектов.

### Эмуляторы

Эмулятор — это аппаратное и/или программное средство, которое воспроизводит функции одной компьютерной системы (гостевой) на другой системе (хосте), обеспечивая поведение, максимально приближённое к реальному. Эмуляция направлена на восстановление исходной вычислительной среды и позволяет запускать программное обеспечение так, как если бы оно работало на оригинальной платформе.

## 2. Контроллеры последовательных интерфейсов. UART: состав и схема модуля

Контроллер последовательного интерфейса — это аппаратный модуль, обеспечивающий обмен данными между устройствами путём последовательной передачи и приёма битов. Такие контроллеры позволяют реализовать простой и надёжный обмен данными с минимальным числом линий. Они отвечают за формирование данных, синхронизацию, контроль и обнаружение ошибок.

**UART (Universal Asynchronous Receiver/Transmitter)** — широко используемый асинхронный интерфейс последовательной передачи данных. UART-модуль обычно состоит из регистров приёма и передачи, буферных регистров, генератора скорости передачи данных (baud rate generator), а также управляющих и статусных регистров. В схеме UART данные преобразуются из параллельного формата в последовательный при передаче и обратно при приёме. UART формирует старт-бит, биты данных, бит чётности и стоп-бит, обеспечивая контроль корректности передачи.

# 15. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

## 1. Периферийные устройства и критерии выбора микроконтроллера

**Периферийные устройства во встраиваемых системах:**

- последовательные интерфейсы связи (SCI): RS-232, RS-422, RS-485 и др.;
- синхронные последовательные интерфейсы: I2C, SPI, SSC, ESSI;
- универсальная последовательная шина (USB);
- мультимедийные карты (SD, Compact Flash и др.);
- сети Ethernet, LonWorks и др.;
- промышленные шины: CAN-Bus, LIN-Bus, PROFIBUS и др.;

- PLL, модули захвата/сравнения и обработки времени;
- дискретные и универсальные порты ввода-вывода (GPIO);
- АЦП и ЦАП;
- средства отладки: JTAG, ISP, ICSP, BDM, BIT, DP9.

### Критерии выбора микроконтроллера

При выборе микроконтроллера необходимо убедиться, что он соответствует задаче и является экономически целесообразным. Следует учитывать:

- скорость работы;
- тип корпуса (DIP, QFP и др.);
- энергопотребление;
- объём RAM и ROM;
- количество портов ввода-вывода и таймеров;
- стоимость одной единицы.

Также важно наличие компиляторов, отладчиков и ассемблеров, а сам микроконтроллер следует приобретать у надёжного поставщика.

## 2. Режимы UART MCS-51 (0–3)

- **Mode 0:** синхронный сдвиговый регистр, RxD — данные, TxD — тактовый сигнал.
- **Mode 1:** 8-битный UART, переменная скорость, 1 старт + 8 данных + 1 стоп (10 бит).
- **Mode 2:** 9-битный UART, постоянная скорость (обычно  $F_{osc}/64$  или  $F_{osc}/32$ ), удобен для многопроцессорных систем.
- **Mode 3:** 9-битный UART, переменная скорость (аналогичен Mode 2, но с регулируемым baud rate).

В микроконтроллерах Intel MCS-51 UART поддерживает четыре режима работы. В режиме 0 UART работает синхронно и используется для простых периферийных устройств. В режиме 1 применяется асинхронная передача с наиболее распространённым форматом данных. Режим 2 используется в многопроцессорных системах с фиксированной скоростью передачи, а режим 3 является более гибким вариантом режима 2 с переменной скоростью обмена

## 16. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Программируемые логические интегральные микросхемы (ПЛИС/FPGA)

#### 1. Программируемые логические интегральные микросхемы (ПЛИС):

Это электронные компоненты, функциональность которых задаётся не на заводе, а программируется пользователем (инженером) после изготовления. Их внутреннюю структуру можно изменять программно.

#### 2. Применение FPGA (Field Programmable Gate Array):

FPGA — это высокоуровневый тип ПЛИС. Он позволяет создавать очень сложные цифровые схемы.

**Области применения:**

- цифровая обработка сигналов (DSP);
- обработка видео и изображений;
- создание прототипов новых микропроцессоров;
- криптография и шифрование данных;
- системы связи (5G, спутниковая связь).

#### 3. Программируемая логическая матрица (PAL/PLA):

Это один из самых простых типов ПЛИС. Используется для реализации логических функций.

**Структура:** состоит из набора логических элементов «И» (AND) и «ИЛИ» (OR).

- **PLA (Programmable Logic Array):** программируются и матрица «И», и матрица «ИЛИ». Это очень гибкая структура.
- **PAL (Programmable Array Logic):** программируется только матрица «И», а часть «ИЛИ» остаётся постоянной. Это делает схему более дешёвой и быстрой.

### 2. Регистр SCON и способы установки baud

**SCON** — управляющий регистр UART. Основные биты:

- **SM0, SM1** — выбор режима (0–3)
- **REN** — разрешение приёма

- **TB8/RB8** — 9-й бит в 9-битном режиме
- **TI/RI** — флаги окончания передачи/приёма

#### **Установка baud rate:**

В 8051 чаще всего **Timer 1** (Mode 2 auto-reload) используется как генератор baud; в некоторых микроконтроллерах имеется отдельный генератор.

#### **Регистр SCON и способы установки baud**

Регистр SCON в микроконтроллерах Intel MCS-51 является основным регистром управления модулем UART и определяет режимы приёма и передачи данных, а также параметры связи. Регистр SCON состоит из 8 бит, включая биты SM0 и SM1 для выбора режима работы, бит REN для разрешения приёма, флаги TI и RI, показывающие завершение передачи и приёма, а также управляющие биты для многопроцессорной связи. Через этот регистр управляются режим работы UART и логика приёма.

Способы установки скорости baud определяют скорость обмена данными в UART, и в микроконтроллерах Intel MCS-51 эта скорость обычно формируется таймерами. Чаще всего используется Timer 1 в режиме автоперезагрузки, где baud rate генерируется в зависимости от начального значения таймера и системной тактовой частоты. Кроме того, в некоторых режимах скорость обмена задаётся фиксированным значением как доля частоты системного генератора. Правильный выбор скорости baud является ключевым условием надёжного обмена данными через UART.

## **17. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ**

### **1. CPLD, FPGA и логический элемент FPGA**

**CPLD (Complex Programmable Logic Device)** — устройство, относящееся к классу программируемых электронных схем (FPGA) и по сложности занимающее промежуточное положение между FPGA и PAL. CPLD состоит из блоков логических вентилей, объединённых программируемой коммутационной матрицей. В отличие от FPGA, схемы CPLD обычно основаны на постоянной памяти. В последнее время различия между CPLD и FPGA постепенно стираются.

**FPGA (Field-Programmable Gate Array)** — множество одинаковых логических элементов, которые могут соединяться через программируемую коммутационную схему. Основная цель создания FPGA — дать разработчику возможность получить в лабораторных условиях на одном чипе очень сложное и при этом работающее цифровое устройство, используя относительно простые технологии.

Логические элементы FPGA относятся к уровню RTL. Их соединения хорошо описываются структурным VHDL и Verilog.

Используемая вычислительная модель — дискретно-событийная модель. По мере развития технологий производства интегральных микросхем появляется тенденция увеличения основных элементов FPGA. Многие современные модели включают память, элементы арифметико-логических устройств, умножители и целые процессорные ядра.

## 2. Подсистема синхронизации. Обобщённая структура.

### Времязависимые цепи

**Синхронизация** — согласованная по времени работа всех модулей системы.

#### Подсистема синхронизации

Подсистема синхронизации — аппаратная система, обеспечивающая согласованную и корректную по времени работу всех функциональных блоков микроконтроллера. Она формирует тактовые сигналы и распределяет их по ядру процессора, периферийным модулям и внутренней шине. Основная цель подсистемы синхронизации — обеспечить порядок выполнения операций, корректную передачу данных и стабильную работу системы.

#### Обобщённая структура подсистемы синхронизации

Обобщённая структура включает тактовый генератор, блоки умножения или деления частоты, линии распределения тактового сигнала и логику синхронизации. Тактовый генератор формирует исходный сигнал, делители и умножители преобразуют его в требуемые частоты, после чего тактовые сигналы подаются на ядро, таймеры, интерфейсы связи и другие периферийные модули.

#### Времязависимые цепи

Времязависимые цепи — это логические и функциональные цепи, работа которых зависит от тактовых сигналов. В таких цепях изменение сигналов происходит только в определённый момент времени, то есть по фронту или уровню тактового импульса. Они используются для вычислительных операций, регистрации данных, работы таймеров и реализации синхронной логики, обеспечивая детерминированную и предсказуемую работу микроконтроллера.

## 18. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Системы на кристалле (SoC — System on Chip)

**System on Chip (SoC)** — технология, позволяющая разместить все необходимые компоненты компьютера или электронной системы внутри одной электронной микросхемы (чипа).



### Основные компоненты SoC:

- **Центральный процессор (CPU):** основные вычислительные блоки системы, часто многоядерные.
- **Память (Memory):** блоки RAM и ROM/Flash.
- **Графический процессор (GPU):** обработка изображения и графики.
- **Интерфейсы и порты:** контроллеры USB, Wi-Fi, Bluetooth, Ethernet.
- **Периферийные блоки:** таймеры, АЦП/ЦАП, блоки обработки аналоговых и цифровых сигналов.

### Преимущества SoC:

- **Компактность:** все элементы в одном чипе → устройство очень малого размера (смартфоны, смарт-часы).
- **Энергоэффективность:** короткие межсоединения → меньшее потребление энергии.
- **Скорость:** данные внутри чипа передаются с очень высокой скоростью.
- **Себестоимость:** в массовом производстве использовать один SoC дешевле, чем несколько отдельных компонентов.

### Примеры применения:

смартфоны (Apple A-серия, Snapdragon), планшеты, роутеры и сложные встраиваемые системы.

## 2. Механизмы первичной инициализации бортовой памяти

Механизмы первичной инициализации бортовой памяти предназначены для приведения памяти в корректное состояние при запуске микроконтроллера и обеспечения стабильной работы программы. При подаче питания или при сбросе (reset) процесс инициализации запускается автоматически, и ячейки памяти устанавливаются в заранее определённые начальные значения. Программный код обычно хранится в постоянной памяти (Flash или ROM), а определённые области оперативной памяти (RAM), используемые для переменных, заполняются нулями или загружаются начальными значениями. Этот процесс выполняется аппаратными цепями reset, стартовым кодом (startup code) и загрузчиком (bootloader). В результате инициализации устанавливается

указатель стека, регистры приводятся в начальное состояние и формируется среда, готовая к выполнению основной программы.

## 19. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Типовая структура процессора для встраиваемых систем

Структура процессора во встраиваемых системах основана на модульном принципе, что позволяет производителю создавать оптимальный чип под конкретные задачи.

#### 1. Базовый блок (Basic Block):

Основное ядро процессора, выполняющее стандартные функции, обеспечивающие выполнение любой программы:

- выборка и декодирование команд;
- выполнение арифметико-логических операций;
- работа с регистрами общего назначения.

#### 2. Переменный функциональный блок (Variable Functional Block):

Состав блока зависит от модели процессора и может включать:

- блок работы с числами с плавающей точкой (FPU);
- специализированные математические ускорители;
- контроллеры интерфейсов (USB, Ethernet, CAN);
- блоки управления памятью (MMU).

#### 3. Техническое направление ядра:

Встроенные процессоры обычно развиваются в двух направлениях:

- **CISC (Complex Instruction Set Computing):** сложный и многофункциональный набор команд.
- **RISC (Reduced Instruction Set Computing):** сокращённый и простой набор команд. В современных встраиваемых системах чаще используется RISC (например, архитектура ARM) благодаря высокой скорости и низкому энергопотреблению.

#### 4. Производительность ядра:

Зависит от факторов:

- тактовая частота;

- эффективность архитектуры (IPC — сколько команд за такт);
- разрядность (8/16/32/64 бит);
- наличие кэш-памяти для быстрого доступа к данным.

## 2. Внешнее программирование встроенной ROM: параллельное vs последовательное (JTAG)

Внешнее программирование встроенной ROM — это процесс записи программного кода во внутреннюю постоянную память микроконтроллера с использованием внешнего устройства.

При **параллельном программировании** данные передаются одновременно по нескольким линиям, что обеспечивает высокую скорость, но требует большого числа выводов и более сложной аппаратной схемы. Этот метод в основном применяется в производстве или в специализированных программаторах.

При **последовательном программировании**, включая программирование через интерфейс **JTAG**, данные передаются последовательно по небольшому числу линий, что упрощает аппаратную реализацию и позволяет программировать микроконтроллер непосредственно на плате. Интерфейс JTAG, помимо программирования, поддерживает тестирование и отладку (debug), поэтому является наиболее распространённым методом в современных встраиваемых системах.

## 20. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Организация прерываний в управляющих процессорах

**Прерывание (Interrupt)** — это механизм, при котором процессор временно приостанавливает выполнение текущей программы и переключается на обработку срочного события (на специальную подпрограмму).

#### 1. Источники прерываний (Interrupt Sources):

- **Внешние источники:** нажатие кнопки, сигнал от датчика, поступление данных через внешний интерфейс (UART, USB).
- **Внутренние источники:** переполнение таймера, завершение преобразования АЦП, ошибка доступа к памяти или программные ошибки, такие как деление на ноль.

#### 2. Механизмы обработки прерываний:

- **Запрос:** источник прерывания посылает процессору сигнал.

- **Сохранение:** процессор останавливает текущую работу и сохраняет в стек (stack) значения счётчика команд (PC) и регистров.
- **Переход:** процессор по таблице векторов прерываний переходит к соответствующему обработчику прерывания (ISR).
- **Возврат:** после завершения обработки процессор возвращается на прерванное место командой RETI.

### 3. Блок обработки запросов прерываний (механизм маски):

Этот блок определяет, какие прерывания следует принимать.

#### Механизм маски:

С помощью битов специального регистра (маски) можно включать конкретные прерывания или временно отключать их.

#### Маскируемые прерывания:

Программист может их отключить.

## 2. Сетевые интерфейсы. I2C: режимы, применение, концепция

**I2C** — двухпроводная шина: **SCL** (clock) и **SDA** (data), принцип master/slave. Используется **open-drain + pull-up**.

### Сетевые интерфейсы. I2C: режимы, применение, концепция

Сетевые интерфейсы — это аппаратно-программные средства, предназначенные для организации обмена данными между различными устройствами во встраиваемых системах. I2C (Inter-Integrated Circuit) — двухпроводной синхронный последовательный интерфейс связи, позволяющий подключать несколько устройств к одной общей шине. В основе концепции I2C лежит архитектура master-slave, где master-устройство формирует тактовый сигнал и управляет обменом данными, а slave-устройства выбираются по своим уникальным адресам и принимают или передают данные. Шина I2C состоит из линий SDA (данные) и SCL (тактовый сигнал) и работает по принципу открытого коллектора.

К режимам I2C относятся стандартный режим, быстрый режим и высокоскоростной режим. В стандартном режиме скорость обмена невысокая и применяется для простых устройств, а в быстром режиме скорость повышается и используется в более сложных системах. Некоторые микроконтроллеры поддерживают также высокоскоростной режим, позволяющий передавать данные ещё быстрее. Интерфейс I2C может работать в режиме одного master или нескольких master, что увеличивает гибкость шины.

Интерфейс I2C широко применяется для подключения датчиков, EEPROM-памяти, RTC-модулей, дисплеев и других медленных периферийных устройств. Его основные преимущества — малое количество проводов, возможность адресации и простота аппаратной реализации, а недостаток — ограниченная скорость обмена данными.

## 21. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Модули памяти и виды ROM

Во встраиваемых системах память — важный компонент для хранения программного кода и данных.

#### 1. Критерии классификации:

Модули памяти подразделяются по следующим признакам:

- **Зависимость от питания:** энергозависимая (RAM — при отключении питания данные теряются) и энергонезависимая (ROM — данные сохраняются).
- **Тип доступа:** произвольный доступ (RAM) и память только для чтения (ROM).
- **Скорость:** скорость чтения и записи данных.
- **Возможность перезаписи:** одноразовая запись или многократное стирание и запись.

#### 2. ROM и её виды (ПЗУ):

ROM (Read-Only Memory) — память для постоянного хранения программного кода. Основные виды:

- **Mask ROM:** программируется на заводе на этапе изготовления. Изменить данные невозможно. Дешёвая, но негибкая.
- **PROM (Programmable ROM):** пользователь может записать один раз с помощью специального устройства (программатора).
- **EPROM (Erasable PROM):** память, которую можно стирать ультрафиолетовым излучением и перезаписывать.
- **EEPROM (Electrically Erasable PROM):** позволяет стирать и перезаписывать данные электрическим сигналом. Удобна для хранения небольших данных (параметров).

- **Flash Memory:** наиболее популярный современный тип. Быстро стирается электрически, обладает большим объёмом и высокой скоростью.

## 2. Определения и принцип работы I2C. Передача бита и данных

I2C (Inter-Integrated Circuit) — двухпроводной синхронный последовательный интерфейс, используемый во встраиваемых системах для организации обмена данными между устройствами. Шина I2C состоит из линии данных SDA и тактовой линии SCL и работает на основе архитектуры master–slave. Master-устройство формирует тактовый сигнал и начинает сеанс связи, а slave-устройства выбираются по адресам и участвуют в обмене. Интерфейс I2C основан на принципе открытого коллектора, поэтому на шине обязательно используются подтягивающие резисторы. Принцип работы I2C основан на условиях START и STOP. Условие START формируется переходом SDA в низкий уровень при высоком уровне SCL, а STOP — переходом SDA в высокий уровень при высоком уровне SCL. После начала связи master сначала передаёт байт адреса с добавлением бита чтения/записи, а выбранное slave-устройство отвечает битом ACK.

Передача бита в I2C синхронизируется тактовыми импульсами: бит данных устанавливается на линии SDA при низком уровне SCL и считывается при высоком уровне SCL. Каждый байт данных состоит из 8 бит, после чего обязательно передаётся бит подтверждения (ACK или NACK). Таким образом, данные передаются последовательно по байтам, а тактовый сигнал обеспечивает корректность передачи.

## 22. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. ОЗУ (RAM) и их виды

ОЗУ (оперативное запоминающее устройство / RAM) — энергозависимая память, предназначенная для временного хранения данных в процессе вычислений. При отключении питания информация в ней исчезает.

#### 1. Статическая память (SRAM):

Использует триггеры для хранения данных.

**Преимущества:** очень высокая скорость (используется в кэше), не требует регенерации (обновления), простое управление.

**Недостатки:** высокая стоимость, большой физический размер (для 1 бита требуется 6 транзисторов), высокое энергопотребление.

#### 2. Динамическая память (DRAM):

Использует конденсаторы для хранения данных.

**Преимущества:** дешёвая, очень большой объём, малый физический размер

(на 1 бит требуется 1 транзистор и 1 конденсатор).

**Недостатки:** низкая скорость, требует постоянной регенерации (обновления) для сохранения заряда в конденсаторах.

## 2. I2C: START/STOP, ACK, синхронизация

**START:** при высоком SCL SDA 1→0

**STOP:** при высоком SCL SDA 0→1

**ACK:** приёмник на 9-м такте подтягивает SDA=0 и подтверждает приём

**Синхронизация:** возможен clock stretching (slave удерживает SCL, задерживая master)

В интерфейсе I2C обмен данными основан на управляющих условиях START и STOP. START формируется переходом SDA в низкий уровень при высоком SCL и означает начало сеанса связи. STOP формируется переходом SDA из низкого уровня в высокий при высоком SCL и означает завершение обмена. После каждого переданного байта принимающее устройство формирует бит ACK, подтверждающий корректный приём, а при отсутствии подтверждения возникает NACK. Синхронизация обеспечивается master-устройством, формирующим импульсы SCL, а slave-устройства работают синхронно этому сигналу. Биты данных на SDA изменяются только при низком SCL, а при высоком SCL данные стабильны и корректно считываются.

## 23. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Память EEPROM (E2PROM) и характеристики AT24Cxx

EEPROM (Electrically Erasable Programmable ROM) — энергонезависимая память, которую можно стирать и перезаписывать электрическим током.

#### 1. Принцип работы:

Для хранения данных используются транзисторы с «плавающим затвором». Запись состояния бита (0 или 1) осуществляется путём внесения или удаления электрического заряда на затворе.

#### 2. Основные преимущества:

- **Побайтовое стирание:** не блоками, как Flash, а каждый байт отдельно можно стереть и перезаписать.
- **Долговечность хранения:** сохраняет данные десятки лет без питания.
- **Большое число циклов:** можно перезаписывать примерно 100 000 — 1 000 000 раз.

### 3. Характеристики на примере AT24Cxx (Atmel):

AT24C серия (например, AT24C02, AT24C08) — самые распространённые EEPROM-чипы.

- **Интерфейс:** I2C (двухпроводная шина SDA, SCL).
- **Напряжение:** работает в диапазоне 1.8 В – 5.5 В.
- **Ёмкость:** число “xx” показывает размер в битах (например, AT24C02 — 2 кбит).

## 2. Формат данных I2C (7-бит адрес). Арбитраж.

### Преимущества

В I2C формат данных основан на 7-битной адресации: у каждого slave-устройства есть уникальный 7-битный адрес. Сеанс связи начинается с формирования условия START, затем master передаёт байт адреса, где первые 7 бит — адрес устройства, а последний бит определяет режим чтения или записи. После приёма адреса выбранное slave-устройство отвечает битом ACK, затем данные передаются по байтам.

Арбитраж в I2C выполняется автоматически, когда несколько master одновременно пытаются получить доступ к шине. Он реализуется путём контроля линии SDA, где логический «0» доминирует над логической «1». Если отправленный master бит не совпадает с фактическим уровнем на шине, он проигрывает арбитраж и освобождает шину, а оставшийся master продолжает обмен. Этот механизм предотвращает искажение данных и обеспечивает надёжность.

К основным преимуществам I2C относятся малое количество проводов, возможность подключения нескольких устройств к одной шине, аппаратная поддержка адресации и арбитража, а также простота аппаратной реализации. Благодаря этим свойствам I2C широко применяется во встраиваемых системах для связи с медленными периферийными устройствами.

## 24. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Характеристики и организация микросхемы AT24Cxx

AT24Cxx — серия энергонезависимых микросхем памяти EEPROM компании Atmel (ныне Microchip), работающих по интерфейсу I2C.

#### 1. Назначение выводов микросхемы:

Обычно выпускается в 8-выводном корпусе (DIP или SOIC):



- **A0, A1, A2 (Address Inputs):** установка аппаратного адреса; позволяет подключать до 8 устройств на одну шину.
- **SDA (Serial Data):** двунаправленная линия передачи данных.
- **SCL (Serial Clock):** линия тактового сигнала синхронизации.
- **WP (Write Protect):** защита от записи. При подаче высокого уровня (VCC) запись в память невозможна.
- **VCC / GND:** питание (1.8 В – 5.5 В) и земля.

## 2. Особенности Write Protect:

Для серий AT24C01A/02/04/16 вывод WP работает так:

- **WP = GND (0):** нормальный режим — разрешены чтение и запись.
- **WP = VCC (1):** весь массив памяти защищён от записи (только чтение). Это защищает важные параметры (например, настройки системы) от случайного удаления.

## 3. Организация памяти:

Объём памяти зависит от числа в названии (в килобитах):

- AT24C01A: 1024 бит (128 байт × 8 бит).
- AT24C02: 2048 бит (256 байт × 8 бит).
- AT24C04: 4096 бит (512 байт × 8 бит).
- AT24C16: 16 384 бит (2048 байт × 8 бит).

### Страничная запись (Page Write):

Можно записывать не только по байтам, но и страницами. Например, у AT24C01A/02 размер страницы — 8 байт, у AT24C04/16 — 16 байт.

## 2. RS-485: особенности, электрические/временные характеристики, скорость/дальность

RS-485 — дифференциальная линия (A/B), устойчива к помехам, подходит для больших расстояний.

RS-485 — стандарт дифференциальной последовательной связи для надёжной передачи данных на большие расстояния и в условиях высокой помеховой нагрузки. Основная особенность RS-485 — дифференциальная передача по

двум проводам, где логические уровни определяются разностью напряжений между линиями. Это значительно повышает устойчивость к электромагнитным помехам и обеспечивает стабильную связь в промышленной среде. В RS-485 к одной шине можно подключать несколько устройств, интерфейс может работать в полудуплексном или полнодуплексном режиме.

Электрические характеристики RS-485 включают уровни дифференциального напряжения, высокое входное сопротивление и возможность подключения нескольких приёмников к одной линии. Для уменьшения отражений на концах линии применяются терминаторные резисторы. Временные характеристики определяются длительностью фронтов сигналов, временем бита и требованиями к синхронизации, что обеспечивает надёжный приём данных.

В RS-485 скорость обмена и дальность связаны обратной зависимостью: при высокой скорости дальность меньше, а при низкой скорости передача возможна на расстояния до нескольких сотен метров. Низкоскоростной режим подходит для длинных линий, а высокоскоростной — для коротких дистанций. Поэтому RS-485 широко применяется в промышленной автоматизации, датчиковых сетях и системах управления.

## 25. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Блок-схема EEPROM и адресация модулей

#### 1. Внутренняя блок-схема EEPROM (Internal Block Diagram):

Внутренняя структура EEPROM (например, AT24Cxx) включает основные блоки:

- **I2C Control Logic:** принимает сигналы по SDA и SCL и управляет протоколом.
- **Device Address Comparator:** сравнивает уровни на выводах A0, A1, A2 с адресом, пришедшим по шине.
- **Address Register:** хранит адрес ячейки, из которой выполняется чтение или запись.
- **Data Register:** буфер временного хранения данных.
- **Memory Array:** основной массив EEPROM, где хранятся данные.
- **High Voltage Generator (VPP):** генерирует внутри микросхемы повышенное напряжение, необходимое для записи и стирания.

#### 2. Адресация (Addressing):

Для установления связи с EEPROM процессор (master) отправляет 8-битный байт адреса устройства (Device Address Byte). Его структура:

## 2. RS-485: согласование (termination) и конфигурация.

### Защитное смещение (bias)

Согласование (termination) в RS-485 применяется для предотвращения отражений сигнала. В длинных линиях отражение от конца кабеля может исказить данные, поэтому на концах шины устанавливаются терминаторные резисторы, равные волновому сопротивлению кабеля. Обычно для RS-485 это около 120 Ом, и терминаторы ставятся только на двух концах шины.

Правильное согласование обеспечивает надёжную передачу данных на высокой скорости и большой дальности.

Конфигурация RS-485 обычно выполняется в виде многоточечной (multi-drop) шины, где один master и несколько slave подключены к общей дифференциальной линии. Устройства работают в полудуплексном режиме, и в любой момент времени активным должен быть только один передатчик, чтобы избежать конфликтов на шине.

Защитное смещение (bias) используется, чтобы шина не переходила в неопределённое состояние, когда все передатчики отключены. Bias-резисторы формируют начальную разность напряжений на дифференциальной линии, позволяя приёмнику стабильно определять логический «0» или «1». Без bias шина может «плавать», что приводит к ложным импульсам и ошибочным данным.

## 26. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Операции записи в EEPROM

Процесс записи данных в EEPROM выполняется в двух основных режимах. После любой операции записи микросхеме требуется время (примерно 5–10 мс) для внутренней обработки данных.

#### 1. Побайтовая запись (Byte Write):

В этом режиме записывается один байт по конкретному адресу.

**Процесс:** master (процессор) формирует сигнал START → отправляет адрес устройства → отправляет внутренний адрес памяти → отправляет байт данных → завершает сигналом STOP.

Микросхема начинает внутренний цикл записи в ячейку только после получения сигнала STOP.

#### 2. Страничная запись (Page Write):

Позволяет записывать несколько байтов (например, 8 или 16) подряд одной командой.

**Особенность:** процессор отправляет адрес первого байта, затем без остановки последовательно отправляет 8 или 16 байтов данных. Внутренний счётчик адреса микросхемы автоматически увеличивается после каждого байта.

**Важно:** если данные выходят за границу страницы, адрес «перепрыгивает» на начало страницы (эффект roll over), что может привести к перезаписи ранее записанных данных.

### 3. Опрос устройства (Acknowledge Polling):

Пока EEPROM выполняет внутренний цикл записи, она не отвечает на запросы I2C. Чтобы определить завершение записи, процессор выполняет опрос:

- процессор отправляет START и адрес устройства;
- если EEPROM ещё занята записью, она не выдаёт ACK.

## 2. Надёжность RS-485: предотвращение приёма в полудуплексе. Схема подключения трансивера

RS-485 часто используется в полудуплексном режиме, где одновременно передача или приём может выполняться только одним устройством. Для обеспечения надёжной связи требуется корректное управление передатчиком и приёмником. Предотвращение приёма в полудуплексе выполняется, чтобы при активном передатчике устройство не принимало собственный сигнал как входные данные и не обрабатывало его как ошибочные данные. Обычно это реализуется через управляющие входы трансивера: при передаче приёмник временно отключается.

В трансивере RS-485 обычно есть сигналы управления **DE (Driver Enable)** и **RE (Receiver Enable)**. Сигнал DE включает передатчик, а сигнал RE используется для включения или отключения приёмника. Во время передачи DE переводится в активное состояние, а RE устанавливается в состояние отключения приёмника, чтобы устройство работало только как передатчик. После завершения передачи DE отключается, RE включается, и устройство переходит в режим приёма. Такая схема управления предотвращает конфликты и повышает надёжность связи.

В схеме подключения трансивера выход UART микроконтроллера подключается к входу данных трансивера, а выход трансивера — к входу UART для приёма. Сигналы DE и RE управляются одним или несколькими GPIO-пинами микроконтроллера. Дифференциальные линии A и B подключаются к шине RS-485, а на крайних точках шины устанавливаются терминаторные резисторы. Такая схема предотвращает ошибочный приём в

полудуплексном режиме и обеспечивает стабильную и надёжную работу сети RS-485.

## 27. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Операции чтения из памяти EEPROM

Для чтения данных из EEPROM применяются три основных метода. Операции чтения выполняются быстрее, чем запись, поскольку не требуют внутреннего цикла ожидания.

#### 1. Чтение по текущему адресу (Current Address Read):

Чтение данных из позиции, сохранённой во внутреннем счётчике адреса микросхемы (то есть со следующего адреса после последнего чтения или записи).

**Процесс:** master отправляет адрес устройства (бит R/W = 1) → EEPROM выдаёт подтверждение (ACK) → отправляет master байт данных → master не выдаёт подтверждение (NACK) и отправляет сигнал STOP.

#### 2. Чтение в режиме произвольного доступа (Random Read):

Режим позволяет читать данные из любого произвольно выбранного адреса памяти.

**Процесс:** операция начинается с «ложной записи» (Dummy Write). Master сначала в режиме записи отправляет адрес устройства и внутренний адрес, откуда нужно прочесть данные. Но данные не записывает — затем снова подаёт сигнал START (Restart) и переключается в режим чтения. После этого EEPROM отправляет данные по указанному адресу.

#### 3. Чтение в режиме последовательного доступа (Sequential Read):

Используется для последовательного чтения больших объёмов данных (всей памяти или её части).

**Процесс:** начинается после любой операции чтения (текущей или произвольной). Master, получив один байт, не отправляет STOP, а продолжает выдавать ACK. EEPROM после каждого ACK автоматически увеличивает адрес и отправляет следующий байт.

## 2. CAN: области применения, Data Link Layer (LLC/MAC), Physical Layer, характеристики

CAN (Controller Area Network) — промышленный и автомобильный сетевой интерфейс, устойчивый к помехам, надёжный и предназначенный для работы близкой к реальному времени. CAN широко применяется в автомобильной электронике, промышленной автоматизации, робототехнике, медицинских устройствах и во встраиваемых системах, где требуется надёжный обмен данными. Его ключевая особенность — равноправная работа нескольких узлов на одной шине без центрального контроллера.

Уровень Data Link Layer протокола CAN состоит из подуровней LLC и MAC. Уровень LLC (Logical Link Control) выполняет логические функции управления: фильтрацию кадров, приём и сообщение об ошибках. Уровень MAC (Medium Access Control) обеспечивает доступ к шине, арбитраж и формирование кадров. В CAN арбитраж основан на идентификаторе сообщения: сообщение с меньшим идентификатором имеет более высокий приоритет, что критически важно для систем реального времени.

Уровень Physical Layer определяет способ передачи данных через физическую среду. CAN использует дифференциальную двухпроводную шину (CAN\_H и CAN\_L), что обеспечивает высокую устойчивость к электромагнитным помехам. На физическом уровне определяются уровни сигналов, время бита, синхронизация и требования к согласованию линии (termination).

К основным характеристикам CAN относятся высокая надёжность, автоматические механизмы обнаружения и коррекции ошибок, многоточечная шинная архитектура, работа, близкая к реальному времени, и зависимость между скоростью и расстоянием. Благодаря этим свойствам CAN широко используется в сложных и ответственных системах.

## 28. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Порты ввода-вывода (I/O Ports)

Порты ввода-вывода — это физические выводы (пины) микроконтроллера, предназначенные для обмена данными с внешними устройствами (датчики, дисплеи, кнопки).

#### 1. Классификация портов:

Порты подразделяются по назначению и способу передачи данных на следующие группы:

### Порты общего назначения (GPIO — General Purpose Input/Output):

Их можно программно настроить на ввод (input) или вывод (output). Например: включение светодиода (выход) или проверка нажатия кнопки (вход).

### Специализированные (альтернативные) порты:

Помимо GPIO выполняют специальные функции:

- таймер/ШИМ (PWM) — для управления частотой сигнала;
- АЦП/ЦАП — для работы с аналоговыми сигналами;
- коммуникационные интерфейсы — передача данных по UART, SPI, I2C.

### 2. Режимы работы портов:

- **Input (вход):** принимает внешний сигнал; часто оснащается внутренними резисторами pull-up или pull-down.
- **Output (выход):** отправляет сигнал от процессора на внешнее устройство.
- **High-Z (высокое сопротивление):** порт как бы отключён от системы (третье состояние), что позволяет нескольким устройствам работать на одной шине.

## 2. Промышленный Ethernet: реальное время, резервирование, кольцевая топология, отличие от обычного Ethernet

Промышленный Ethernet — сетевая технология для производственных и встраиваемых систем, обеспечивающая управление и мониторинг с требованиями реального времени. Хотя он основан на стандартном Ethernet, применяет специальные расширения для детерминированного (предсказуемого) временного поведения, высокой надёжности и устойчивости к помехам в промышленной среде. Режим реального времени гарантирует доставку данных в строго заданный интервал, что критически важно для систем автоматизации.

В промышленном Ethernet широко применяются механизмы резервирования: при отказе части сети связь автоматически продолжается по альтернативному маршруту, что предотвращает остановку производственных процессов. Для повышения надёжности часто используется кольцевая топология (ring), где узлы соединены по кругу и при разрыве кольца данные могут передаваться в обратном направлении. Кольцевая топология и протоколы резервирования обеспечивают непрерывность работы сети.

Основное отличие обычного Ethernet от промышленного — уровень гарантии реального времени. Обычный Ethernet не обеспечивает жёстких временных гарантий и ориентирован на офисные или бытовые сети. Промышленный Ethernet поддерживает требования реального времени, высокую надёжность, резервирование и аппаратные решения, адаптированные под производство. Поэтому он широко используется в автоматизации, робототехнике и системах управления технологическими процессами.

## 29. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Однонаправленные порты и схема выхода Push-Pull

Однонаправленные (Unidirectional) порты — это порты, работающие только в одном направлении: либо только на ввод (input), либо только на вывод (output). В современных микроконтроллерах они чаще рассматриваются как выходные порты.

#### 1. Выходной порт со схемой Push-Pull (push-pull)

Это наиболее распространённая схема, активно формирующая высокий (логическая 1) и низкий (логическая 0) уровни выходного сигнала. Состоит из двух транзисторов (обычно P-MOS и N-MOS).

##### Блок-диаграмма:

Два транзистора соединены последовательно:

- верхний транзистор (P-MOS) подключён к источнику питания (VCC);
- нижний транзистор (N-MOS) подключён к земле (GND).

#### 2. Принцип работы (основные характеристики):

- **Логическая 1 (Push):** верхний транзистор открывается, нижний закрывается. Порт подключается к VCC, ток выходит наружу.
- **Логическая 0 (Pull):** нижний транзистор открывается, верхний закрывается. Порт подключается к GND и стягивает ток на себя.

##### Преимущества:

- **Скорость:** переключение уровней (0→1 и обратно) происходит очень быстро.
- **Стабильность:** не нужны внешние pull-up или pull-down резисторы.



- **Мощность:** позволяет напрямую управлять нагрузкой.

#### Недостатки:

- **Конфликт на шине:** если к одной линии подключить два push-pull выхода и один выдаёт «1», а другой «0», возможно короткое замыкание.
- **Негибкость:** непригоден для объединения нескольких устройств на одной линии (например, I2C), где используется open-drain.

## 2. LIN. PLC технология. Преимущества/недостатки PLC (сравнение с Wi-Fi)

LIN (Local Interconnect Network) — низкоскоростной, дешёвый и простой последовательный сетевой интерфейс, применяемый преимущественно в автомобильной электронике. LIN основан на архитектуре master–slave, где один master управляет несколькими slave-устройствами. Он используется для управления датчиками, исполнительными механизмами и простыми модулями и применяется как дополнение к CAN. Главные особенности LIN — простота и низкая стоимость при ограниченной скорости обмена.

PLC (Power Line Communication) — технология передачи данных по электрической сети питания. Дополнительные кабели связи не требуются, поскольку информация передаётся по существующим электропроводам. PLC часто используется в системах «умный дом», электросчётчиках, автоматизации зданий и там, где уже есть готовая инфраструктура. Основная идея PLC — использовать электрическую сеть как канал связи.

К преимуществам PLC относятся работа без дополнительной проводки, возможность организовать связь без разрушения стен и стабильная работа внутри зданий. PLC меньше зависит от электромагнитного экранирования. Недостатки PLC: помехи в электросети могут влиять на качество данных, скорость ограничена, а качество связи зависит от нагрузки сети.

По сравнению с Wi-Fi PLC не зависит от радиопомех и может надёжнее работать в закрытых помещениях или зданиях с толстыми стенами. Однако Wi-Fi обеспечивает более высокую скорость, гибкость и подходит для мобильных устройств, тогда как PLC обычно медленнее и эффективен только там, где есть электрическая сеть. Поэтому PLC чаще используется в системах со стационарной инфраструктурой, а Wi-Fi — в мобильных и высокоскоростных системах.

## 30. ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ

### 1. Выходные порты Open-Drain и выходные порты с внутренней нагрузкой

Эти порты отличаются от push-pull тем, что активно формируют только один уровень (обычно логический 0).

#### 1. Выходной порт с открытым стоком (Open-Drain)

В такой схеме используется только один транзистор (нижний N-MOS), а верхний транзистор отсутствует («открыт»).

##### Блок-диаграмма:

Вывод порта подключён к стоку (drain) транзистора, а исток (source) подключён к земле (GND).

##### Принцип работы:

- **Логический 0:** транзистор открыт, выход подключается к земле (GND).
- **Логическая 1:** транзистор закрыт, выход остаётся в состоянии High-Z. Для получения логической 1 нужен внешний pull-up резистор.

#### 2. Выходные порты с внутренней нагрузкой (pull-up)

Во многих микроконтроллерах для экономии внешних резисторов внутрь порта добавляется внутренний резистор, который можно включать программно.

##### Блок-диаграмма:

Показан N-MOS транзистор и параллельный (или последовательный) высокоомный резистор, направленный к VCC.

#### 3. Основные характеристики, преимущества и недостатки:

##### Преимущества:

- **Wired-AND логика:** несколько open-drain выходов можно подключать к одной линии, что важно для исключения конфликтов в I2C.
- **Преобразование уровней напряжения:** подключив pull-up к другому источнику (например, 5 В), можно управлять 5-вольтовым устройством от 3.3-вольтового микроконтроллера.

##### Недостатки:

- **Низкая скорость:** переход 0→1 идёт через резистор, поэтому время нарастания (rise time) больше.
- **Энергопотребление:** в состоянии логического 0 через резистор идёт постоянный ток.

## 2. M2M. ARINC 429. MIL-STD-1553. Physical layer, Bus Controller, Remote devices, Monitor

M2M (Machine-to-Machine) — концепция, обеспечивающая автоматический обмен данными между устройствами без участия человека. M2M-системы широко применяются в телеметрии, промышленном мониторинге, транспорте и системах дистанционного управления. Основные требования — надёжность, непрерывность связи и работа, близкая к реальному времени.

ARINC 429 — авиационный стандарт однонаправленного последовательного обмена данными. Он основан на принципе point-to-point и использует дифференциальный Physical Layer, повышающий устойчивость к помехам. В ARINC 429 возможны один передатчик и несколько приёмников, данные передаются строго форматированными словами, что обеспечивает высокую надёжность в авиационных системах.

MIL-STD-1553 — высоконадёжная двунаправленная цифровая шина данных, применяемая в военных и авиационных системах. На уровне Physical Layer стандарт основан на дифференциальной экранированной двухпроводной шине с согласованием терминаторами. В этом стандарте весь обмен строго контролируется Bus Controller, который планирует и синхронизирует передачу данных.

Bus Controller — основное управляющее устройство сети MIL-STD-1553, определяющее кто, когда и в каком формате передаёт данные. Remote devices (Remote Terminals) — устройства, выполняющие команды Bus Controller и отправляющие или принимающие данные. Monitor (Bus Monitor) — устройство, пассивно наблюдающее весь трафик сети для анализа, диагностики и контроля.