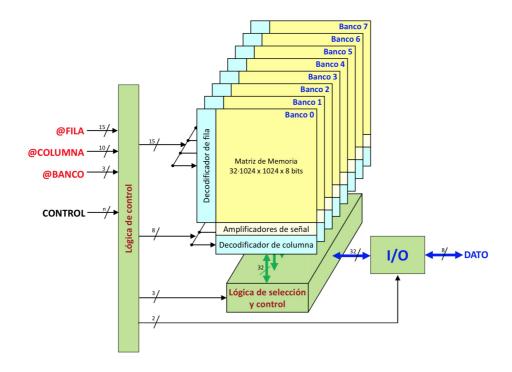
Bancos



Todas las RAMs se organizan en bancos.

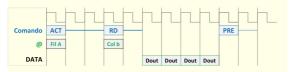
- Para poder acceder a diversos bancos concurrentemente.
- Para ocultar la precarga
- Para ocultar el refresco
- Para que vaya más rápido y que consuma menos (ya que son más peques)

@Memoria

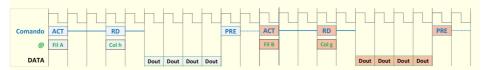
- En este caso:
- 15 bits de fila
- 10 bits de columna
 - 8 bits de columna
 - 2 bits para seleccionar el byte en la columna
- 3 bits de banco

Cronogramas

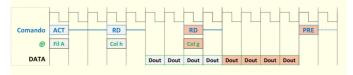
Lectura de un bloque de memoria (Fila A, columna b)



Lectura de 2 bloques de memoria en Filas diferentes (Fila A, columna h y Fila B, columna g)

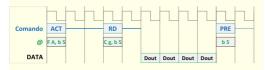


Lectura de 2 bloques de memoria en la misma página (Fila A, columna h y Fila A, columna g)



- 32 bytes por bloque
- ACT: 3 ciclos
- WR, RD: 2 ciclos
- PRE: 2 ciclos
- Transferencia: 8B por ciclo

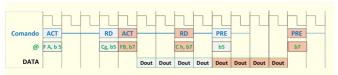
Lectura de un bloque (Banco 5, Fila A, Columna g)



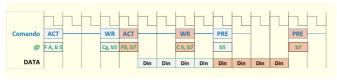
En una DRAM real existen bastantes restricciones que no hemos tenido en cuenta, p.e.:

- Entre una lectura y una escritura hay que esperar N ciclos.
- Entre 2 ACT consecutivos a bancos diferentes han de pasar M ciclos.

■ Lectura de 2 bloques en bancos diferentes (Banco 5, Fila A, Columna g y Banco 7, Fila B, columna g)



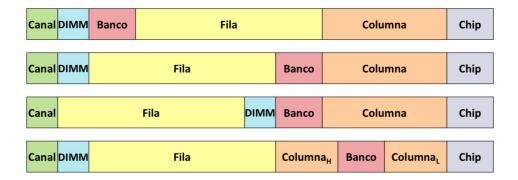
Escritura de 2 bloques en bancos diferentes (Banco 5, Fila A, Columna g y Banco 7, Fila B, columna g)



- 32 bytes por bloque
- ACT: 3 ciclos
- WR, RD: 2 ciclos
- PRE: 2 ciclos
- Transferencia: 8B por ciclo

Donde está la dirección 0x1DF038A6B

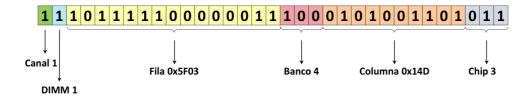
Conclusión: hay muchas maneras de organizarlo



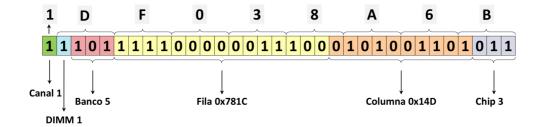
Pero unas son más eficientes que otras.

Me interesa cambiar cada poco tiempo de banco para hacer accesos concurrentes.

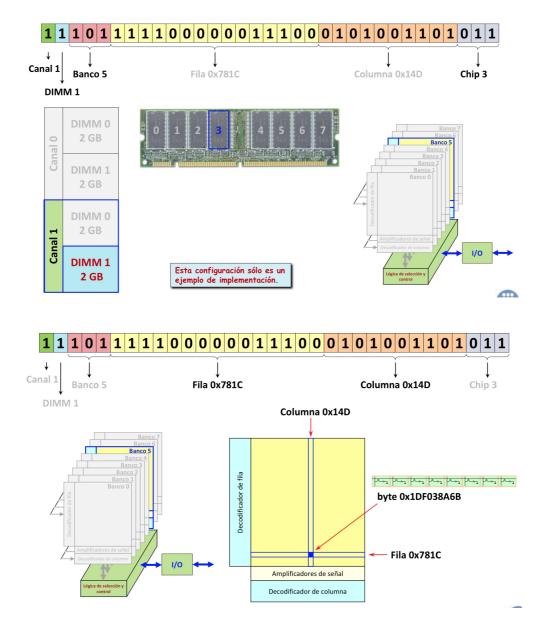
Por lo tanto. Esto:



Es mejor que esto:



Accederiamos así



Recomendación: lee las transparencias con calma (no solo las de este resumen, todas las de este tema)

Mirarse corrección y detección de errores (transparencias)