

หน้า 1 / 10

ภาควิชาวิเ	ศวกรรมไฟฟ้าและ	ะคอมพิวเตย	วร์	ภาคการศึกษาที่	ปีการศึกษา
รหัสวิชา	010113026	ชื่อวิชา	Digital Laboratory	ตอนเรียน	หมายเลขโต๊ะ
รหัสนักศึกษา		ชื่อ-นามสกุล			
อาจารย์ผั	สอน		เวลาที่ทำการท <sup>ั</sup> ดลอง		วันที่

### การทดลองที่ 9

### State Machines and it's Applications

#### <u>วัตถุประสงค์</u>

- 1. เพื่อให้สามารถใช้โปรแกรมคอมพิวเตอร์เพื่อจำลองการทำงานของวงจรลอจิกเกทได้
- 2. เพื่อให้สามารถประยุกต์ใช้วงจรและอุปกรณ์ดิจิทัลเพื่อออกแบบระบบงานที่ซับซ้อนได้
- 3. เพื่อให้สามารถประยุกต์ใช้การออกแบบระบบงานดิจิตัลด้วยเทคนิคทาง state diagram ได้

#### <u>อุปกรณ์</u>

- . 1. ระบบคอมพิวเตอร์ 1 เครื่อง พร้อมติดตั้งโปรแกรม Quartus II เวอร์ชั่น 8.0 (Student Edition) ขึ้นไป
- 2. บอร์ดทดลอง Cyclone3-Lab01 1 บอร์ด
- 3. สาย J-TAG 1 เส้น ใช้รุ่น USB-Blaster (สำหรับเครื่อง Notebook) หรือรุ่น Byte-Blaster (สำหรับเครื่อง PC)
- 4. บอร์ดแสดงผล 7-segment (รุ่นแป้นพิมพ์ Keypad สีขาว)

#### การทดลอง

#### A1 บทน้ำ: แนวทางการออกระบบงาน

ในการทดลองนี้จะสร้างระบบงานชื่อ "**เครื่องจำหน่ายเครื่องดื่มแบบหยอดเหรียญ Vending Machine**" ซึ่งจะเป็นตัวอย่างการนำเทคนิคการออกแบบ state diagram มาช่วยในการออกแบบ ดังนั้นจึงมีความจำเป็นที่จะ ต้องทำความเข้าใจการทำงานของเครื่อง Vending Machine ให้เข้าใจพฤติกรรรมของมันอย่างถูกต้องก่อน แล้ว ค่อยเริ่มต้นลงมือทำการออกแบบ หากทำตามขั้นตอนนี้แล้วจะช่วยให้ได้เห็นประโยชน์ที่ชัดเจนของแนวทางการ ออกแบบด้วยเทคนิค state diagram ได้เป็นอย่างดี

#### การทำงานของเครื่อง Vending Machine:

### การทำงานของเครื่อง Vending Machine

- 1 **มีเฉพาะเครื่องดื่มแบบกระบ้อง** ราคากระบ๋องละ 15 บาท เมื่อเหรียญครบตามราคาจะปล่อยสินค้าให้ทันที
- 2 **เหรียญที่รับ** เฉพาะเหรียญ 5 บาท (Nikel ใช้อักษรย่อ N)

และเหรียญ 10 บาท (Dime ใช้อักษรย่อ **D**)

- 3 **ไม่ทอนเงิน** หากหยอดเหรียญเกินราคาที่ขาย เช่น 10 บาท 2 เหรียญ จะปล่อยสินค้าให้ 1 กระป๋อง และรอรับเงินเพิ่มอีก 10 บาทเพื่อให้ครบ 15 บาท สำหรับการขายเพิ่มอีก 1 กระป๋อง
- 4 **มีตัวเลขแสดงจำนวนเงิน**ที่ใส่เข้าไปหากเงินยังไม่ถึง 15 บาท แต่ถ้าเกิน 15 บาทจะแสดงเงินที่เหลืออยู่หลัง จากหักราคาขายสินค้าไปแล้ว

ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า พระนครเหนือ



หน้า 2 / 10

5 **มีการป้องกันการกินเหรียญ** ในช่วงที่ปล่อยกระป๋องน้ำเครื่องจะ**ไม่รับเหรียญเพิ่ม**จนกว่าจะสิ้นสุดขั้นตอนการ ปล่อยกระป๋อง (จะมีไฟสัญญาณกระพริบเตือน พร้อมส่งเสียงบิ๊บราวๆ 2 วินาที)

### A2 เตรียมการออกแบบ: โครงสร้างของเครื่อง Vending Machine

เราจำเป็นจะต้องจินตนาการกลไกของบอร์ดทดลองเพื่อให้ทำหน้าที่เป็นเครื่อง Vending Machine ดังนี้

- **ใช้ SW6** (สวิทซ์เลื่อน) ทำหน้าที่เป็นสวิทซ์**ปิดเปิดเครื่อง** (ควบคุมที่ขาสัญญาณ Enable)

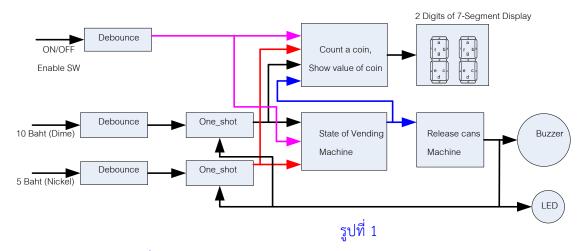
- **ใช้ PB2** (สวิทซ์กดติดปล่อยดับ) ทำหน้าที่แทนการ**หยอดเหรียญ 5 บาท** 1 เหรียญต่อการกดหนึ่งครั้ง

- **ใช้ PB3** (สวิทซ์กดติดปล่อยดับ) ทำหน้าที่แทนการ**หยอดเหรียญ 10 บาท** 1 เหรียญต่อการกดหนึ่งครั้ง

- ใช้ 7 Segment 2 หลัก แสดงจำนวนเงิน ซึ่งควรจะมีตัวเลขเพียง 5, 10, 15, 20 บาทเท่านั้น

- **ใช้บัชเซอร์** & LEDO ส่ง**เสียง** & ส่ง**แสงไฟกระพริบ** แทนการปล่อยกระป๋องน้ำดื่ม

A3 แยกงานใหญ่ๆ ออกให้เป็นงานย่อยๆ: จากงานข้างต้นเมื่อนำมาแยกเป็นงานย่อยๆ จะได้โครงสร้างโดยรวม ของระบบแสดงดังรูปที่ 1



#### แต่ละระบบงานย่อยมีหน้าที่ทำอะไรบ้าง :

- 1. Debounce เนื่องจากเราใช้สวิทซ์แทนการหยอดเหรียญ จำเป็นจะต้องป้องกันสวิทซ์ทำงานผิดพลาด (เราได้ทำเตรียมไว้แล้วในการทดลองที่ 8)
- 2. **7-Segment** วงจรแสดงผลตัวเลข (เราได้ทำเตรียมไว้แล้วในการทดลองที่ 8)
- 3. Buzzer และ LED เป็นอุปกรณ์ที่มีบนบอร์ดทดลอง ใช้ส่งเสียง และส่งแสง
- 4. One\_Shot เนื่องจากธรรมชาติของการหยอดเหรียญ แต่ละคนอาจจะหยอดช้า เร็ว ต่างกัน และต้องหยอด ทีละ 1 เหรียญ จำเป็นจะต้องสร้างวงจรตรวจจับพฤติกรรมนี้โดยปราศจากข้อจำกัดด้านเวลา การทำงานของ One\_Shot จะทำงานโดยคอยตรวจดูว่าสวิทซ์มีการถูกกดหรือไม่ ถ้าสวิทซ์ถูกกด มันจะปล่อยเอ้าท์พุทเปลี่ยนจาก '0' ไปเป็น '1' (เกิดขอบขาขึ้นเพียง 1 ขอบ) แล้วรอจนถึงหนึ่งคาบของสัญญาณนาฬิกาก็จะเปลี่ยนกลับไปเป็น '0' เหมือนเดิม โดยที่ไม่สนใจว่าสวิทซ์จะถกกดนานเท่าใดก่อนที่จะปล่อย (อย่างไรก็กด 1 ครั้งเท่ากัน)



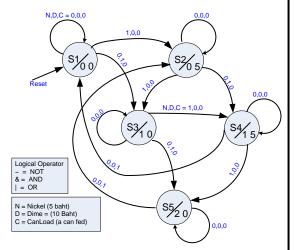
หน้า 3 / 10

5. State of Vending Machine ระบบงาน (วงจร) ส่วนนี้ จะทำงานตามขั้นตอนที่ได้อธิบายไว้ในหน้าแรก (หัวข้อ A1) เมื่อเขียนเป็นแผนผังลำดับขั้นตอน หรือ state diagram จะได้ดังรูปที่ 2

Example : ถ้าไม่มีการพยอดเหรียญ ระบบจะรออยู่ที่สเตท S1 ที่ S1 ถ้าใส่เหรียญ10 ระบบจะไปที่ S2 แต่ถ้าใส่เหรียญ5 ระบบจะไปที่S3 ที่ S3 ถ้ามีการใส่เหรียญ10 (จะได้ครบ15) ระบบจะไปที่ S7 ปล่อยกระป๋อง และกระโดดต่อไปที่ S1 เมื่อปล่อยกระป๋องเสร็จ ที่ S3 ถ้ามีการใส่เหรียญ5 (เงินยังไม่ครบ) ระบบจะไปที่ S6 รอเงินเพิ่มอีก ...

6. Count, Show value of Coins ระบบงานนี้จะทำการ ตรวจนับเหรียญที่ถูกใส่เข้ามา ในทางปฏิบัติ จะได้จำนวนเป็น 0, 5, 10, 15, 20 บาท (ไม่ เกิน 20 บาทเพราะเครื่องจะจ่ายกระป๋องให้ ทันที) ดังนั้นการเพิ่มหรือลดของจำนวนเงินจึง มีรูปแบบที่ตายตัว ทำให้เราสามารถใช้ state diagram มาทำงานแทนวงจร Adder ได้ ซึ่ง จะง่ายและสะดวกกว่ามาก ดังรูปที่ 3

 $\overline{D}\overline{N}$   $\overline{D}\overline{N}$ 



รูปที่ 3

7. Release cans Machine เป็นระบบงานปล่อยกระป๋อง (ส่งเสียง & แสง) แต่ในชีวิตจริงเนื่องจาก**เป็นกลไก**ทางกล จะใช้เวลานานหลายวินาทีกว่าจะปล่อยกระป๋องเสร็จ ทำให้ระบบต้องหยุดรับเหรียญเพิ่ม
ระบบนี้จึงต้องส่งสัญญาณไปสั่งงดรับเหรียญ (ให้ One\_shot หยุดทำงาน) ไว้ชั่วครู่เพื่อป้องกันข้อ
ผิดพลาดในการทำงานไม่สัมพันธ์กันของระบบรับเหรียญกับระบบปล่อยกระป๋อง

#### การทดลอง

ขั้นที่ 1 เตรียมนำอุปกรณ์ที่เคยสร้างไว้จากการทดลอง 7 – 8 มาใช้งาน

#### คำสั่งการทดลอง

- 1. ให้สร้างโฟลเดอร์สำหรับเก็บงานขึ้นใหม่เพื่อเก็บงานในการทดลองนี้ชื่อ "Lab09 State"
- 2. นำวงจรต่างๆที่เคยสร้างไว้ในการทดลองที่ 5-8 (ทำการ copy ไฟล์ ดังรายชื่อด้านล่าง) มาไว้ในโฟลเดอร์ที่ สร้างขึ้นใหม่นี้

ก) Debounce.gpf และ Debounce.bdf

ข) AsynchronousCounter.qpf และ AsynchronousCounter.bdf

ค) VHD 7SEGM.qpf และ VHD 7SEGM.vhd (ให้ใช้เวอร์ชั่นที่ปรับแก้ในการทดลองที่ 8)

ง) ClockDivider.qpf และ ClockDivider.bdf

- 3. ให้ทำการเปิดโปรเจคไฟล์ตามข้อ 2 มาทำการ**คอมไพล์และสร้าง symbol file** ใหม่ทั้งหมด
- 4. ให้**ปิดโปรเจค**ที่ดำเนินการในขั้นตอนที่ 2-3 ก่อนที่จะทำงานต่อไป

ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า พระนครเหนือ



หน้า 4 / 10

### ขั้นที่ 2 สร้างระบบ State of Vending Machine เพิ่มขึ้นมาใช้งาน

5. สร้างอุปกรณ์ **State Deve** (ชื่อย่อของระบบงาน State of Vending Machines) โดยดำเนินการดังนี้

5.1 สร้างโปรเจคชื่อ "State\_Deve" ขึ้นมาและให้เก็บไว้ในโฟลเดอร์เดิม ใช้ชิพ EP3C10E144C8

5.2 เปิดไฟล์สำหรับเก็บแผนภาพ state diagram โดยไปที่เมนู
File >> New

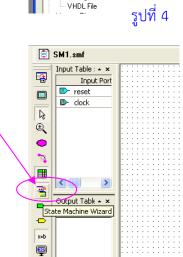
เลือก State Machine file ดังรูปที่ 4 จะปรากฏหน้าต่าง Editor ว่างๆ ของไฟล์ชื่อ SM1.smf ขึ้นมาพร้อมแถบเครื่อง มือด้านซ้ายของหน้าต่าง



เราจะเริ่มด้วยการเขียน state table เป็นลำดับแรกแล้วจึงให้ โปรแกรมทำการคอมไพล์เป็น state diagram ในภายหลัง

เมื่อเลือก State Machine Wizard แล้วจะปรากฏหน้าต่างขึ้น มาเพื่อให้ยืนยันการออกแบบ ดังรูปที่ 6a





SOPC Builder Systen

Tel Script File

Verilog HDL File

Block Diagram/Schematic File

EDIF File
State Machine File
SystemVerilog HDL File

⊟ Design Files — AHDL File

รูปที่ 5



รูปที่ 6b

เมื่อเลือก Create a ... จะปรากฏหน้าต่าง [Page 1 of 4] สำหรับกำหนดคุณสมบัติทั่วไปดังรูปที่ 6b

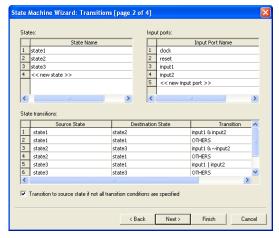
- Synchronous กำหนดให้วงจรเปลี่ยน state โดยอาศัยสัญญาณนาฬิกา
- Reset in Active High กำหนดให้มีขาไว้สำหรับรีเซ็ต และทำการรีเซ็ตด้วยค่าลอจิก '1'
- Register the output port กำหนดให้สัญญาณเอ้าท์พุทออกจากตัวรีจิสเตอร์ กดปุ่ม **Next** เพื่อทำขั้นต่อไป
- 5.4 ที่หน้าต่าง [Page 2 of 4] จะเป็นการกำหนด ส่วนประกอบของ state ดังรูปที่ 7 ซึ่งประกอบด้วย
  - <mark>ชื่อ State</mark> และจำนวนของ State
  - สัญญาณอินพุทที่ใช้ ควบคุมการเปลี่ยน state
  - **ตารางแสดง state table** และเงื่อนไขการเปลี่ยน state (**State Transition**)

ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า พระนครเหนือ



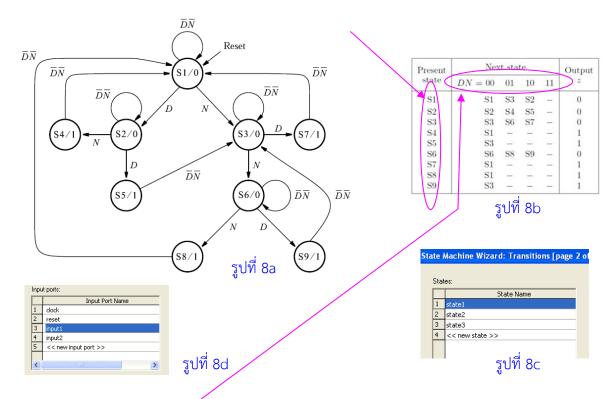
หน้า 5 / 10





5.5 ให้เขียน(ปรับแก้) ชื่อ ของ state ในตาราง [Page 2 of 4] รูปที่ 7 ให้มีจำนวน state = 9 state ชื่อ S1... S9 ตามลำดับดังรูปที่ 8b ด้วยการปรับแก้ตามรูปที่ 8c โดยเปลี่ยนชื่อ(กดดับเบิ้ลคลิ๊ก) จากเดิม State 1 แก้เป็น S1 (ตามตาราง state table ในรูปที่ 8b) State 2 แก้เป็น S2

State 9 แก้เป็น S9



จากนั้นกำหนดอินพุทพอร์ทในรูปที่ 8d ที่จะทำหน้าที่ควบคุมการเปลี่ยนของ state โดยใช้ เปลี่ยนชื่อพอร์ทจาก input1 (ของเดิม) เป็น D (ตามตาราง state table ของเรา) เปลี่ยนชื่อพอร์ทจาก input2 (ของเดิม) เป็น N (ตามตาราง state table ของเรา)

ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า พระนครเหนือ



หน้า 6 / 10

5.6 เปลี่ยนค่าในตาราง state transition ของรูปที่ 9 โดยเปลี่ยนไปใช้ข้อมูลจากรูปที่ 8b **ทั้งชื่อของ state** , เงื่อนไขการเปลี่ยน state (state transition) จนครบทุก state ก็กด Next เพื่อไปหน้าต่าง [Page 3 of 4]

	Source State		Destination State		Transition	^
1	51	[:	52	▼	ipput1 & input2	
2	S1	į	51		OTHERS	
3	52	, ,	52	\	input1 & ~input2	
4	52	, ,	53 54		OTHERS	
5	53		55		input1   input2	
6	53	2	56		QTHERS /	
7		\	57		<<.new transition >>	×
	T		58 59 /	/ <del>candansidon condide</del>	;;;;;	_

รูปที่ 9

#### ข้อแนะนำในการเขียน State Transition ใน [Page 2 of 4]

N & ~D

ก) จากรูปที่ 8a จะมีบาง transition ที่มี exciting input เพียงตัวแปรเดียวเช่น N ในรูปนี้ความหมายคือ N = '1' และไม่มีการกล่าวถึง D เลย แต่เราจะต้องเขียนให้ครบทั้งสองอินพุทโดยแสดงเป็นนิพจน์ ที่มีครบทั้งสองตัวแปรคือ D และ N โดยเขียนเป็น



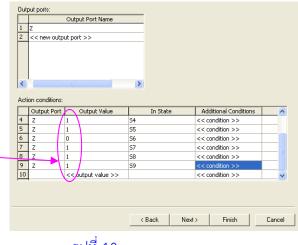
การเขียนเช่นนี้จะหมายความว่า N= '1'

ตรงตามการกำหนดจาก state diagram ส่วน D ในที่นี้กำหนดเป็น ~D ซึ่งมีค่าเป็น D='0' นั่นเอง

- ข ) ในบางกรณี ที่มี เงื่อนไขอื่นๆ ที่ไม่ใช่ดังในเงื่อนไขที่มีค่าเดียว เราสามารถใช้คำว่า OTHERS แทนการ บอกว่าเป็นเงื่อนไขอื่นๆ ที่มีไม่น้อยกว่าหนึ่งเงื่อนไข มาเป็นเงื่อนไขทางเลือกก็ได้
- กำหนดค่าของเอ้าท์พุท [Page 3 of 4] ดังรูปที่ 10 โดยชื่อของพอร์ทเอ้าท์พุทให้ใช้ชื่อเป็น Z และกำหนดค่าของ Z ที่จะได้ที่ state ต่างๆ (นำค่ามาจากรูปที่ 8b)

### ปรับแก้ให้ถูกต้องตามตารางในรูปที่ 8b

เมื่อปรับแก้จนเสร็จแล้วก็จะปรากฏหน้าต่างสรุป รายละเอียดทั้งหมดที่ได้ทำไป [Page 4 of 4] ให้ เราตรวจสอบอีกรอบ จากนั้นก็ดำเนินการต่อไป



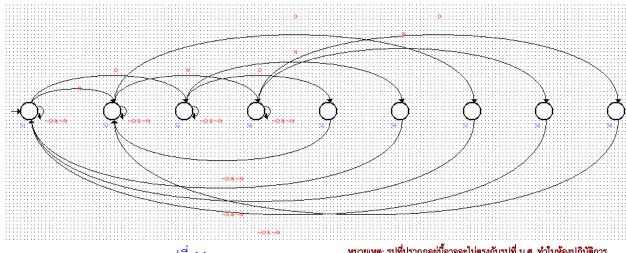
รูปที่ 10

ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า พระนครเหนือ



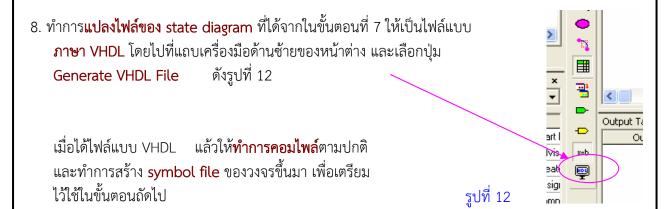
หน้า 7 / 10

7. เมื่อเสร็จครบทุกขั้นตอนแล้ว หากไม่มีขั้นตอนใดผิดพลาด โปรแกรมก็จะทำการสร้างรูปแผนภาพของ state Diagram ขึ้นมาให้ดังแสดงในรูปที่ 11 ทำการบันทึกไฟล์เพื่อเตรียมทำขั้นตอนต่อไป



รูปที่ 11

หมายเหตุ: รูปที่ปรากฏอยู่นี้อาจจะไม่ตรงกับรูปที่ น.ศ. ทำในห้องปฏิบัติการ



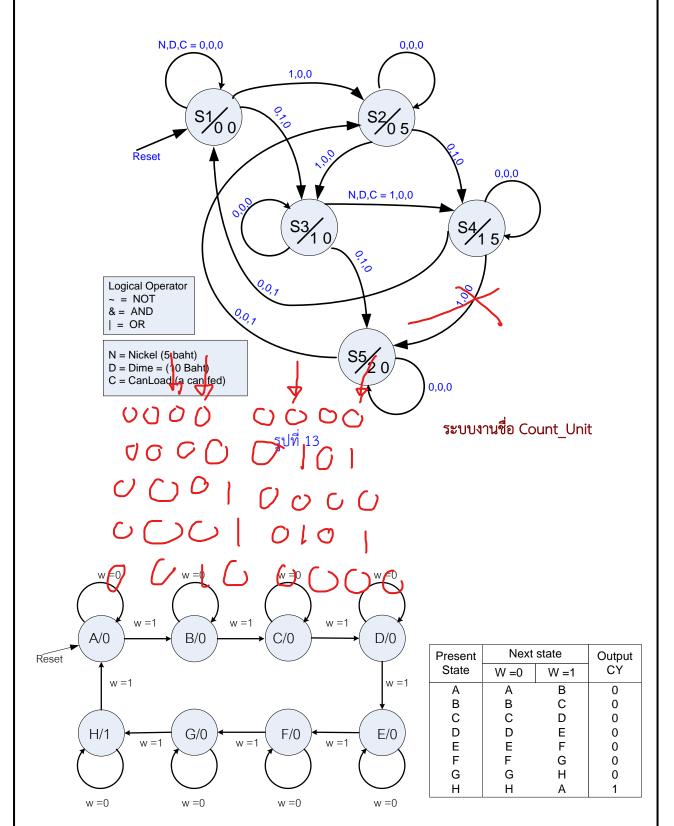
9. ทำการปิดโปรเจคที่สร้างมาในขั้นตอนที่ 5- 8 ก่อนที่จะดำเนินการต่อไป

### ขั้นที่ 3 สร้างระบบ Count\_Unit และระบบ Count8to1 เพิ่มขึ้นมาใช้งาน

- 10. ให้ใช้วิธีในขั้นตอนที่ 5 9 มาทำการสร้างอุปกรณ์ดังต่อไปนี้
  - ระบบงาน Count Unit ดัง state diagram ในรูปที่ 13
  - ระบบงาน Count8to1 (อยู่ภายในระบบงาน Hold5Sec อีกชั้นหนึ่ง) ดัง state diagram ในรูปที่ 14 (ให้ศึกษาเพิ่มเติมได้จากหนังสือเรียน วิชาดิจิทัล : Fundamentals of Digital logic with VHDL Design 3<sup>rd</sup>, Stephen Brown, Z. Vranesic)



หน้า 8 / 10



รูปที่ 14

ระบบงานชื่อ Count8to1

ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า พระนครเหนือ



หน้า 9 / 10

### ขั้นที่ 4 สร้างระบบ One\_Shot และ Hold5Sec เพิ่มขึ้นมาใช้งาน

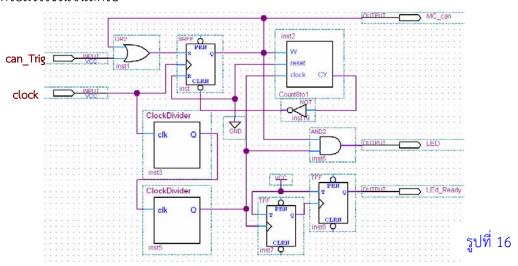
11. ทำการปิดโปรเจคที่สร้างมาในขั้นตอนที่ 10 ก่อนที่จะดำเนินการต่อไป

12. สร้างอุปกรณ์ระบบ One\_Shot ด้วยภาษา VHDL ดังในรูปที่ 15 และสร้าง symbol file ของวงจรขึ้นมา

เพื่อเตรียมไว้ใช้ในขั้นถัดไป

```
LIBRARY ieee ;
USE ieee std logic 1164 all ;
   ■ENTITY One_Shot IS
                                             STD_LOGIC ;
STD_LOGIC ) ;
 6 PORT ( Clock, SW, Enable : IN
                Q_Shot
                                      : OUT
 8 END One_Shot;
10 =ARCHITECTURE Behavior OF One_Shot IS
      SIGNAL Temp : STD_LOGIC ;
12
        SIGNAL Status : STD LOGIC ;
13
14 =BEGIN
15 = PROCESS ( Clock, Temp, Status )
16
            IF Enable = '0' THEN
                Temp <= '0';
Status <= '0';
18
19
             ELSIF (Clock'EVENT AND Clock = '1') THEN
20 ■
                IF SW = '1' THEN
IF Temp = '1' THEN
21 =
                          Status <= '0';
                         Status <= '1';
                         Temp <= '1';
26
                     END IF:
28 =
                 ELSE
                     Status <= '0';
                     Temp <= '0';
31
                 END IF ;
32
33
34
            END IF
      END PROCESS ,
         Q Shot <= Status ;
                                                รปที่ 15
35 END Behavior ;
```

- 13. ทำการปิดโปรเจคที่สร้างมาในขั้นตอน ที่ 12 ก่อนที่จะดำเนินการต่อไป
- 14. สร้างอุปกรณ์ระบบ Hold5Sec ดังใน รูปที่ 16 และสร้าง symbol file ขึ้น มาเพื่อเตรียมไว้ใช้ในขั้นถัดไป



### ขั้นที่ 5 ประกอบงานทุกส่วนเข้าเป็นระบบของ Vending Machine ที่สมบูรณ์

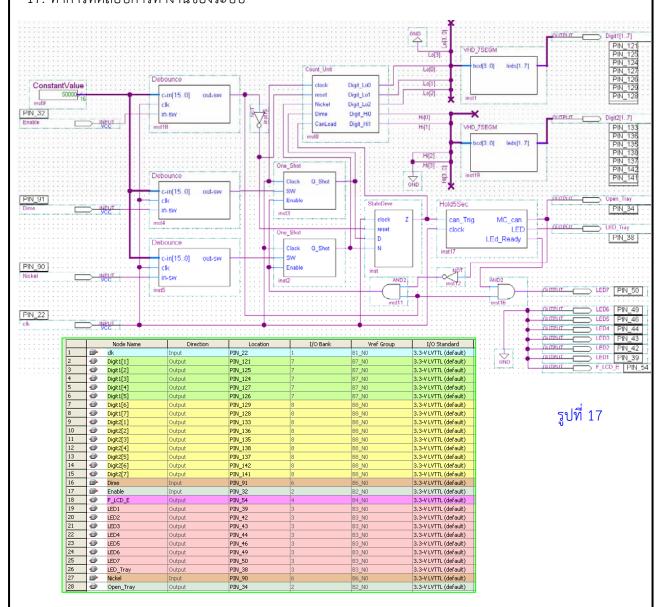
- 15. ทำการปิดโปรเจคที่สร้างมาในขั้นตอนที่ 14 ก่อนที่จะดำเนินการต่อไป
- 16. สร้างโปรเจคชื่อ "VendingMC" ขึ้นมาและให้เก็บไว้ในโฟลเดอร์เดียวกันกับโปรเจคที่สร้างตอนก่อนหน้า
  - a) จากนั้นสร้างวงจรทดลองดังรูปที่ 17 ให้ใช้ชิพเบอร์ EP3C10E144C8 และทำการคอมไพล์

ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า พระนครเหนือ



หน้า 10 / 10

b) กำหนดขา PIN ตามรูป **คอมไพล์ซ้ำอีกรอบ** และทำการโปรแกรม configuration ลงบอร์ดทดลอง 17. ทำการทดสอบการทำงานของระบบ



#### งานมอบหมายท้ายการทดลอง

(ให้เขียนลงบนกระดาษ A4 ส่งในคราวถัดไป)

- 1. ทำการทดสอบการทำงานของระบบให้เข้าใจอย่างลึกซึ้ง (โดยอาศัยแนวคิดจากการออกแบบ, หัวข้อ A1 –A3) เมื่อมีความเข้าใจระบบอย่างดีแล้วให้ น.ศ. อธิบายวิธีการทดสอบอย่างเป็นขั้นตอน จนทำให้อาจารย์ผู้ตรวจสามารถสัมผัสได้ว่า น.ศ.มีความรู้จริงในงานที่ทำมาทั้งหมดนี้ โดยเขียนเป็นรายงานส่งหลังทำการทดลองเสร็จสิ้น
- 2. ระบบในรูปที่ 8a , รูปที่ 13 , และรูปที่ 14 สามารถที่จะออกแบบโดยวิธีอื่นๆ โดยที่ไม่ใช้วิธีการทำ Finite State Machine ได้หรือไม่ ? ถ้าได้ จะต้องทำอย่างไร ทำรายงานส่งด้วย? ถ้าไม่ได้ ให้อธิบายสาเหตุ ทั้งนี้ น.ศ. จะต้องอธิบายจน<mark>ทำให้อาจารย์ผู้ตรวจสามารถสัมผัสได้ว่า</mark> น.ศ.มีความรู้จริงในงานที่ทำมาทั้งหมดนี้

ประโยค ... ทำให้อาจารย์ผู้ตรวจสามารถสัมผัสได้ว่า ... Cr. NCH , : established in 2014

ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า พระนครเหนือ