Digital Design

3.6.2:  
PAL = Programmable Array Logic  
AND är programbara, OR är fixerade.  
PAL är lättare och billigare att tillverka än PLA, detta gjorde att det vart populärare.   
Det går 2 AND-grindar fram till en OR-grind.

3.6.3  
Programming File eller fuse map, kallas filen som CAD genererar, den förs över till kretsen. Antingen flyttar man kretsen till en enhet som kan programmera den, eller så använder man ISP(In system Programming) och programmerar på den direkt.

PLCC = Plastic-leaded Chip Carrier

3.6.4  
PLA och PAL, har ofta 32 max antal in + ut-gångar. Därefter kopplar man ihop flera PLA/PAL eller använder CPLD (Complex Programmable Logic Device). CPLD använder flera kretsblock på ett chip, dessa block liknar PLA/PAL.

XOR = Exclusive Or-grind

Flip-flop, spar värdet på utgången till or-gate.