Digital Design

Summering av designsteg:  
1: Fixa kretsen krav.

2:

Välj startläge, kontrollera alla möjliga ingångsvärden.   
Skapa nya tillstånd om det behövs. Skapa state diagram.

3: Skapa state table

4: State minimization(kommer snare i boken)

5: Ta reda på hur många tillståndsvariabler som behövs. Gör state assignment.

6: Välj vilken typ av flip-flops som behövs.

7: Implantera kretsen med logiska uttryck.

One-Hot Encoding  
Alla variabler är 0 utom 1, som är ”hot”. Kan ge enklare nät, och snabbare.  
ex: 4 variabler, A B C D

A = 0001  
B = 0010  
C = 0100  
D = 1000

Mealy = ingång + tillstånd  
moore = tillstånd

8.5

Parallel är snabbare är serial-adder, dock är den serial mycket billigare.

FIG 844 moore utsingalen i bubbla

FIG 841 mealy utsignalen utanför bubbla

Minimera antalet tillstånd = bra!  
Mindre flip-flops osv!

Det är lättare att visa att vissa tillstånd ej är lika, än att de är lika.

Först delar man upp dem som ger olika utsignal, sen delar man upp den nya partionen, om dom ger olika utsignaler.

BILD 851

Viktigt att signalen är stabil när CLK kommer.