

## 2024 Spring / Computer Architecture / Lab-1

### 주제: RISC-V 명령어 해석 및 처리

#### 1. 목표

- \* RISC-V 명령어의 구성을 이해하고 해석(decode)할 수 있다.
- \* RISC-V 명령어의 해석(decode)에 따른 적합한 동작을 수행(execution)한다.
- \* 하드웨어 동작을 소프트웨어로 구현하여, 시뮬레이션에 대한 이해를 높인다.

#### 2. 과제

##### \* 공통사항:

- 주어진 뼈대 코드는 RISC-V 명령어를 수행할 수 있는 single-cycle processor를 모델링한 것이다. 주어진 과제를 수행할 수 있도록 뼈대코드를 완성하시오.
- 뼈대 코드의 완성을 위해 수정해야할 부분은 TODO로 표기되어 있음.
- 수정 금지 영역내 코드는 수정하지 않음. 단, Program B로 변환하기 위한 주석 코드 해제는 가능.
- print\_register\_value() 함수는 주어진 위치가 아닌, 원하는 곳이나 반복적인 호출을 할 수 있도록 수정 가능.

##### \* Part#1 30% - Program A를 수행할 수 있도록 주어진 뼈대 코드를 완성하시오.

- Program A는 add, addi, lw, beq, halt 명령어만으로 구성되어 있음.

##### \* Part#2 30% - Program B를 수행할 수 있도록 주어진 뼈대 코드를 완성하시오.

- Program B는 add, addi, lw, sw, beq, blt, halt 명령어로 구성되어 있음.
- **Program A의 명령어를 주석처리하고, Program B주석을 해제하여 B가 수행될 수 있도록 함**

##### \* Part#3 40% - Evaluation: 구현한 프로그램에 대한 분석 및 이해

- 각 프로그램의 동작을 분석하여 보고서로 작성  
: 프로그램의 단계적 동작을 확인하기 위한 코드(e.g., printf("%d", opcode))등 자유롭게 삽입 가능
- 구현한 항목 및 전체 프로그램 코드의 동작에 대해 설명  
: 프로그램의 최종 수행 결과에 대한 화면 캡처(마지막 register value값) 포함