

Univerzita Tomáše Bati ve Zlíně

Ústav elektrotechniky a měření

A/D a D/A převodníky

Přednáška č. 14

Milan Adámek

adamek@fai.utb.cz

U5 A711

+420576035251

Důvody převodu signálů z analogového tvaru na číslicový a obráceně

- analogové signály lze **přenášet** po převodu na číslicový signál s menším zkreslením a s menšími nároky na přenosové cesty
- je – li třeba pomocí číslicového řídicího systému (počítač) **řídít** zařízení ovládaná analogově, je třeba vypočtené řídicí hodnoty převést z číslicové na analogové hodnoty
- při měření fyzikálních veličin jsou ze senzorů získávány analogové hodnoty, je třeba pro jejich **zpracování (zobrazení)** v PC převod do číslicové podoby

Označení:

- **DA převodník, D/A převodník, DAC** (Digital – to Analog Convertor) – jde o digitálně-analogový převodník
- **AD převodník, A/D převodník, ADC** (Analog – to Digital Convertor) – jde o analogově-digitální převodník

Převod signál z analogového tvaru na číslicový

Digitalizace signálu se sestává ze:

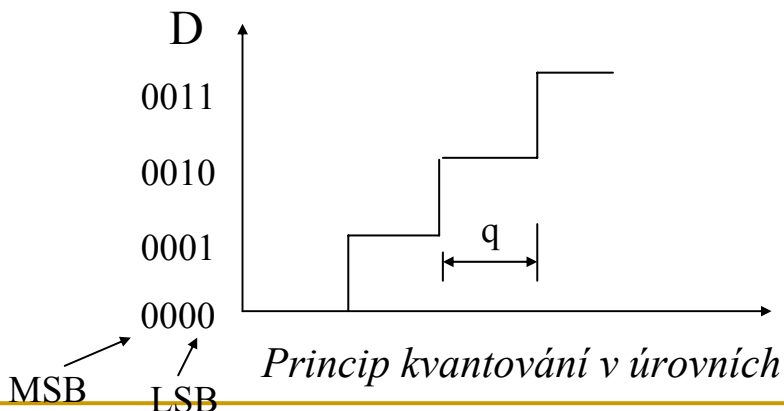
- **vzorkování signálu v čase** – jde o odběr vstupního signálu v definovaných okamžicích, daných vzorkovacími impulsy
- **kvantování vzorků v úrovni** – odebraný vzorek je zaokrouhlen na hodnotu odpovídající nejbližší kvantovací úrovni
- **kódování** - kvantované hodnoty jsou vyjádřeny čísly v určitém kódu

Základní pojmy:

- **kvantovací krok q** – jde o vzdálenost dvou kvantovacích hladin
- **bit LSB** (Least Significant Bit) – jde o bit ve výstupním číselném kódu, který má nejmenší váhu
- **bit MSB** (Most Significant Bit) – jde o bit ve výstupním číselném kódu s největší vahou

Příklad výstupního číselného kódu:

10110011
↑ ↑
MSB LSB



Vlastnosti A/D převodníků

Chyby A/D převodníků:

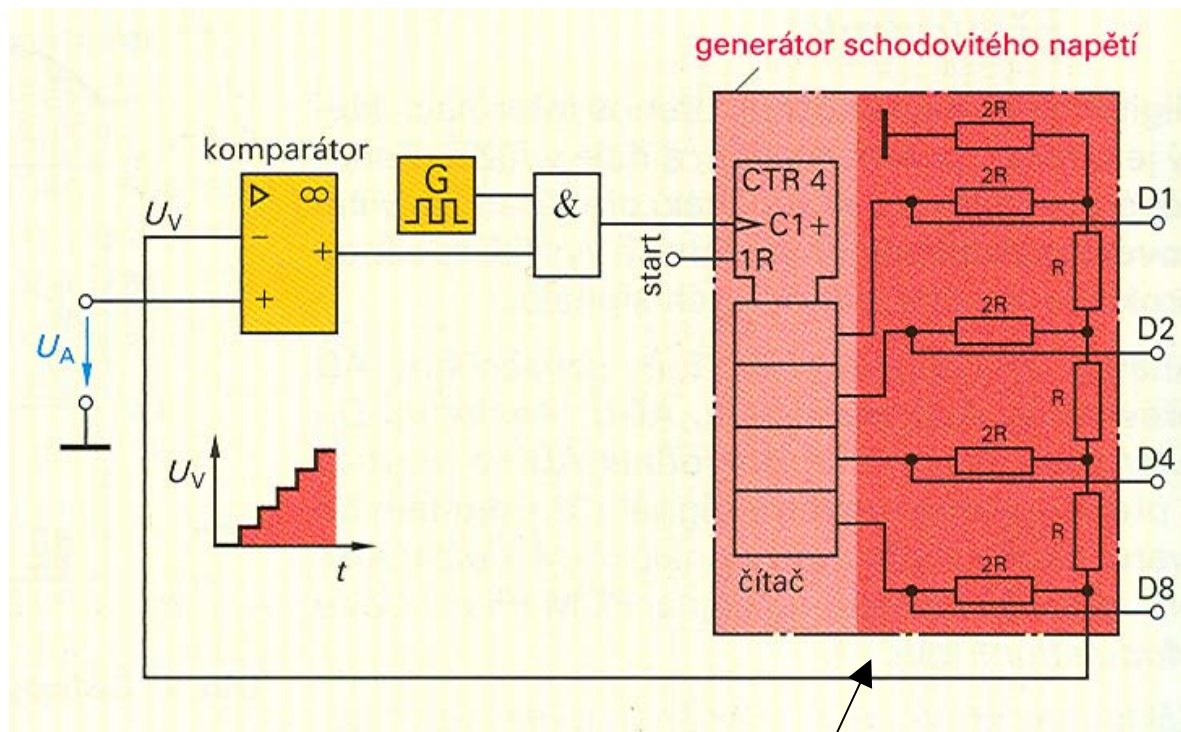
- **chyba zesílení** – je dána odchylkou sklonu skutečné převodní charakteristiky A/D od ideální
- **chyba nuly** – je dána posunem převodní charakteristiky ve směru osy N
- **chyba linearity** převodu

Kvantizační šum - je důsledkem kvantování, je to rozdíl kvantovaného a vstupního spojitého signálu, může nabývat až hodnoty $\pm q/2$

Typy A/D převodníků:

- **unipolární** – vstupní rozsah 0 až U_{\max}
- **bipolární** – vstupní rozsah $-U_{\max}$ až U_{\max}
- **komparační** (neintegrační) – převádí na číslo okamžitou hodnotu vstupního napětí v určitém časovém okamžiku převodu
- **integrační** – převádí na číslo průměrnou hodnotu napětí za určitý časový interval

AD převodník s generátorem schodovitého napětí

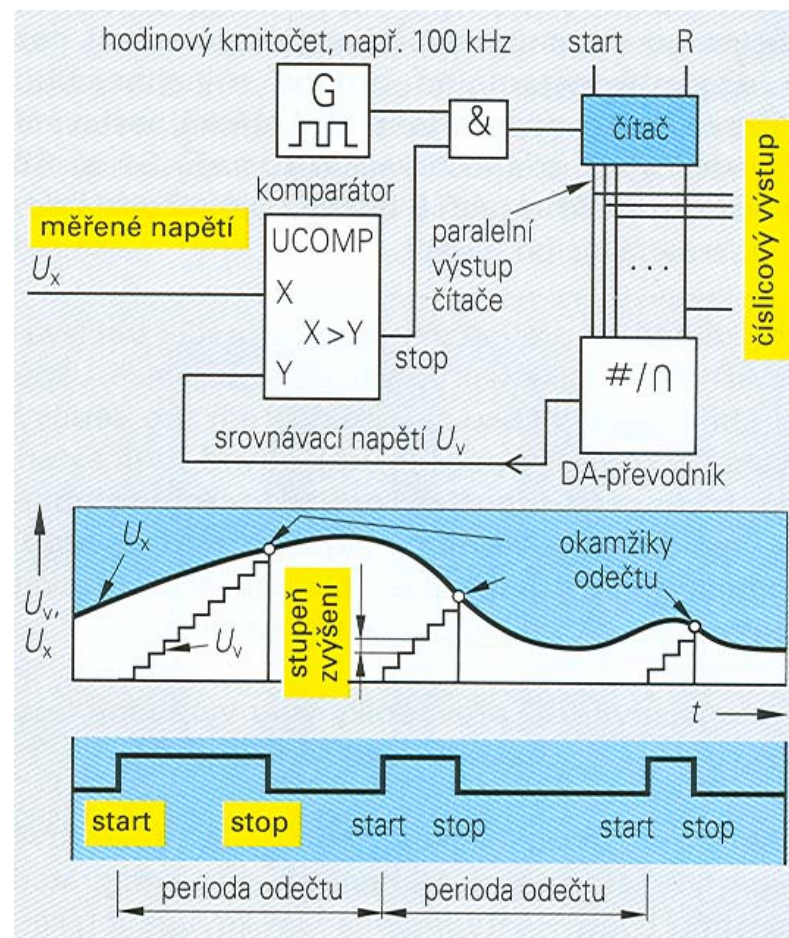


varianta s odporovou sítí

AD převodník s generátorem schodovitého napětí

Nevýhoda:

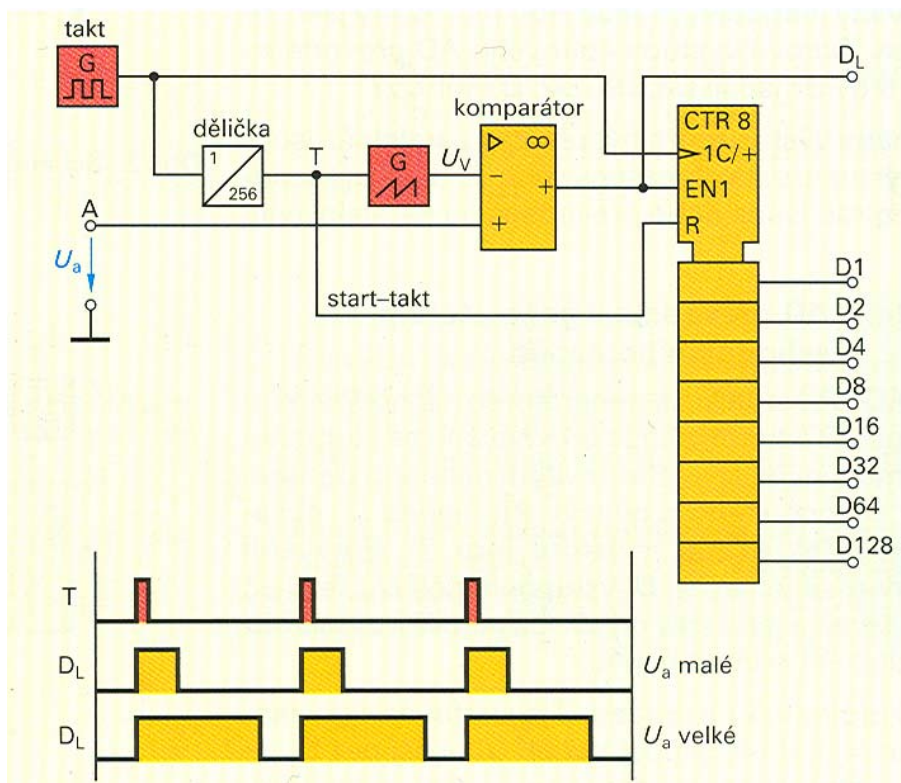
- perioda odečtu je závislá na velikosti měřeného napětí



AD převodník s generátorem pilovitého napětí

Princip:

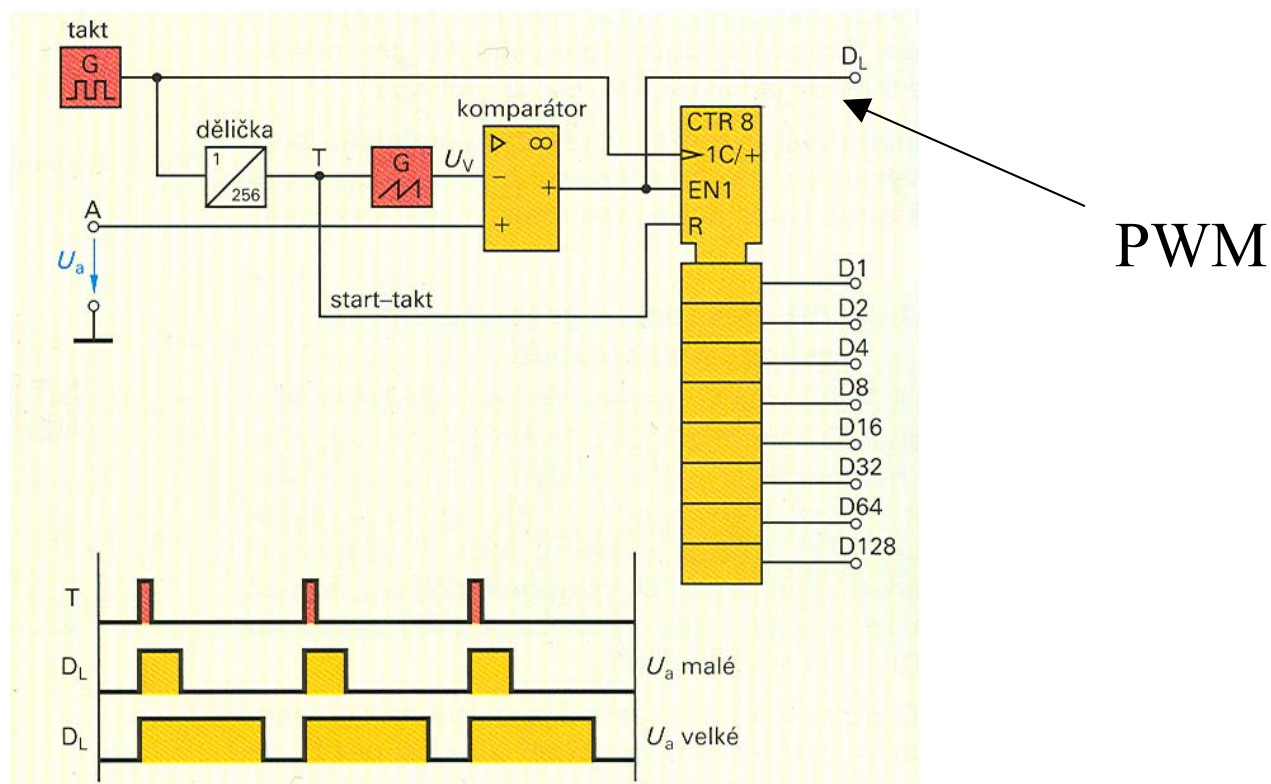
- pilovité napětí generuje OZ v zapojení integrátoru
- čítač je aktivní do doby než měřené a pilovité napětí dosáhnou stejné hodnoty
- v okamžiku rovnosti $U_V = U_A$ komparátor zablokuje čítač, na paralelních výstupech čítače je odečtena digitalizovaná hodnota měřeného napětí



AD převodník s generátorem pilovitého napětí

Využití:

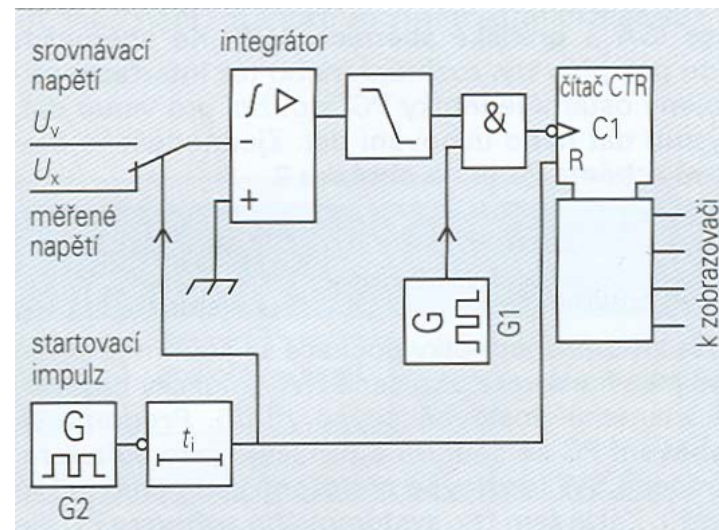
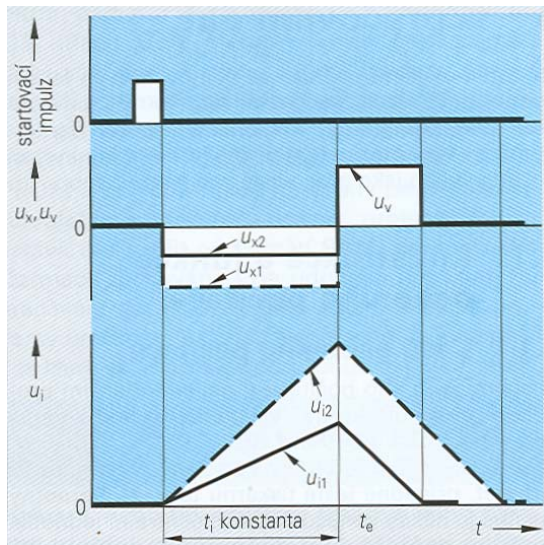
- lze použít jako převodník napětí na šířku pulsu
- tento číslicový puls (s proměnlivou šířkou pulsu) lze brát na výstupu D_L
- jde o pulzní šířkovou modulaci = PWM (Pulse Width Modulation) nebo také PDM (Pulse Duration Modulation = modulace trváním pulsu)



AD převodník integrující (dvouhranový, dual slope converter)

Princip

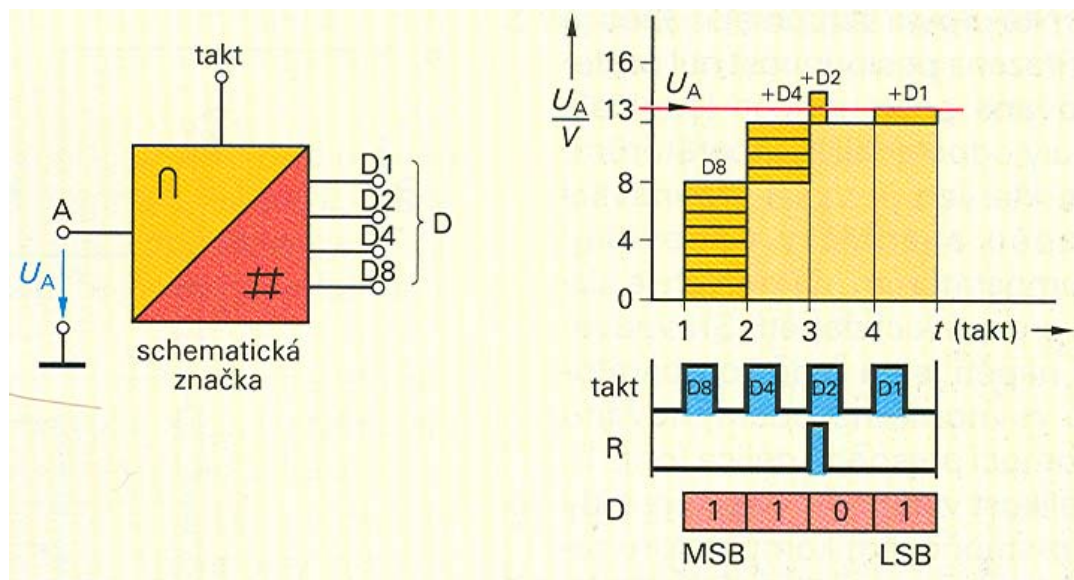
- využívá dvou šikmých hran napětíového signálu na kondenzátoru integrátoru
- převod je dvoukrokový:
 1. krok – za konstantní dobu t_i je nabit kondenzátor
 2. krok – nabitý kondenzátor je vybíjen, je čítána doba nutná k vybití kondenzátoru integrátoru



Aproximativní AD převodník

Princip

- nastavuje srovnávací napětí s postupně se zmenšujícím krokem
- postupně korigovaná číselná hodnota je uložena v **registru postupného přibližování SAR** (Successive Approximation Register)

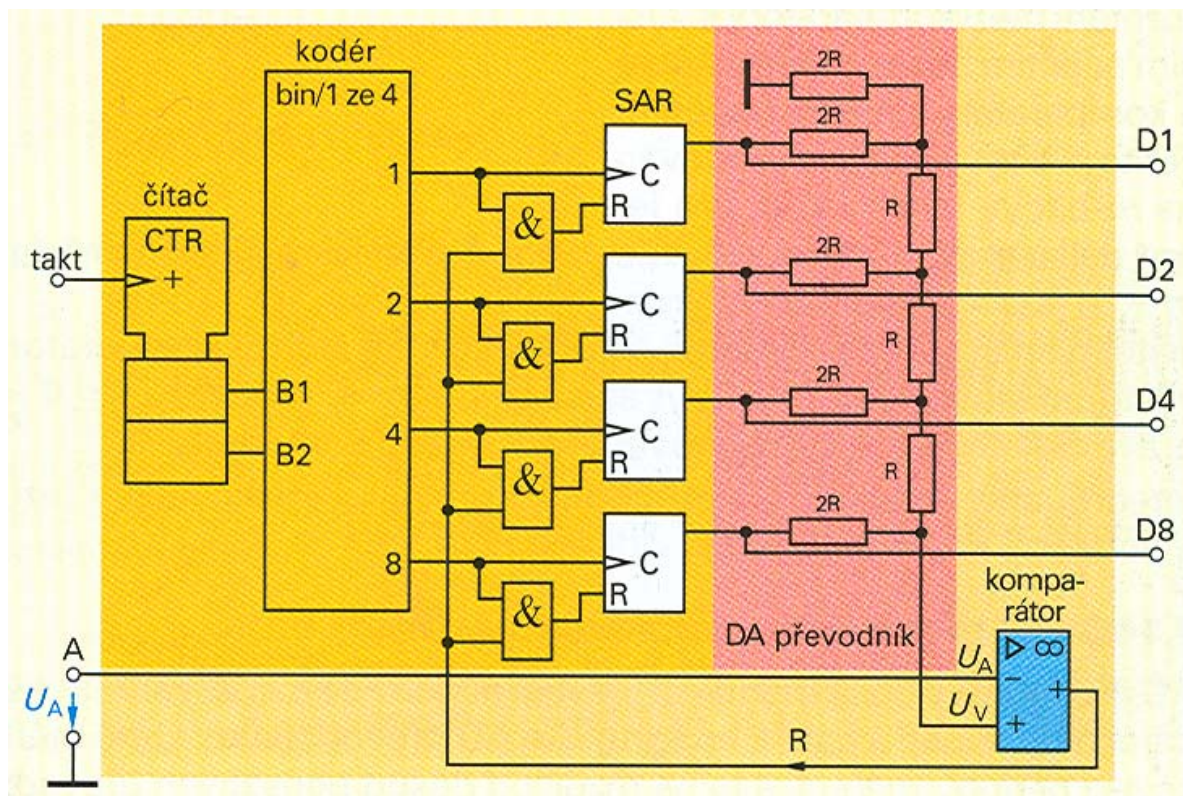


Ukázka převodu 13V:

- 1. aproximativní krok – nastaví 1000
- 2. aproximativní krok – nastaví 1100
- 3. aproximativní krok – nastaví 1110
hodnota přetekla – upraví na 1100
- 4. aproximativní krok – nastaví 1101

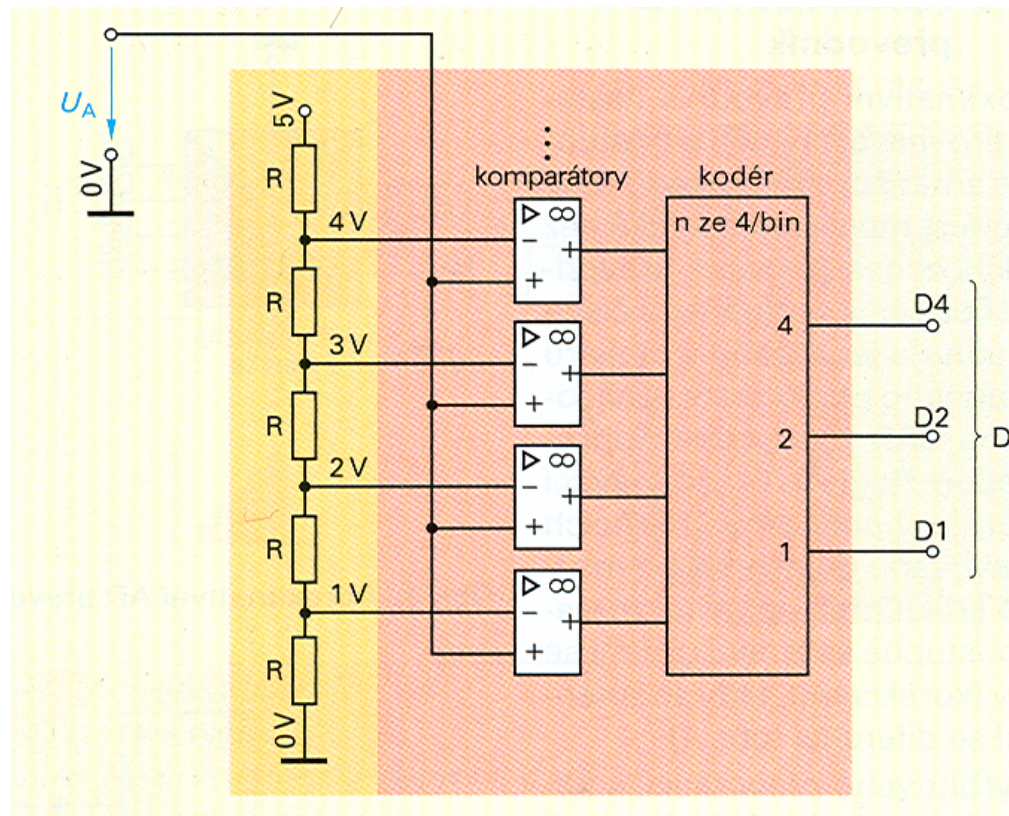
Aproximativní AD převodník

- *aproximativní převodník potřebuje k nastavení každého bitu jeden pracovní takt*
- *je – li $U_A > U_V$, otevřít komparátor cestu mezi kódem (binární 1 ze 4) a registrem SAR, umožňuje tedy v prvním kroku nastavit D8, ve druhém kroku D4, ve třetím D2 a ve čtvrtém D1*



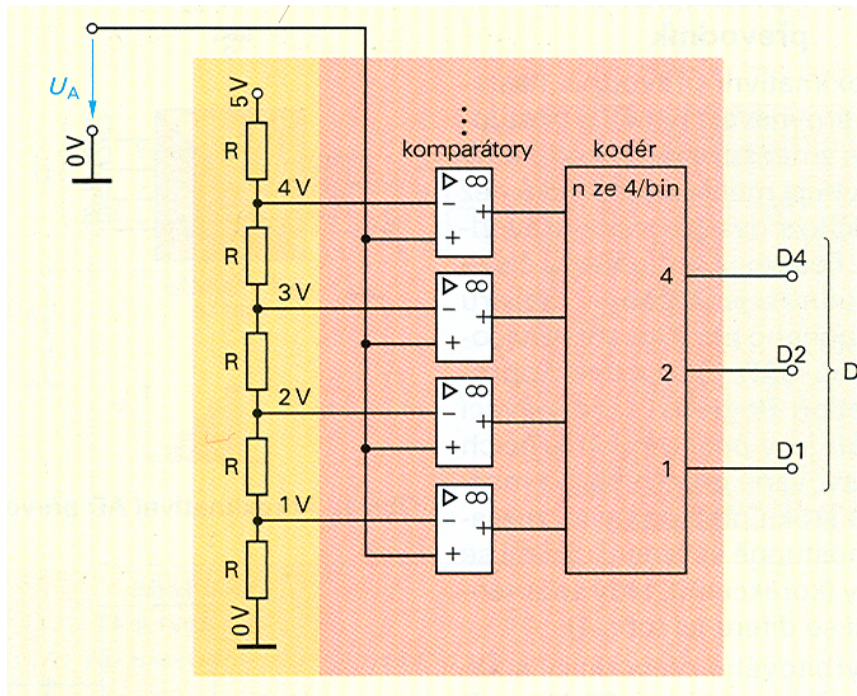
Paralelní AD převodník

- jde o velmi rychlý převodník, označovaný jako **Flash Converter** (bleskový)
- srovnává okamžitou hodnotu vstupního napětí současně s $2^n - 1$ hodnotami srovnávacích napětí, kde n je počet míst binárního čísla
- srovnávání realizuje pomocí analogových komparátorů



Paralelní AD převodník

- převodník má celkem 5 rozlišitelných napěťových úrovní: $n + 1 = 5$
- počet komparátorů je 4, tedy $n = 4$
- n – bitový kód z komparátorů je dekódován na m bitový kód pomocí kodéru, přičemž pro jeho délku platí $2^m \leq (n + 1)$, v tomto případě $m = 3$
- př. 8 bitový komparátor má $2^8 - 1 = 255$ komparátorů

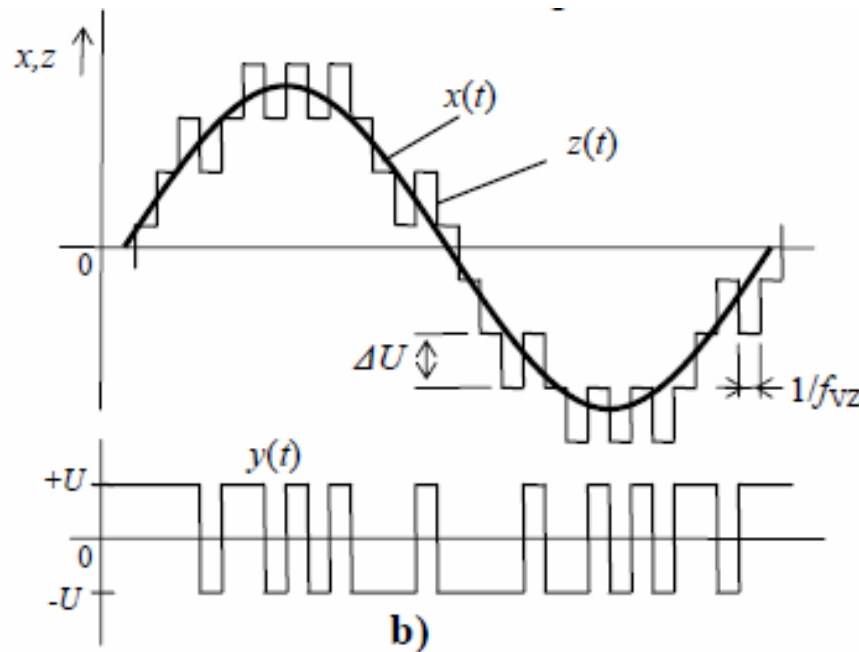


Vlastnosti a použití:

- je velmi rychlý převodník
- pracuje se vzorkovacími frekvencemi nad 100 MHz
- používá se k digitalizaci obrazu

AD převodník s delta modulací

- *původní myšlenka delta modulace byla využít ji pro kompresi analogového signálu pro přenos komunikačním kanálem*
- *delta modulace je založena na kvantování změny signálu mezi dvěma vzorky, přičemž u základního typu modulátoru delta se hodnota sousedních vzorků může odlišovat pouze o jeden kvantovací krok (ΔU)*

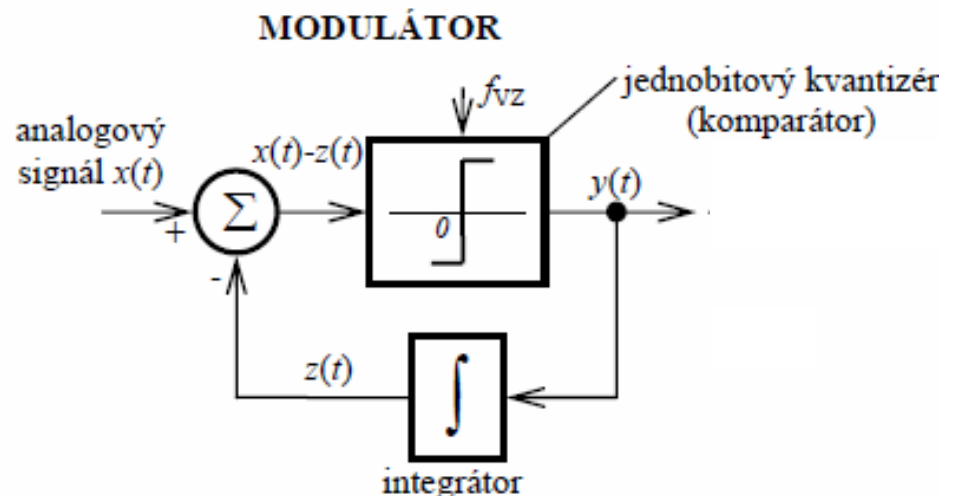
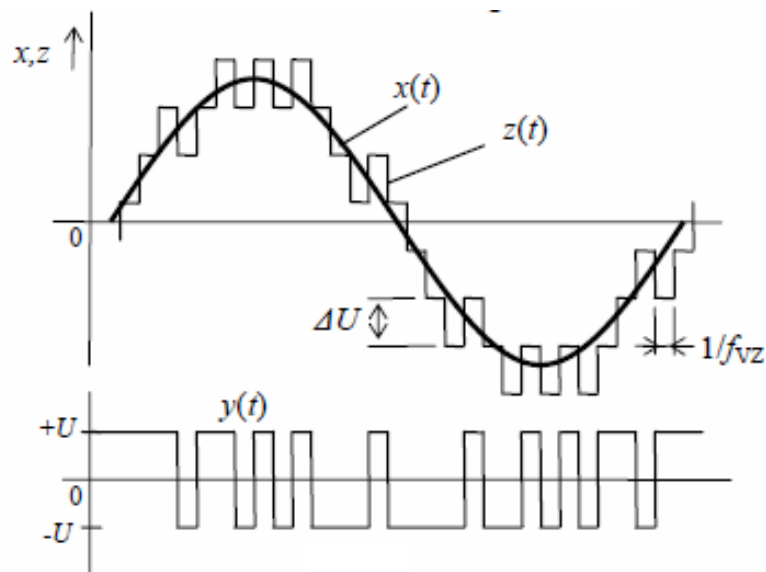


f_{vz} – vzorkovací frekvence

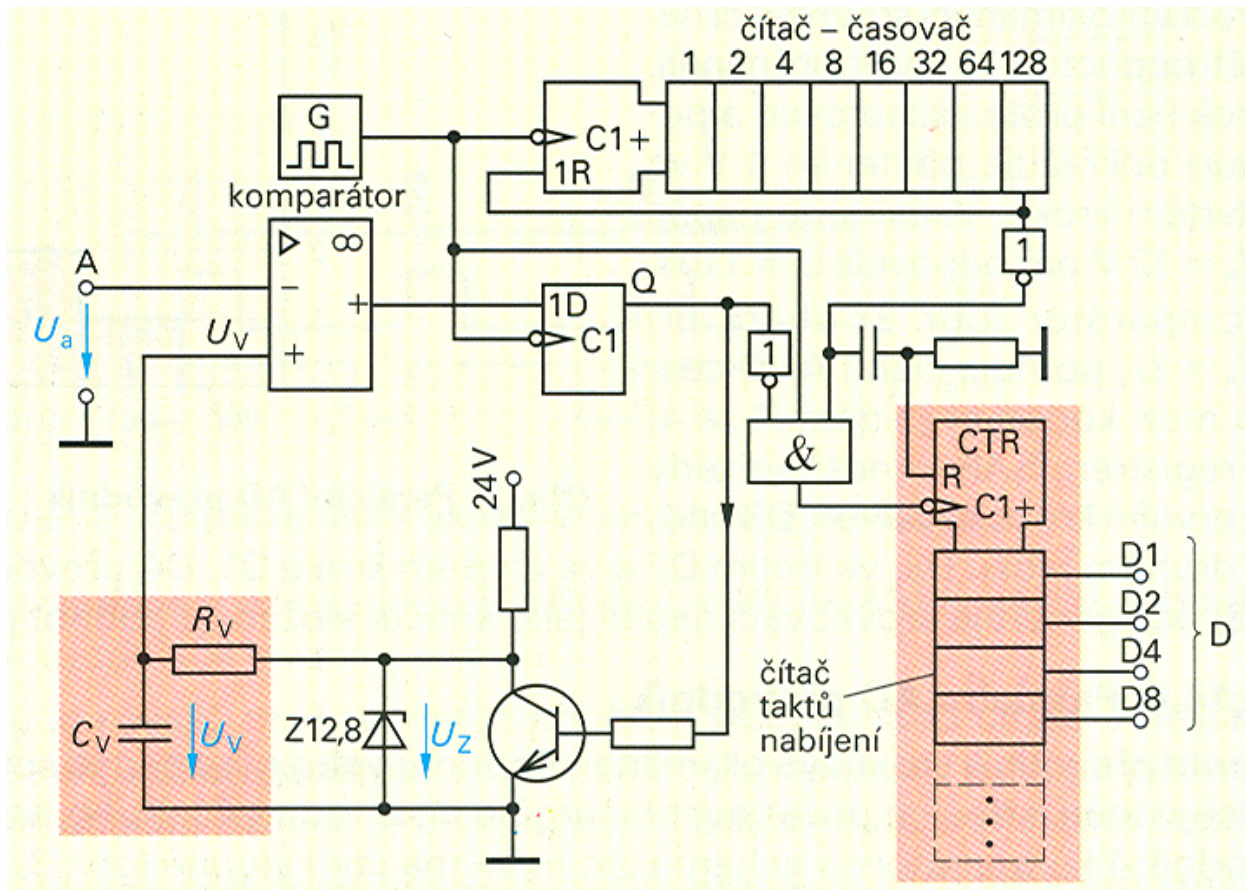
ΔU – kvantovací krok

AD převodník s delta modulací

- *analogový signál $x(t)$ je aproximován segmenty o stejné amplitudě ΔU a šířce $1/f_{VZ}$ (signál $z(t)$)*
- *každý vzorek je porovnán s původním analogovým signálem a z toho porovnání se určuje, zda má být následující vzorek na výstupu kvantizéru $y(t)$ kladný či záporný*
- *na výstupu modulátoru se získá pouze informace o změně vstupního signálu, tj. pouze zda vstupní signál za daný segment rostl nebo klesal*



AD převodník s delta modulací



AD převodník s delta modulací

- kondenzátor C_V je nabíjen přes odpor R_V ze ZD (12,8V) do stavu $U_V = U_A$
- při dosažení stavu $U_V = U_A$ bude na výstupu komparátoru stav 1, s následujícím taktovacím impulsem je nastaven D klopný obvod, jeho výstup Q je nastaven na stav 1, to způsobí otevření tranzistoru; stav Q je načten s taktovacím pulsem do čítače
- při otevření tranzistoru je ZD zkratována tranzistorem a kondenzátor je přes R_V vybíjen
- poklesne – li srovnávací napětí U_V na kondenzátoru pod úroveň U_A natolik, že výstup komparátoru přepne do stavu 0, dojde při následném taktovacím pulsu k přenosu této 0 na výstup Q klopného obvodu. Tranzistor se uzavře a děj se opakuje
- během jedné periody převodu vyhrazené časovačem na 128 taktovacích impulsů jsou do čítače taktů načítány taktovací impulsy jen během dobíjení kondenzátoru
- **počet taktů připadajících na celkovou dobu nabíjení je úměrný vstupnímu napětí U_A**

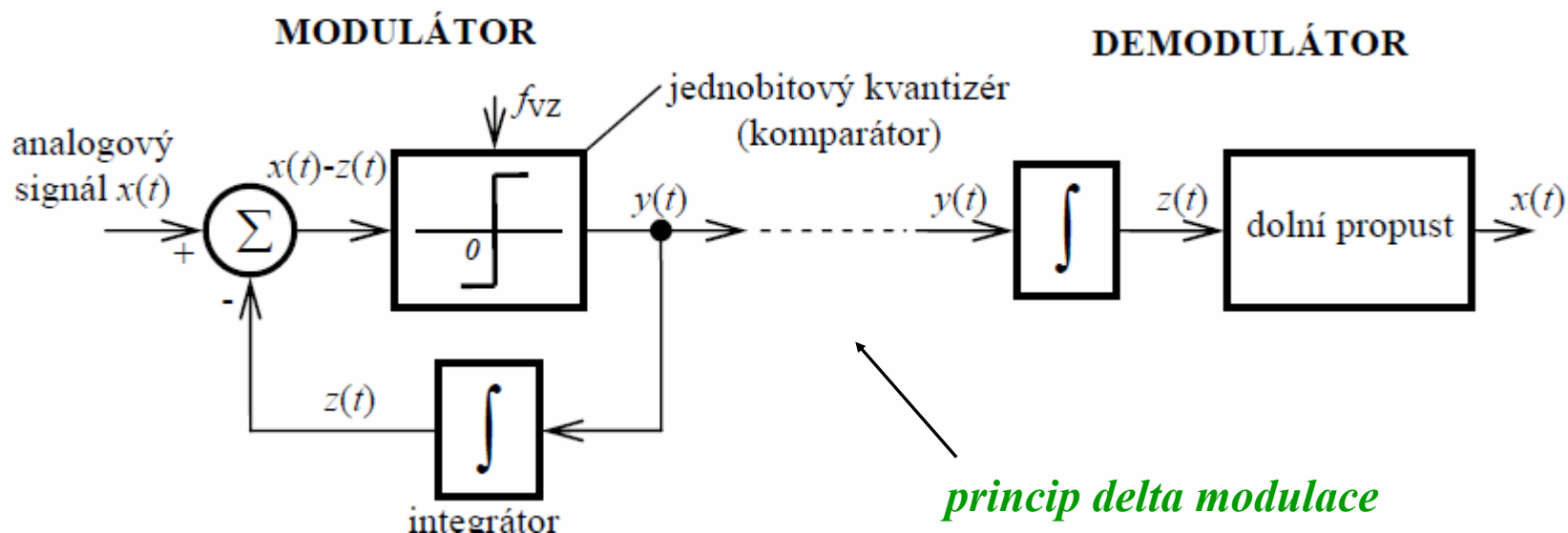
AD převodník se Sigma – delta modulací

Poznámka:

- totožné označení pro uvedený typ převodníku je $\Sigma - \Delta$

Princip Δ modulace

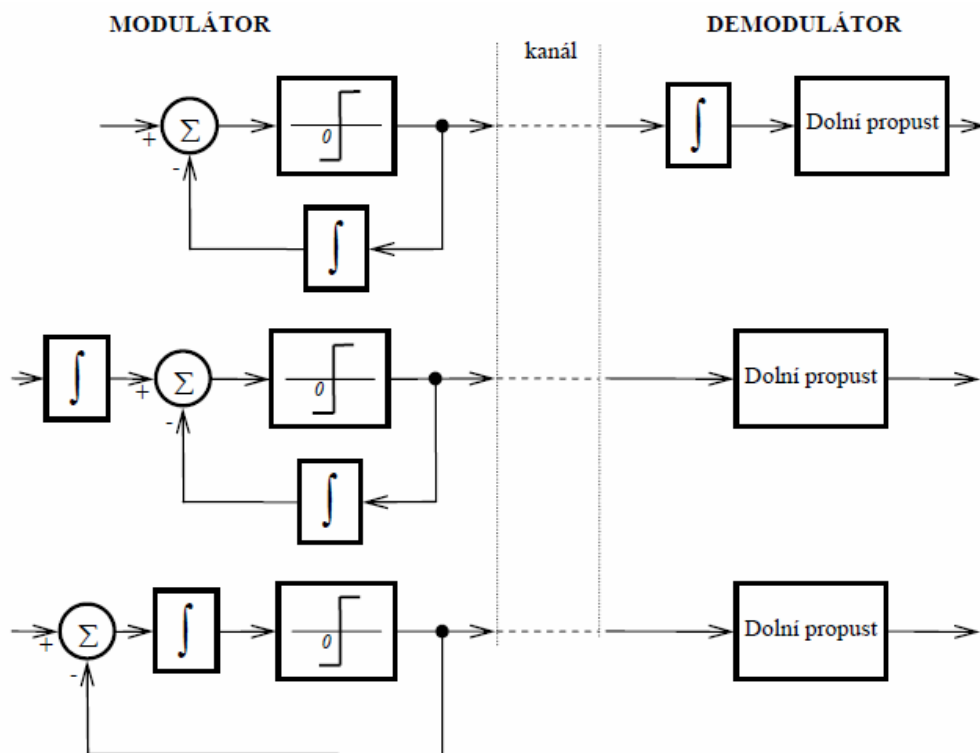
- původně byla delta modulace navržena pro kompresi analogového signálu pro přenos komunikačním kanálem
- po přenosu je signál demodulován, demodulátor je tvořen integrátorem a dolní propustí



AD převodník se Sigma – delta modulací

Princip $\Sigma - \Delta$ převodníku

- u tohoto typu převodníku se vychází z principů $\Sigma - \Delta$ modulace:
 - integrátor je z demodulátoru přesunut do části modulátoru
 - demodulátor je tvořen jen dolní propustí



princip Δ modulace

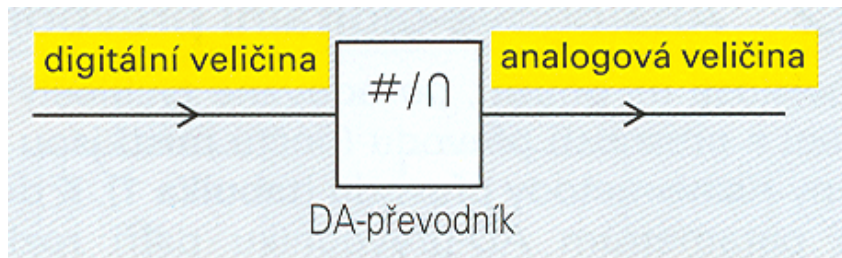
princip $\Sigma - \Delta$ modulace

AD převodník se Sigma – delta modulací

Vlastnosti $\Sigma - \Delta$ převodníku

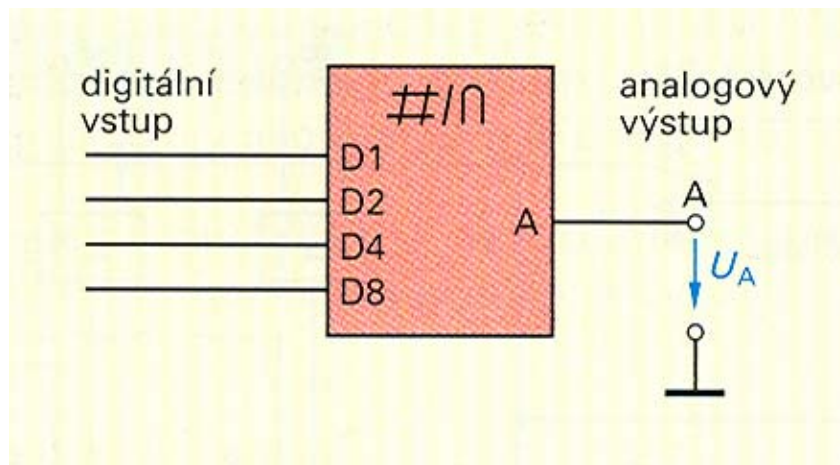
- umožňují dosáhnout velmi vysoké linearity převodu při vysokém rozlišení, které dosahuje až 24 bitů
- rychlost převodu je nižší, lze digitalizovat signály v pásmu do desítek kHz
- vzhledem k pomalejší reakci výstupu na změnu vstupního napětí (až 10ms) se využívají pro měření stejnosměrných signálů nebo pomalu se měnících napětí

Digitálně – analogový převodník



Princip

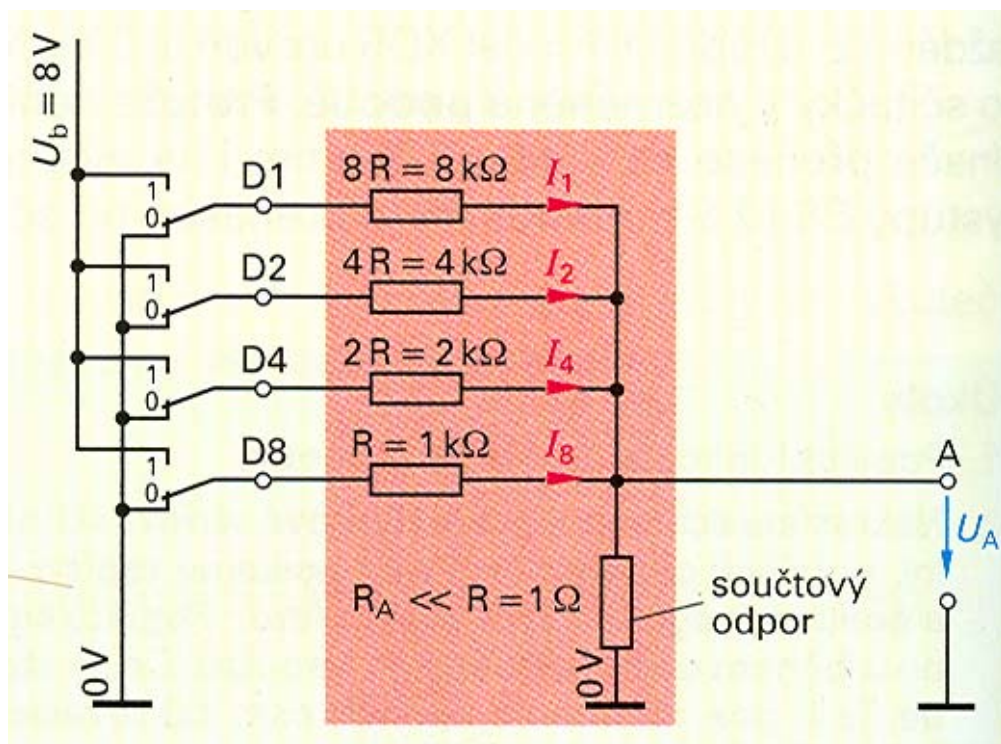
- převádí binární datová slova D na analogovou hodnotu napětí U
- využívají se např. k nastavení analogových regulátorů pomocí PC



DA převodník s odstupňovanými rezistory

Princip

- obsahuje odporový převodník jednotlivých cifer binárního čísla na proudy odpovídající vahám těchto cifer



Příklad:

při převodu binárního čísla (datového slova) **D=1011** bude celkový proud:

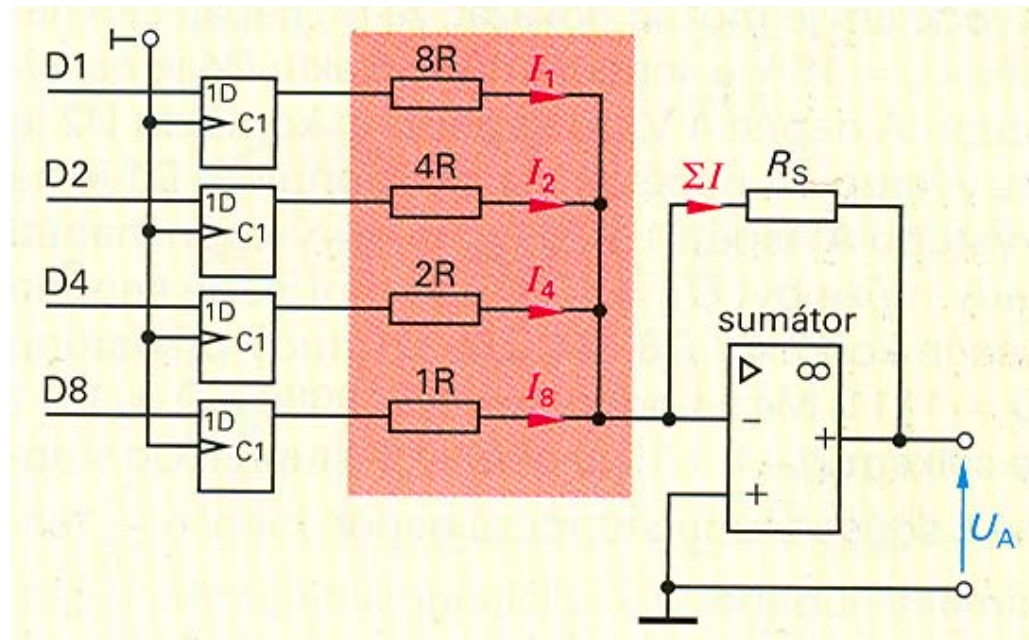
$$\begin{aligned}\sum I &= 1 \cdot I_8 + 0 \cdot I_4 + 1 \cdot I_2 + 1 \cdot I_1 \\ \sum I &= 8 \text{ mA} + 0 \text{ mA} + 2 \text{ mA} + 1 \text{ mA} \\ \sum I &= \mathbf{11 \text{ mA}}\end{aligned}$$

$$\begin{aligned}U_A &= \sum I \cdot R_A \\ U_A &= 11 \text{ mA} \cdot 1 \Omega \\ U_A &= \mathbf{11 \text{ mV}}\end{aligned}$$

DA převodník s odstupňovanými rezistory

Prakticky

- spínače jsou elektronické – řešeny pomocí D klopných obvodů
- při každém taktu jsou vstupy přeneseny na výstupy KO typu D
- celkový proud je sečten pomocí OZ



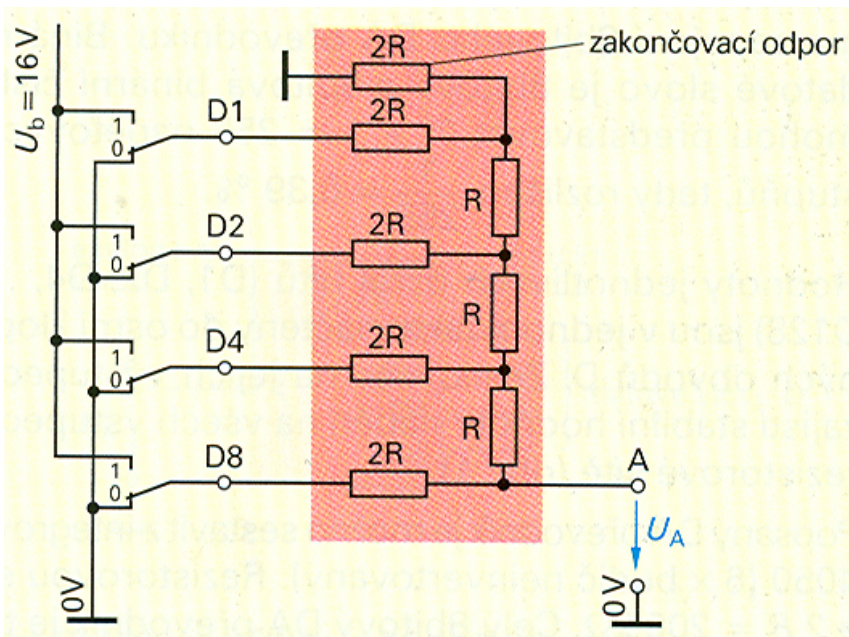
Nedostatek

- mají příliš odstupňované hodnoty odporů (např. u 8 bitového jsou odpory v rozmezí R až 128R, u 4 bitového jsou odpory v rozmezí R až 8R)

DA převodník s rezistorovou sítí

Princip

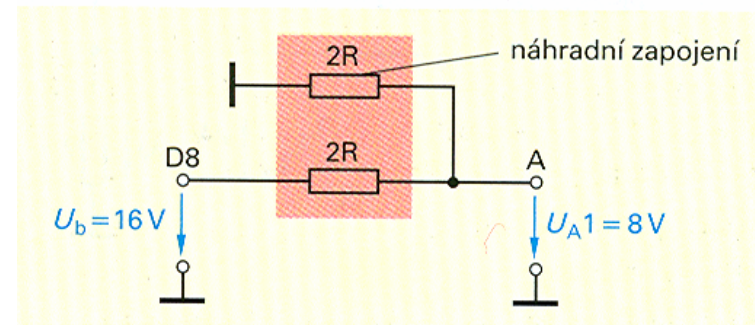
- využívá pouze dvou velikostí odporů, a to s hodnotami R a $2R$
- celkový (náhradní odpor) mezi bodem A a zemí je R



Příklad:

při převodu 4 binárního čísla (datového slova) **D=1000** bude výstupní napětí:

$$U_A = 8V$$



DA převodník s rezistorovou sítí

Příklad realizace 8 bitového převodníku

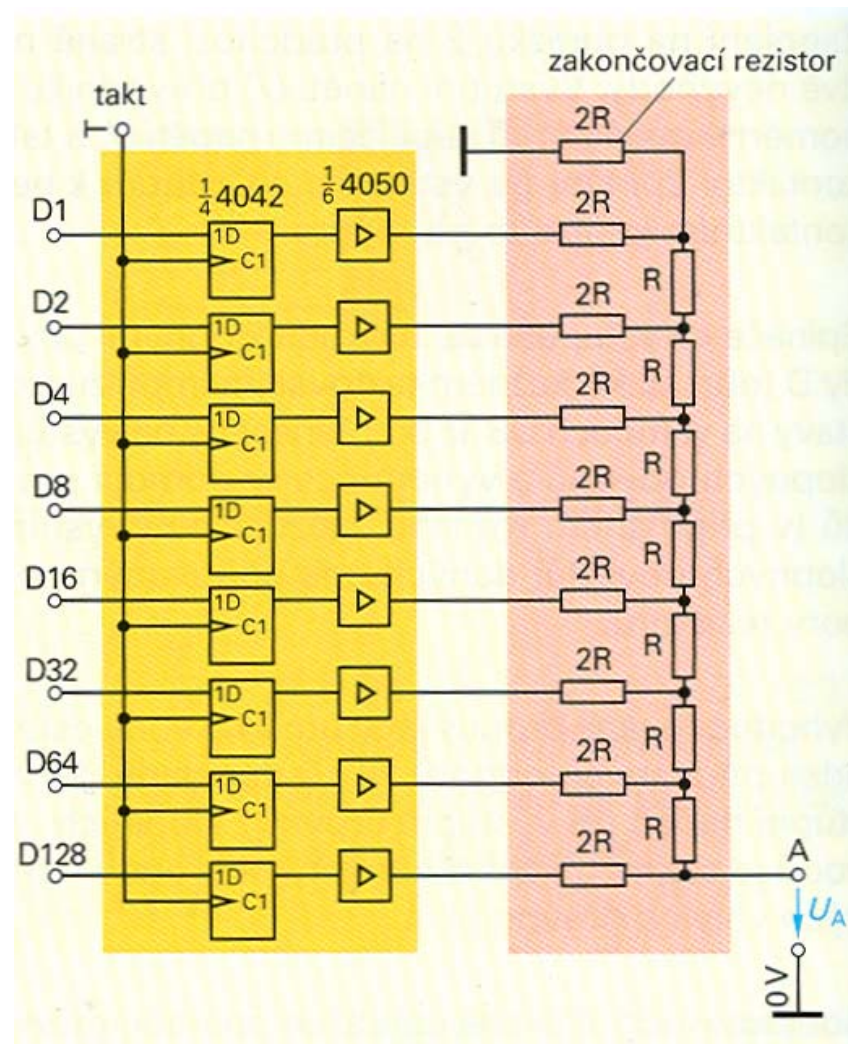
- u 8 bitového převodníku je celkem $2^8 - 1 = 255$ napět'ových stupňů
- tedy rozlišení je $1/255 = 0,39\%$

Pozn. lze realizovat pomocí:

- CMOS 4042 – střadač D
- CMOS 4050 – budič neinvertovaný

Pozn. integrovaná verze

- AD 7523 JN v pouzdře DIP 16
- DAC 08



AD převodník s generátorem schodovitého napětí

Princip

- schodovité napětí generuje čítač
- čítač je spuštěn start bitem
- výstupní napětí z čítače je přivedeno na komparátor
- pokud je $U_V > U_A$, pak na hradle NAND bude log. 0 a čítač se vynuluje

varianta s odstupňovanými odpory

