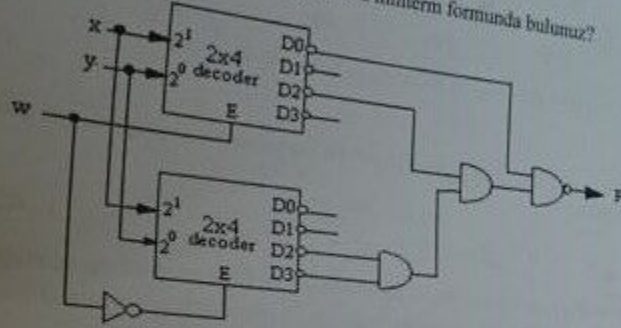


**LOJİK DEVRE TASARIMI  
BÜTÜNLEME SINAVI**

- 1) Aşağıdaki KLD'nin çıkışı olan  $F(w,x,y)$  nı minterm formunda bulunuz?



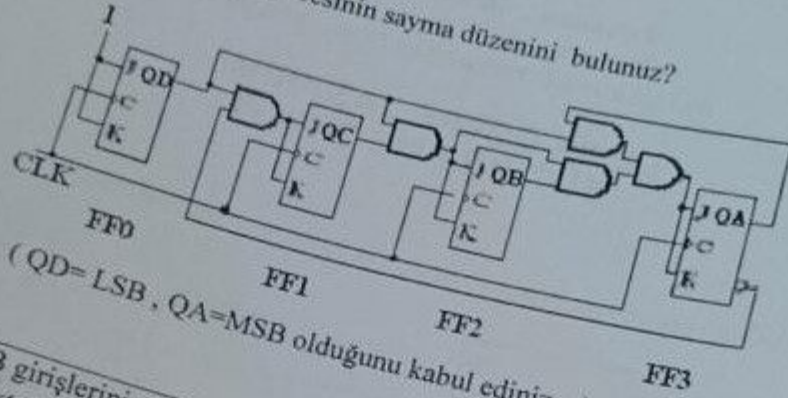
- 2) 3 girişli bir EXOR kapısını 4:1 Mux ve sadece 1 NOT kapısı kullanarak tasarlayınız?

- 3)-  $X = a'b'c'd + ag'h + ag + a'b'ce + a'bf$  fonksiyonunu sadece 2x1 Mux devreleri kullanarak gerçekleyiniz? (Aşağıdaki Teoremden yararlanın)

**Teorem:**  $X(a,b,c,\dots)$  Boolean fonksiyonu  $X = a ( Y(b,c,\dots) ) + a' ( Z(b,c,\dots) )$  şeklinde ifade edilebilir.

Devre gerçeklemede AND, OR, NOT vs.. kapılar kullanılmayacaktır. Devre girişleri sadece  $a,b,c,\dots$  değişkenler ve 0,1 sabitleri olmalıdır.

- 4) Aşağıdaki sayıcı devresinin sayma düzenini bulunuz?



- 5) A ve B girişlerini alıp X çıkışı üreten bir Durum Makinası aşağıdaki gibi fonksiyon yapmaktadır.

A > B ise X=1  
B > A veya A=B ise X=0

Not: A ve B işaretli sayılar olarak kabul edilecektir. MSB biti önce alındığını düşününüz.....  
Örnek sayılar aşağıdaki gibi olursa üretilecek X çıkışı aşağıda gösterilmiştir.

A=11001100 {A is 0, -1, -2, -4, -9, -19, -38, and -76}  
B=11100110 {B is 0, -1, -3, -6, -12, -25, -51, and -102}  
X=00111111

- a) Durum Makinasını Moore Model olarak Durum Diyagramını çiziniz?  
b) JK ff kullanarak devrenin tasarımını yapınız?

1)15p 2)20p 3)20p 4)15p 5)30p  
Süre: 80 dakika  
Başarılar.....