

Review Questions

1.3. In general terms, what are the four distinct actions that a machine instruction can specify?

Cada instrução contém uma sequência de bits que especificam a ação que o processador deve realizar. A maioria das ações se encaixa nas seguintes categorias:

1. Processor-memory: dados podem ser transferidos do processador para a memória ou da memória para o processador.
2. Processor – I/O: dados podem ser transferidos de ou para um periférico, ou seja, processador e um módulo de I/O.
3. Data processing: processador pode realizar algumas operações aritméticas ou lógicas sobre os dados.
4. Control: uma instrução pode especificar que a sequência de execução de instruções seja alterada.

1.5. How are multiple interrupts dealt with?

Há duas formas de lidar com múltiplas interrupções. A primeira é desabilitar interrupções enquanto uma delas estiver sendo processada. Se uma interrupção ocorrer durante esse período ela ficará pendente e será checada quando o processador habilitar interrupções novamente.

A segunda forma é definir prioridades para as interrupções e, desse modo, permitir que uma interrupção de maior prioridade tenha precedência sobre uma de menor prioridade.

1.8. What is the difference between a multiprocessor and a multicore system?

Symmetric Multiprocessors ou SMP são sistemas computacionais que têm como características a presença de múltiplos processadores, cada um com sua unidade de controle aritmética e lógica, e registradores. Todos compartilham a mesma memória principal e recursos de I/O e são interconectados por um barramento ou outro esquema de conexão interna, de modo, que o tempo de acesso seja próximo.

Um computador multicore, também conhecido como chip multiprocessador, por sua vez, combina dois ou mais processadores (chamados núcleos) em uma única peça de silício. Isso não impede que ambas arquiteturas sejam aplicadas no mesmo computador.

1.9. What is the distinction between spatial locality and temporal locality?

Spatial locality, ou localidade espacial, refere-se à tendência das referências à memória para instruções e dados se agruparem. Já temporal locality, ou localidade temporal é a propensão do processador de acessar espaços na memória que foram

usados recentemente. Ambas são as razões pelas quais acontecem mais *cache hit* do que *cache miss*.

Problems

1.1. Suppose the hypothetical processor of Figure 1.3 also has two I/O instructions:

a) 0011 # Load AC from I/O;

b) 0111 # Store AC to I/O.

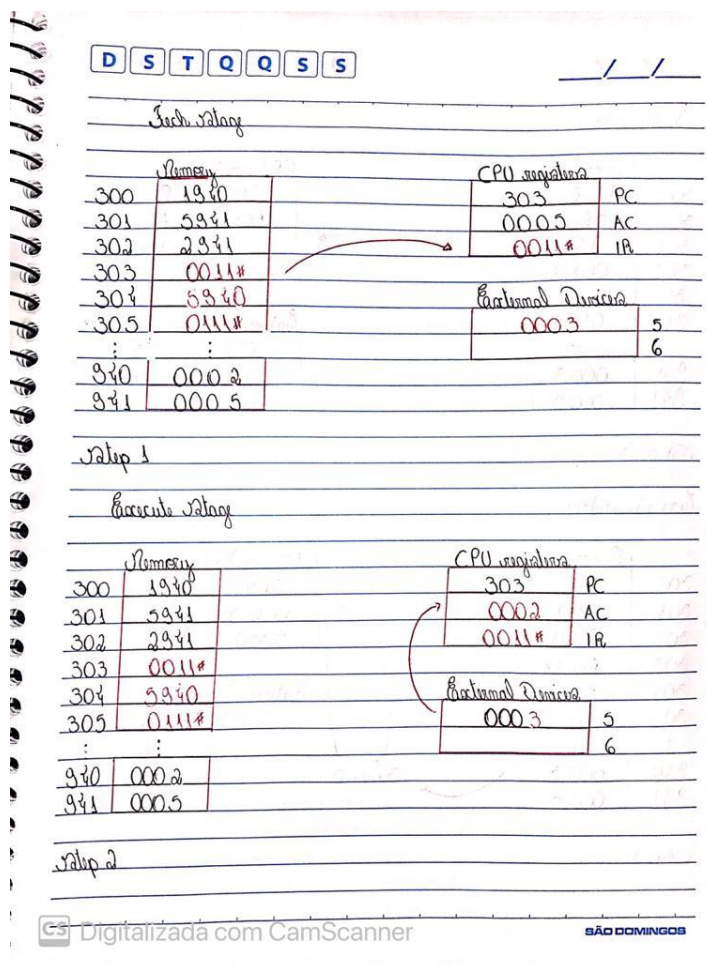
In these cases, the 12-bit address identifies a particular external device. Show the program execution (using format of Figure 1.4) for the following program:

1. Load AC from device 5.

2. Add contents of memory location 940.

3. Store AC to device 6.

Assume that the next value retrieved from device 5 is 3 and that location 940 contains a value of 2.



D S T Q Q S S

Batch value

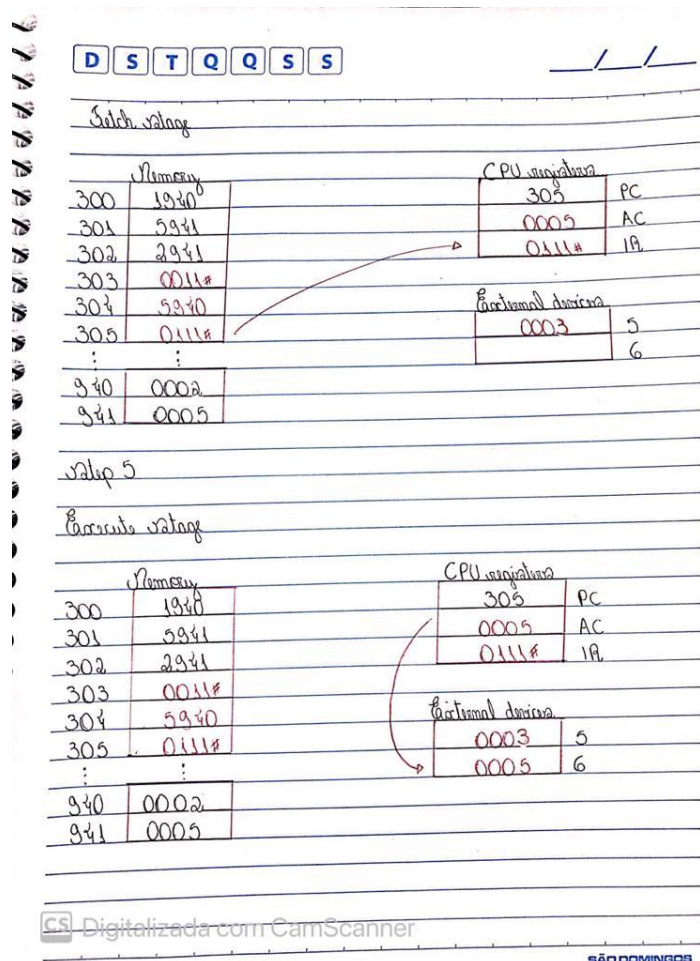
Memory		CPU register	
300	1940	304	PC
301	5941	0002	AC
302	2941	5940	IR
303	0011*		
304	5940		
305	0111*		
:	:		
940	0002	Partial Device	0003
941	0005		5
			6

Value 3

Execute value

Memory		CPU register	
300	1940	304	PC
301	5941	0005	AC
302	2941	5940	IR
303	0011*		
304	5940		
305	0111*		
:	:		
940	0002		
941	0005		

Value 4



1.3. Consider a hypothetical 32-bit microprocessor having 32-bit instructions composed of two fields. The first byte contains the opcode and the remainder an immediate operand or an operand address.

a. What is the maximum directly addressable memory capacity (in bytes)?

Um byte corresponde a 8 bits. Como o primeiro byte contém o opcode, temos que $32 - 8 = 24$. Logo, $2^{24} = 16$ MBytes.

b. Discuss the impact on the system speed if the microprocessor bus has

1. A 32-bit local address bus and a 16-bit local data bus, or

Bus ou barramentos são linhas de transmissão entre os componentes de um computador. Logo, como o seu endereço é composto por 32 bits, mas a *data bus* só possui a metade desse valor o sistema levará dois ciclos para ler o endereço e salvá-lo na memória.

2. A 16-bit local address bus and a 16-bit local data bus.

Nesse caso, tem-se o problema que dois ciclos são gastos para ler um endereço de 32 bits e mais dois são gastos para passá-los à *data bus*.

1.7. In virtually all systems that include DMA modules, DMA access to main memory is given higher priority than processor access to main memory. Why?

Existem três técnicas para operações de I/O. Uma delas é o DMA na qual ele fica responsável por transferir todo bloco de dados diretamente para a memória principal enquanto o processador realiza outra operação. Portanto, para evitar a perda de dados o módulo DMA tem prioridade sobre o processador ao acessar a memória principal.

1.8. A DMA module is transferring characters to main memory from an external device transmitting at 9600 bits per second (bps). The processor can fetch instructions at eht rate of 1 milion instructions per second. By how much will the processor be slowed down due to the DMA activity ?

O processador consegue buscar 1 milhão de instruções por segundo. Ou 1 instrução a cada micro segundo. O DMA transmite 9600 bits por segundo, ou considerando que 1 caractere são 8 bits, 1200 caracteres por segundo. Logo, temos 833 caracteres sendo transmitidos a cada microssegundo. O que causa um atraso de 0,12% ao processador. ($1/833 = 0,0012$)

1.10. Consider the following code:

```
for (i # 0; i # 20; i++)  
    for (j # 0; j # 10; j++)  
        a[i] # a[i] * j
```

a. Give one example of the spatial locality in the code.

No código acima é usado a estrutura de dados array, cuja funcionalidade implica em endereços de memória sequenciais. Logo, o acesso a um endereço leva ao seu subsequente.

b. Give one example of the temporal locality in the code.

Como são usados laços de repetição no código. Um endereço que foi acessado anteriormente será usado novamente.

1.13. A computer has a cache, main memory, and a disk used for virtual memory. If a referenced word is in the cache, 20 ns are required to access it. If it is in main memory but not in the cache, 60 ns are needed to load it into the cache (this includes the time to originally check the cache), and then the reference is started again. If the word is not in main memory, 12 ms are required to fetch the word from disk, followed by 60 ns to copy it to the cache, and then the reference is started again. The cache hit ratio is 0.9 and the main-memory hit ratio is 0.6. What is the average time in ns required to access a referenced word on this system?

Para descobrir o tempo médio necessário para acessar uma palavra nesse sistema. Faz-se a média ponderada dos tempos dados. Logo:

Média = $(0,9 * 20) + (0,06 * 80) + (0,04 * 12.000.080) = 480026$ nano segundos.