

8-Bit Bilgisayar Mimarisi ve Komut Seti Tasarımı ve Gerçekleştirilmesi

8-Bit Computer Architecture and Instruction Set Desing and Implementation

Musa Akyüz, Dr. Öğr. Üyesi Ümit Şentürk

Özetçe—Günümüzde, birçok işlemci üreten firma ve bu firmaların arasındaki rekabete baktığımızda hepsinin daha küçük alanda daha hızlı işler yaptıran elektronik devreler üretmeye çalıştığını görüyoruz. Bu çalışmada, nanometreler düzeyinde yapılan yarışın, büyük hale dönüştürülmüş versiyonu tanıtılmaktadır. Bu çalışma, işlemci içerisindeki mantıksal ve aritmetik hesaplama, kaydetme, giriş-çıkış ve kaydırma birimlerinin basit elektronik elemanlar ve tümleşik devreler ile tasarımını ve birimlerin birbirleriyle senkronize şekilde haberleşmesini içermektedir. Tasarlanan komut seti sayesinde bu birimlerin bit düzeyindeki işlemleri kontrol edilmektedir. 8 bit veri yollu tek vuruşluk işlemci tasarlanmıştır. Hafıza birimi işlemci içerisinde konumlandırılmıştır. Bu sayede günümüz işlemcilerinin bir dezavantajı olan hafıza biriminden veri işleme süresi ve gecikmesinin önüne geçilmeye çalışılmıştır.

Anahtar Kelimeler — bilgisayar mimarisi; komut seti; aritmetik mantık birimi; kaydedici; veri yolu tasarımı;

Abstract—This electronic document is a “live” template and already defines the components of your paper [title, text, heads, etc.] in its style sheet. **CRITICAL: Do Not Use Symbols, Special Characters, or Math in Paper Title or Abstract.*

Keywords — computer architecture; instruction set; arithmetic logic unit; register; bus design

I. GİRİŞ

Tasarlanan mimaride Harward mimarisi benimsenmiştir. Harward mimarisi program belleği ile veri belleğinin farklı veri yolları ile merkezi işlem birimine bağlı olduğu mimaridir [1]. Komut ve veri bilgisi aynı anda merkezi işlem birimine gelebildiği için bir komut tek vuruşta işlenebilir [2]. Bu tasarım işlemci içerisindeki veri yollarının sayısını artırır. Bu sayede kontrol ünitesinin çok daha basit bir sistem olmasını sağlamaktadır. Benzer bir araştırmaya [3] kıyasla Tasarlanan komut seti içeriğinde, komutun kendisi ve kontrol ünitesi için kullanılacak bitler, manuel olarak veri girişi için anlık değer bitleri ve kaydediciler için adres bitleri bulunur. Her bir komut 24 bit uzunluğundadır ve tek türdür.

II. METHOD

TABLO I. 24 BİT KOMUT İÇİN BİT DAĞILIMI

Komut Seti	Bit dağılımı				
	7-bit	9-bit (3-3-3)			8-bit
	Kontrol ünitesi – Komut bilgisi	HK	KK1	KK2	Anlık değer

^a. HK: Hedef Kaydedici Adresi, KK: Kaynak Kaydedici Adresi

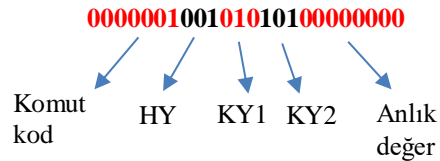
Tablo 1’de de görüleceği üzere 7-bit ile komut tespiti yapılmıştır. Tasarlanan mimaride 2^7 yani 128 farklı komut çalıştırılabilir. Şimdilik, 28 farklı temel komut oluşturulmuştur.

TABLO II. ARİTMATİK- MANTIKSAL KOMUTLAR

Komut Türleri	Komutlar
Aritmetik Komutlar	ADD, ADDIMM, SUB, SUBIMM
Mantıksal Komutlar	AND ANDIMM, OR, ORIMM

Tablo 2 de 4 adet aritmetik işlem ve 4 adet de mantıksal işlem komutları bulunmaktadır. Aritmetikler sırasıyla toplama, anlık ile toplama, çıkarma, anlık ile çıkarma, ve işlemidir. Mantıksal komutlar sırasıyla ve, anlık ile ve, veya, anlık ile veya işlemidir.

Örnek olarak; kaynak kaydedici 2 (adresi 010) içerisinde 8 bit uzunluğunda 125 verisini tutsun. Hedef kaydedici 5 (adresi 101) de üzerinde 8 bit ile 12 bilgisini tutsun. Bu iki veriyi aritmetik mantık birimindeki toplayıcı devre üzerinde toplayıp çıkışı 1 nolu kaydediciye (adresi 001) kaydedeceği bir senaryo olsun. Program belleğinden ADD komutu (komut kodu 0000001) bu bilgilerle birlikte şu şekilde gelecektir.



TABLO III. KAYDIRMA

Komut Türleri	Komutlar
Kaydırma	SHIFLEFT, SHIFTRIGHT

Tablo 3 de birer bit sola ve sağa kaydırma komutları görülür. Tasarlanan komut setinde birden çok kaydırma adımı içeren bir sistem olması durumunda bu komutlar ard arda çalışacaktır.

TABLO IV. KAYDEDİCİ KAYIT

Komut Türleri	Komutlar
Anlık değerden alma	LBFROMIMM
Bellekten alma	LBFROMMEM
Başka bir kaydediciden alma	REGTOREG

Tablo 4 deki komutlar, kaydedicilere ilk değer atanırken veya bellekten çekilen verinin kaydedicilere geçirilmesi esnasında kullanılırlar.

Örnek olarak; 5 nolu kaydediciden (adresi 101) 2 numaralı kaydediciye (adresi 010) içerisindeki veriyi kaydetmek isteyelim. Bu bilgilerle birlikte REGTOREG komutu (komut kodu 0001101) şu şekilde yazılır.

000110110100001000000000

TABLO V. HAFIZA İŞLEMLERİ

Komut Türleri	Komutlar
Kayıt etme	SBFROMIMM, SBFROMREG

Tabla 5 deki komutlar anlık değerden veya kaydediciden aldığı bellekteki adres bilgisine, yine anlık değerden veya kaydediciden aldığı bilgiyi kaydeder.

TABLO VI. DALLANMA KOMUTLARI

Komut Türleri	Komutlar
Dallanma	BEQ, BNE, BLT, BGT, BGE, BLE

Tablo 6 daki komutlar, program devam ederken gelen atlama işlemi komutlarıdır. Bu komutlar iki kaydedicinin verisini karşılaştırarak büyüklük, küçüklük ve eşitlik durumlarına göre program sayacının akışını değiştirirler. Bu sayede programda döngü yazılabilir hale gelir.

Tablo 7 de ise giriş çıkış için kullanılacak komutlar vardır. Herhangi bir kaydedicideki veya bellekteki bir veriyi, farklı adresleme metodları ile çıkış ünitesine gönderen komutların yanı sıra, giriş olarak işleyen ve kaydeden komutlardır.

TABLO VII. GİRİŞ – ÇIKIŞ KOMUTLARI

Komut Türleri	Komutlar
Çıkış	PRINTREG, PRINTREGANDLOAD, PRINTMEMFROMREG, PRINTMEMFROMIMM
Giriş	WRITETOREG, WRITETIMEMFROMREG, WRITETIMEMFROMIMM

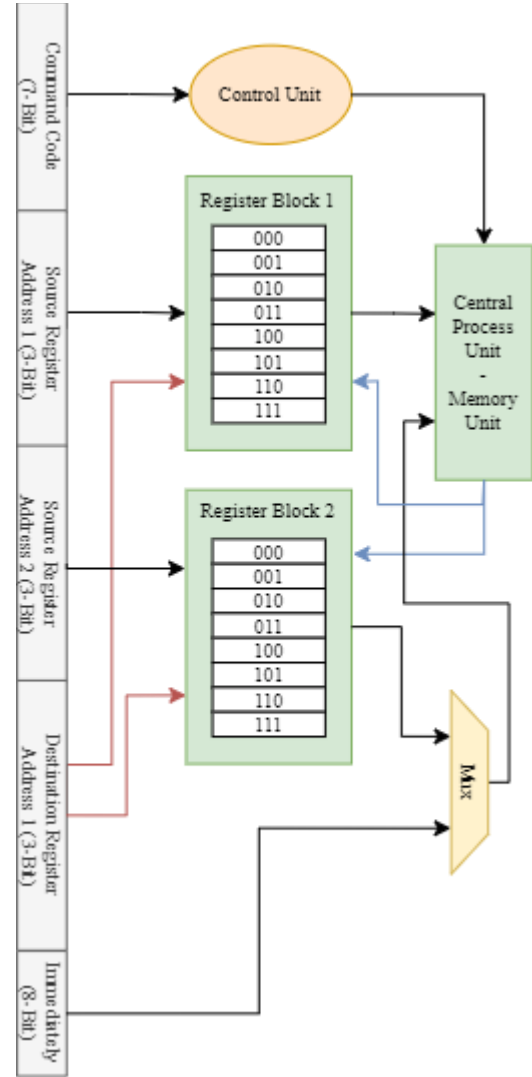


Figure. 1. Advanced diagram to design

Kaydediciler 2^3 farklı şekilde adreslenebilir. Dolayısıyla 8 farklı kaydedici bulunabilir. Komut seti tasarımı yapılan iki kaynak kaydedici için de iki adet kaydedici bloğu bulunur. Her blok tamamen birbiriyle aynı bilgileri tutar. İlk kaydedici bloğunda bulunan veriler her zaman merkezi işlem birimine gönderilir. Gelen komuta göre anlık değer ile ikinci kaydedici bloğundan gelen veriler seçilir ve merkezi işlem birimine gönderilir [Bkz Figure 1]. Komut bilgisi ve kaydedici adresleme için kullanılan toplam 16 bit kontrol ünitesindeki çözücü devreler vasıtasıyla merkezi işlem birimindeki seçiciler ve kontrol pinleri ve aktifleştirme pinleri (örneğin kaydedicilerdeki

enable pini) ile eşlenir. Anlık değer bilgisi ise doğrudan merkezi işlem birimindeki ortak veri yoluna bağlanmıştır. Mimaride, veri yolları, seçilen bellek mimarisi, kaydediciler ve hesaplama birimleri de 8 bit olduğundan herhangi bir anlık değer dönüştürme birimi kullanılmamıştır. Anlık değer bilgisi, gelen komuta göre istenirse doğrudan bir veri olarak istenirse de bellek adreslemek için kullanılabilir.

Program sayıcıda hesaplanan komut adresi, komut belleğinde bulunan 3 farklı 8 bit adreslenebilir belleklerin adres seçim pinleri ile bağlanır. Burada 3 farklı bellek kullanımının amacı, paralel veri yolu sistemini korumak ve kontrol ünitesinin karmaşıklığını azaltmaktır (Bkz Figure 2).

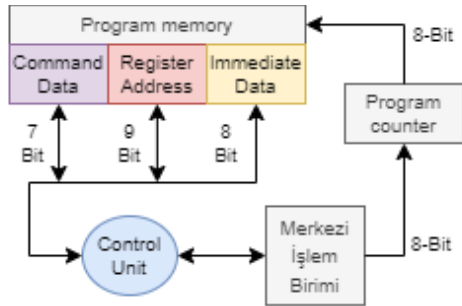


Figure. 2. Program Memory Split Structure Basic Schema

Bu [4] yazıda bahsi geçen Single Instruction Multiple Data Stream yaklaşımı gibi program sayacı ile birden çok bellekten (SIMD) veri çıkışı kontrol edilmiştir.

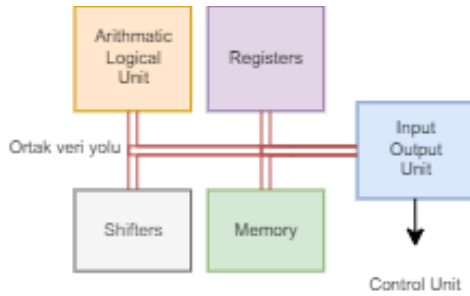


Figure. 3. Input-Output design

Figure 3 deki resimde görüleceği üzere, giriş çıkış ünitesi doğrudan tasarlanan işlemcinin içindeki ortak veri yoluna bağlıdır. Kontrol ünitesinden gelen giriş veya çıkış işlemleri sırasında bu veri yollarından veri çekere veya veriyi aktarır.

SONUÇ VE TARTIŞMA

Bu proje bilgisayar mimarileri kapsamı içinde araştırmaların sonucu olarak bilinen teknikleri kullanarak komut seti ve mimari tasarlamaya yöneliktir. Kontrol ünitesinin karmaşıklığını azaltmak, tüm veri yollarına farklı birimleri bağlarken, birbirleriyle senkronize ve çakışmadan, tek çevrimde çalıştırmak ana hedefidir. Ayrıca tasarlanan komut setinin ve mimaride kullanılan modüllerin, tümleşik devre birimlerinin ve elektronik devrelerin önce Proteus gibi çalışma alanlarında simülasyonları yapılarak test edilmesini daha sonra fiziksel anlamda üretilmesi kapsar.

BİLGİLENDİRME

Bilgilendirmeler gizlenmiştir.

KAYNAKLAR

- [1] Pizhou Ye and Chaodong Ling, "A RISC CPU IP core," 2008 2nd International Conference on Anti-counterfeiting, Security and Identification, 2008, pp. 356-359, doi: 10.1109/IWASID.2008.4688427.
- [2] Reaz, M. I., Jalil, J., & Rahman, L. F. (2012). Single core hardware modeling of 32-bit MIPS RISC processor with a single clock. Research Journal of Applied Sciences, Engineering and Technology, 4(7), 825-832.
- [3] Özkurt, N. E. & Gündüzalp, M. (2000). 8 BİT GENEL AMAÇLI BİR MİKRODENETLEYİCİNİN ÇOK BÜYÜK ÖLÇEKLİ TÜMLEŞİK DEVRE TEKNOLOJİSİ İLE TASARIMI . Dokuz Eylül Üniversitesi Mühendislik Fakültesi Fen ve Mühendislik Dergisi , 2 (2) , 1-14 . Retrieved from <https://dergipark.org.tr/tr/pub/deumfmd/issue/40893/493747>
- [4] Flynn, Michael J., and Kevin W. Rudd. "Parallel architectures." *ACM computing surveys (CSUR)* 28.1 (1996): 67-70.