

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ
ФЕДЕРАЦИИ

Федеральное государственное автономное образовательное учреждение
высшего образования

«Севастопольский государственный университет»

Кафедра «Информационные системы»

ОТЧЕТ ПО ЛАБОРАТОРНОЙ РАБОТЕ №4

по дисциплине

«Компьютерная схемотехника»

Вариант 8

Выполнил:

Донец Н.О.

Проверил:

Кудрявченко И.В.

Севастополь

2023 г.

Цель работы:

Экспериментальные исследования функционирования и параметров логических элементов на базе КМОП-транзисторов и элементов задержки и генераторов прямоугольных импульсов. Приобретение практических навыков измерения электрических параметров и регистрации временных диаграмм с помощью электро и радиоизмерительных приборов.

Задание:

- 1) Создать на рабочем поле симулятора схемы логических элементов ИЛИ и И на диодах. В качестве источника сигналов использовать гальванические элементы. Выходное напряжение контролировать с помощью вольтметра.
- 2) Задавая с помощью переключателей (SW-SPDT) на вход схем уровни 0 или 1 составить таблицу истинности исследуемых логических элементов.
- 3) Создать на рабочем поле симулятора схемы для исследования логических элементов ИЛИ-НЕ и И-НЕ на интегральных микросхемах, выполненных на КМОП-транзисторах. Исследуемые микросхемы выбираются из категории CMOS 4000 согласно заданному варианту.
- 4) Задавая с помощью переключателей (SW-SPDT) на вход схем уровни 0 или 1 составить таблицу истинности исследуемых логических элементов. Уровень сигнала на выходе контролировать вольтметром.
- 5) Создать в рабочем поле симулятора схемы задержки импульсов, изображенных на рис.2.4а и б. Резистор R2 сделать варьируемым от 1 до 20 кОм.
- 6) Подать на вход последовательность прямоугольных импульсов с частотой, указанной в таблице вариантов, измерить время задержки выходного импульса. Зарисовать осциллограммы сигналов на входах и выходах обоих инверторов.

- 7) Составить схему генератора прямоугольных импульсов с параметрами RC-цепочки, указанной в таблице вариантов. Исследовать с помощью виртуального осциллографа формы импульсов на входах и выходах инверторов и измерить частоту генерируемых импульсов.

Ход работы:

На рабочем поле симулятора были собраны схемы логических элементов ИЛИ и И на диодах, а также были составлены их таблицы истинности соответственно (рисунки 1-2, таблицы 1-2).

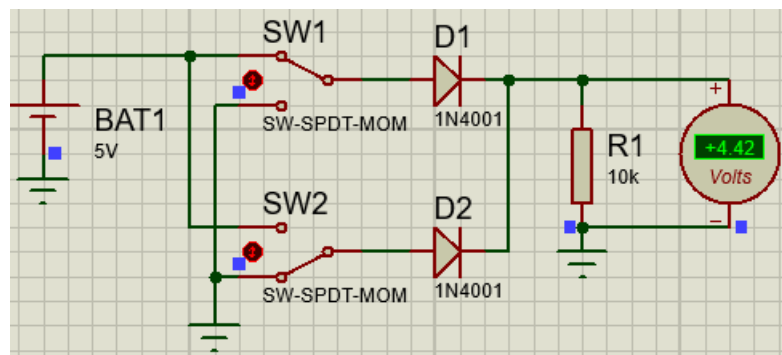


Рисунок 1 – Схема логического элемента ИЛИ

SW1	SW2	F
0	0	0
0	1	1
1	0	1
1	1	1

Таблица 1 – таблица истинности логического элемента ИЛИ

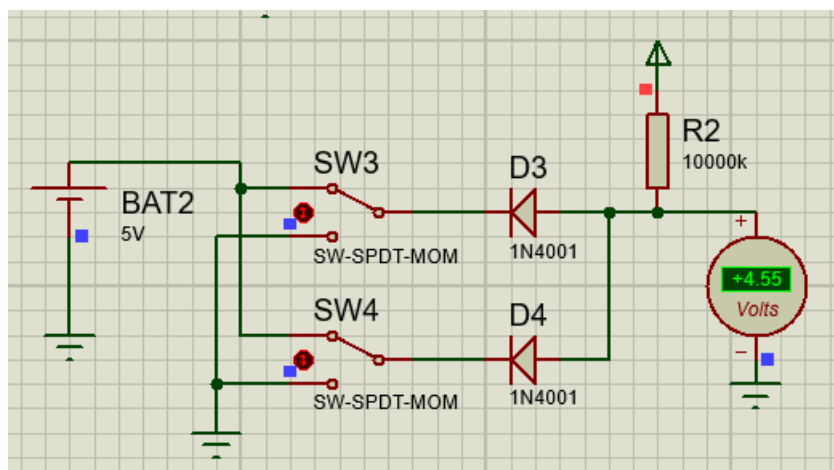


Рисунок 2 – Схема логического элемента И

SW3	SW4	F
0	0	0
0	1	0
1	0	0
1	1	1

Таблица 2 – таблица истинности логического элемента И

Были собраны схемы для исследования логических элементов ИЛИ-НЕ и И-НЕ на интегральных микросхемах, выполненных на КМОП-транзисторах (рисунки 3-4), и были составлены их таблицы истинности соответственно (таблицы 3-4).

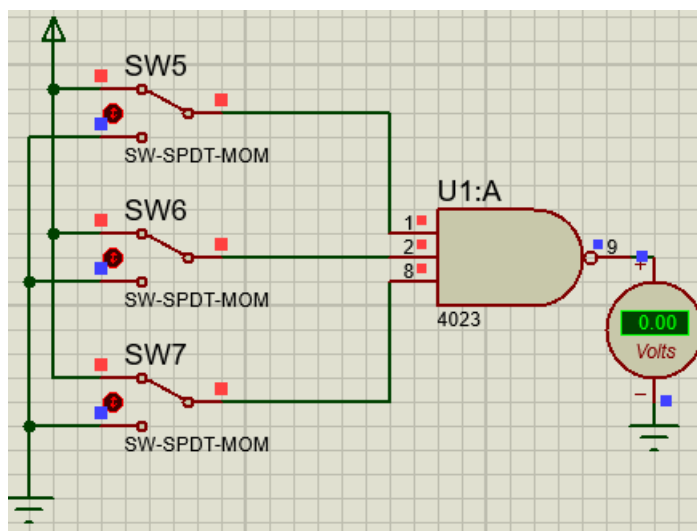


Рисунок 3 – Схема логического элемента И-НЕ

SW5	SW6	SW7	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Таблица 3 – таблица истинности логического элемента И-НЕ

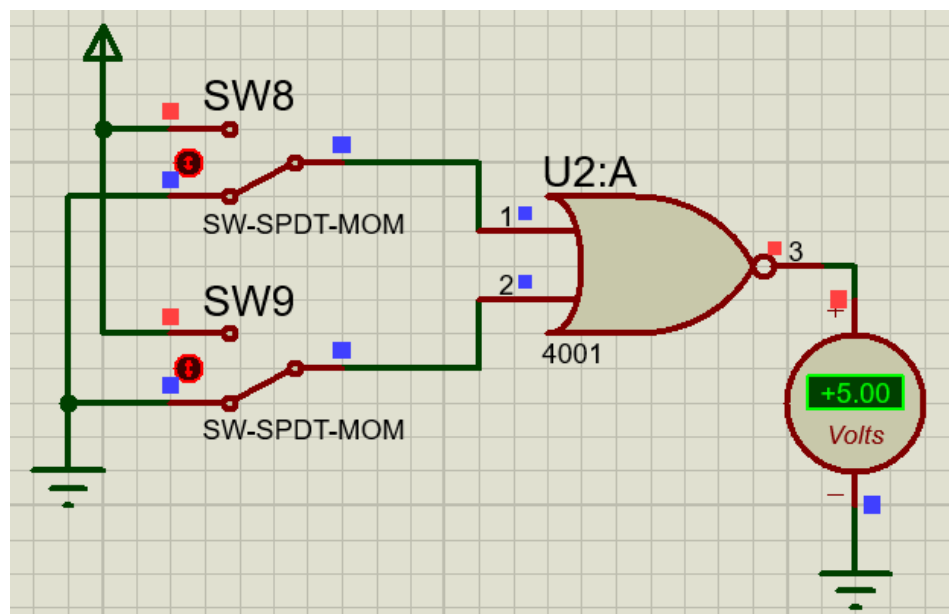


Рисунок 4 – Схема логического элемента ИЛИ-НЕ

SW8	SW9	F
0	0	1
0	1	0
1	0	0
1	1	0

Таблица 4 – таблица истинности логического элемента ИЛИ-НЕ

Были созданы схемы задержки импульсов (рисунки 5-6).

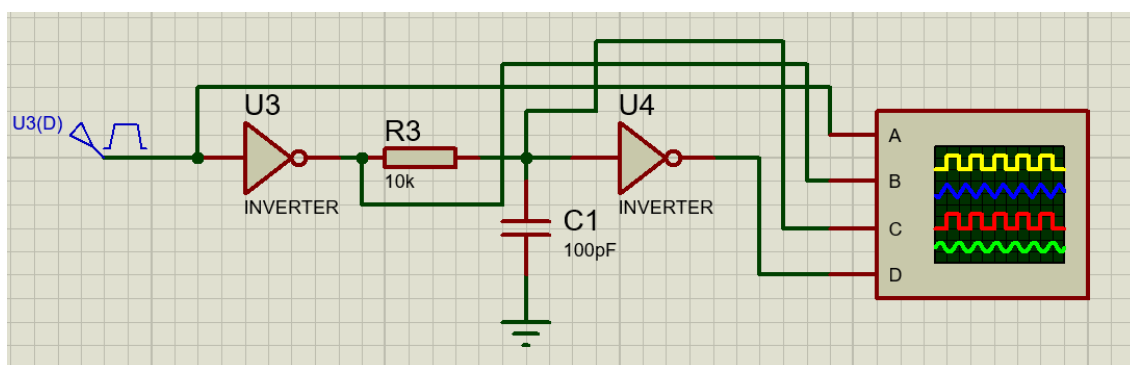


Рисунок 5 – Схема задержки импульсов

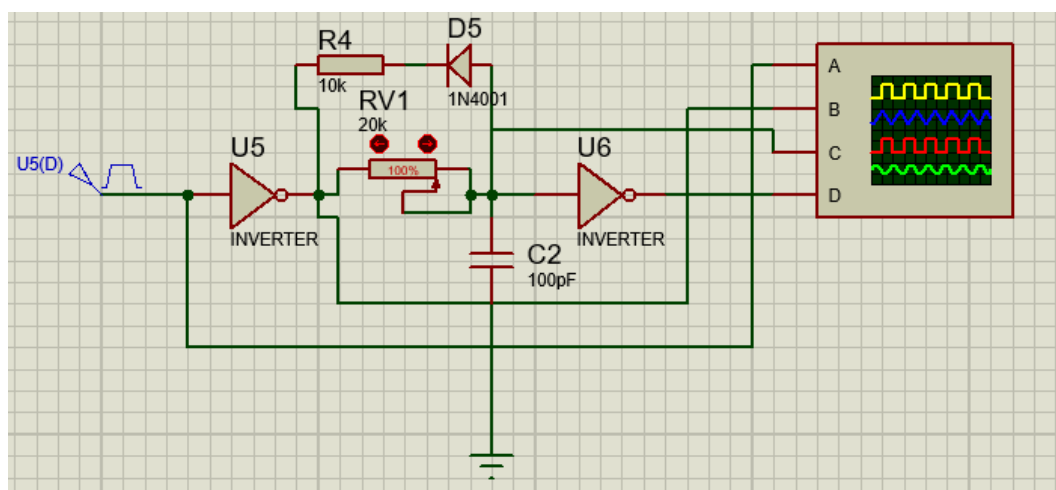


Рисунок 6 – Схема задержки импульсов с диодом

На вход каждой схеме была подана последовательность прямоугольных импульсов с частотой 12 кГц, после чего были сняты осциллограммы входных и выходных импульсов этих схем соответственно (рисунки 7-8).

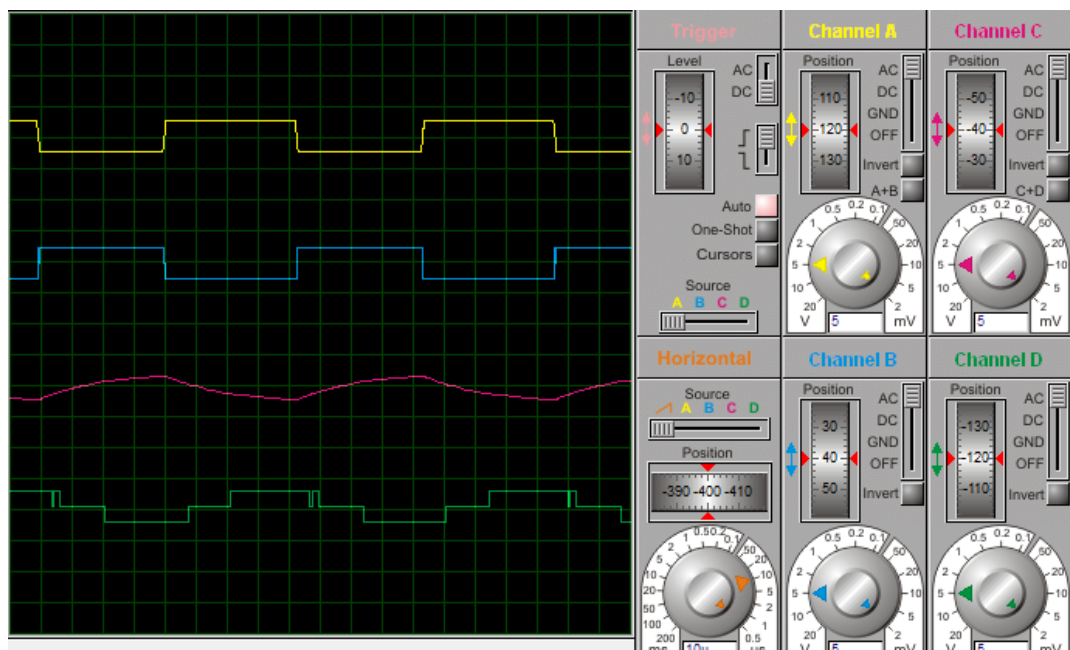


Рисунок 7 – Осциллограмма схемы задержки импульсов без диода

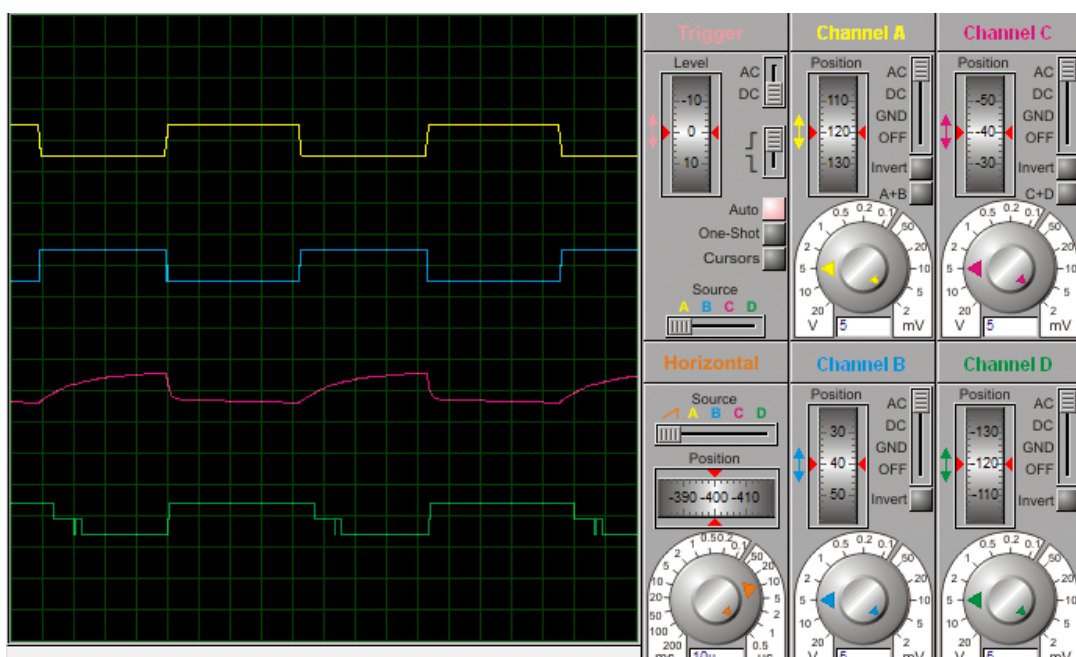


Рисунок 8 – Осциллограмма схемы задержки импульсов с диодом

Также было измерено время задержки для выходных сигналов этих схем, которое составило 1 μ s для схемы с диодом и 20 μ s для схемы без диода (Приложение А).

Была составлена схема генератора прямоугольных импульсов с параметрами $R = 5 \text{ кОм}$, $C = 20 \text{ нФ}$ (Рисунок 9), после чего была снята осциллограмма этой схема (Рисунок 10).

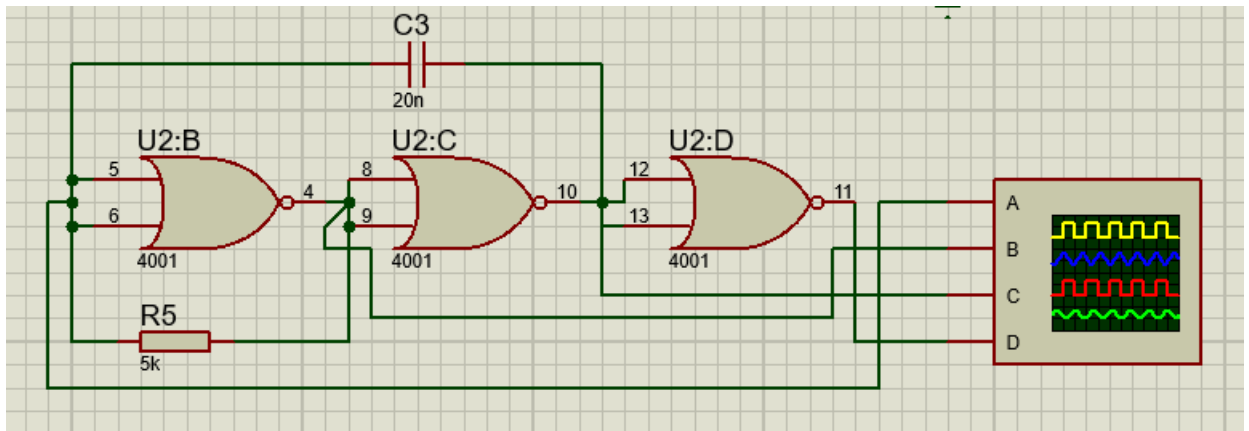


Рисунок 9 – Схема генератора прямоугольных импульсов

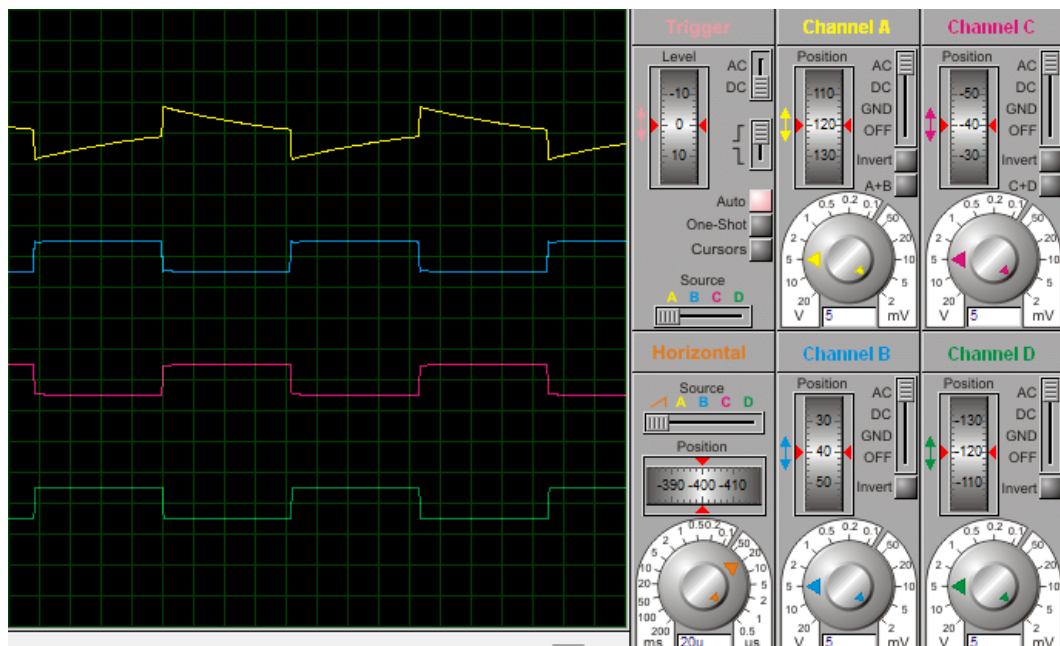


Рисунок 10 – Осциллограмма схемы генератора прямоугольных импульсов

Выводы

В ходе лабораторной работы были экспериментально исследованы функционирования и параметры логических элементов на базе КМОП-транзисторов и элементов задержки, а также генераторов прямоугольных импульсов. Были приобретены практические навыки измерения

электрических параметров и регистрации временных диаграмм с помощью электро и радиоизмерительных приборов. Были составлены схемы логических элементов И, ИЛИ с их таблицами истинности. Также были собраны схемы для исследования логических элементов И-НЕ и ИЛИ-НЕ на интегральных микросхемах из категории CMOS 4000. К ним были составлены таблицы истинности. Были составлены схемы задержки импульсов без и с введением диода и резистора, способствующих быстрому разряду конденсатора. Также были сняты их осциллограммы. Было измерено время задержки для выходных сигналов этих схем, которое составило 1 μ с для схемы с диодом и 20 μ с для схемы без диода. Была составлена схема генератора прямоугольных импульсов. Далее, с помощью виртуального осциллографа, были исследованы формы импульсов на входах и выходах инверторов.

Приложение А

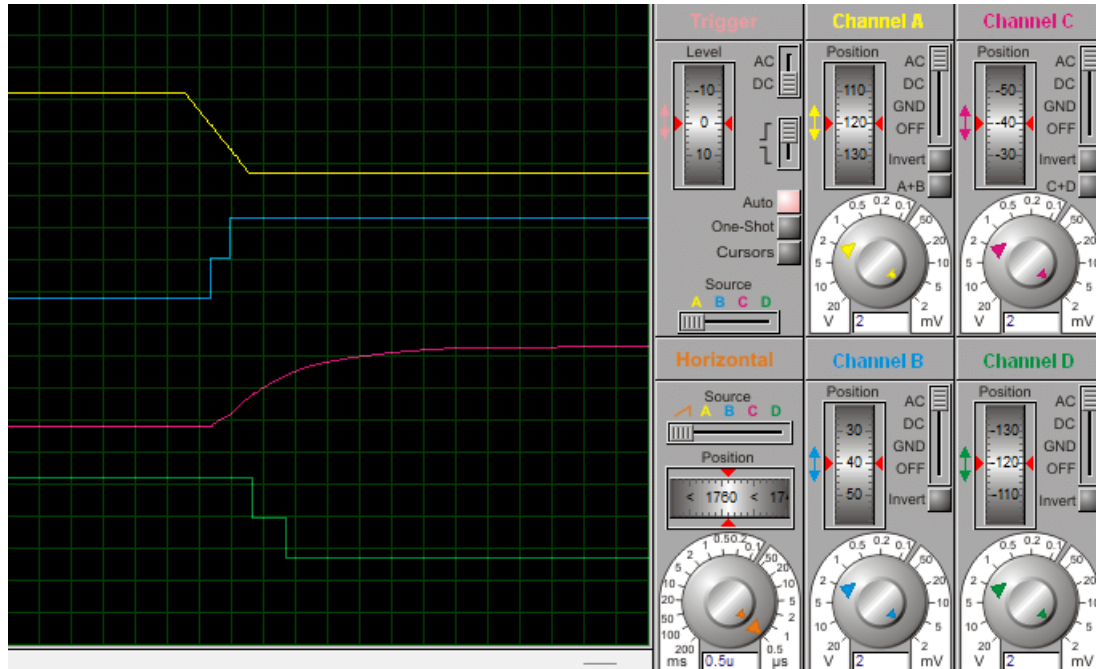


Рисунок А.1 – Осциллограмма для измерения задержки импульсов для схемы
с диодом

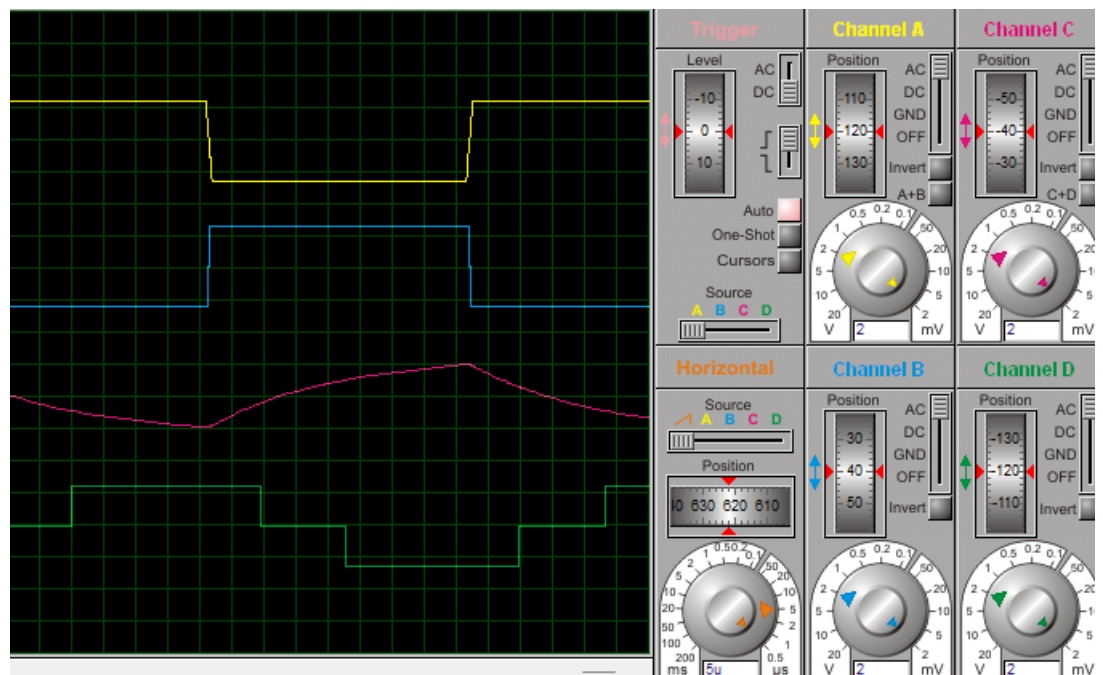


Рисунок А.2 – Осциллограмма для измерения задержки импульсов для схемы
без диода