

## آزمایش 2

گروه: علی نوری، احمد فروغی

A	B	74-00 (NAND)	74-08 (AND)	74-32 (OR)	40-11 (NOT)
0	0	1	0	0	1
5	0	1	0	1	1
5	5	0	1	1	0
N.C	0	1	0	1	1
5	N.C	0	1	1	0
N.C	N.C	0	1	1	0

در طراحی مدارهای منطقی، هیچگاه نباید ورودی را باز (N.C) نگه داشت؛ چونکه ممکن است باعث اختلال در عملکرد مدار شود.

a	b	c	F(0/1)	F(volt)
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	5
1	0	0	0	0
1	0	1	0	0
1	1	0	1	5
1	1	1	1	5



