

## 实验五 计数器的设计 实验报告

李奕蓁 15331172 教务二班

### 一、实验目的

熟悉 J-K 触发器的逻辑功能，掌握 J-K 触发器构成异步计数器和同步计数器。

### 二、实验仪器及器材

1. 实验箱、万用表、示波器

2. 74LS73, 74LS00, 74LS08, 74LS20

### 三、实验原理

1. 16 进制异步计数器：使用 JK 触发器进行分频。JK 触发器的 J 和 K 控制端都接入高电平时，JK 触发器会在每一个时钟的上升沿进行输出反向，所以此触发器的输出变化周期就是时钟周期长度的两倍。

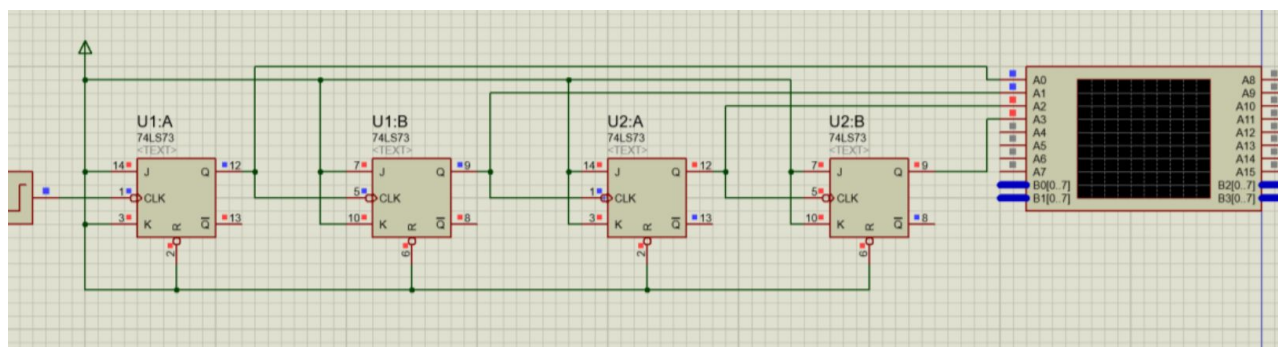
利用每个 JK 触发器可以使时钟频率除以二的作用，得到不同周期的时钟。所有 JK 触发器的 JK 端接高电平，第一个 JK 触发器的时钟连接时钟输入，之后每个 JK 触发器的输出接到下一个 JK 触发器的时钟上。每个 JK 触发器的输出就是对应的 16 进制输出的 4 位输出中的一个。

2. 16 进制同步计数器：所有 JK 触发器共享一个时钟。除第一个触发器的改变随着时钟的改变而改变外，其余触发器在前面的所有触发器的输出均为 1 的时候，输出应当反向。这时只需要使用一些与门来控制 JK 的输入即可。

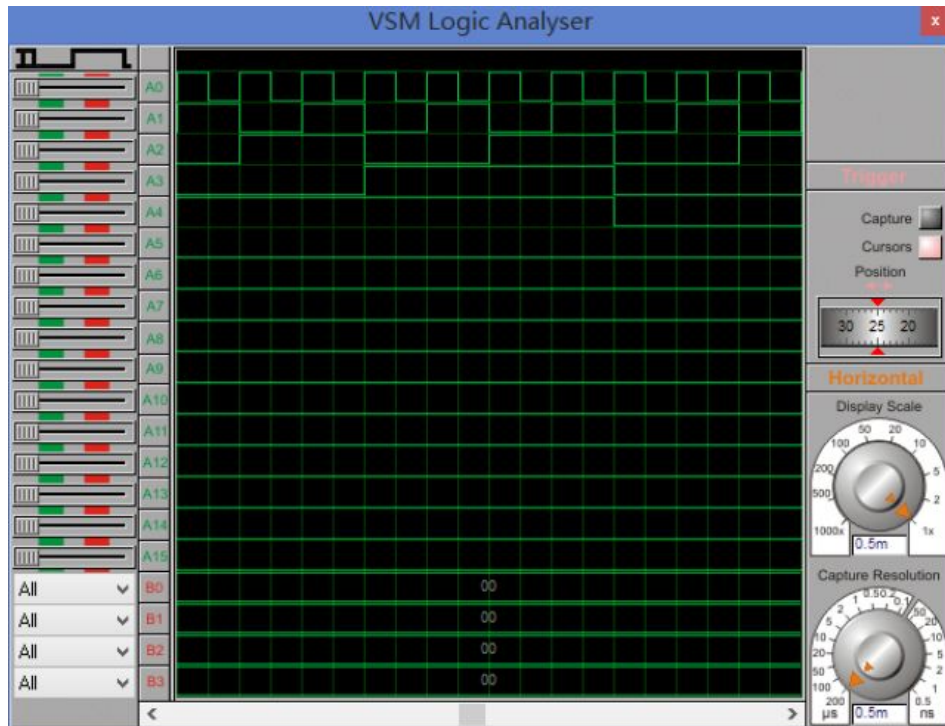
3. 用 JK 触发器和逻辑门设计一个具有置零、保持、左移、右移、并行送数功能的二进制四位计数器模仿 74LS194 功能。（在试验箱上只实现左移或右移功能，在 proteus 软件上实现对五个功能的综合实现）：74LS194 是串行输入，并行输出的双向移位寄存器。使用四个 D 触发器来实现每一位的置位/复位功能。先假设只有右移没有左移的功能，那么第一个触发器的状态由输入决定，其余每一个触发器的状态由上一个触发器的输出来决定。那么有了双向位移的功能之后，设第 i 个触发器的输出状态为  $D_i$ （从左往右，从 1 到 4 编号），设控制变量为 P，当  $P=0$  时左移， $P=1$  时右移。那么可以得到表达式  $D_i = D_{i-1}P + D_i + 1P$ （其中假设  $D_0$  和  $D_5$  均与串行输入相同）

### 四、实验内容

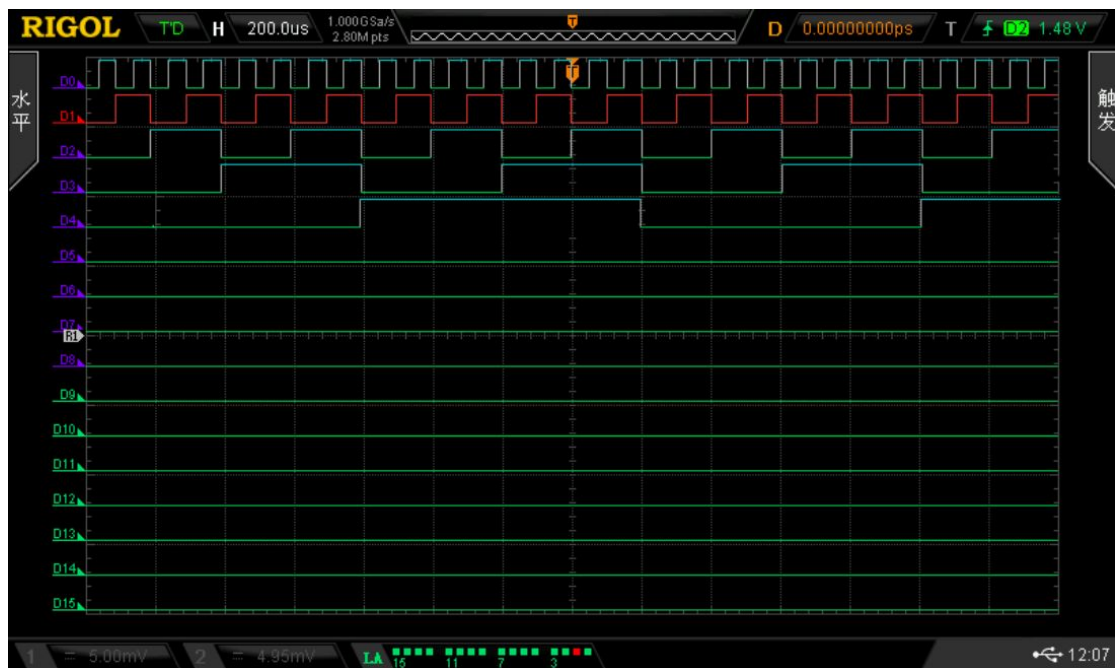
1. 用 JK 触发器设计一个 16 进制异步计数器



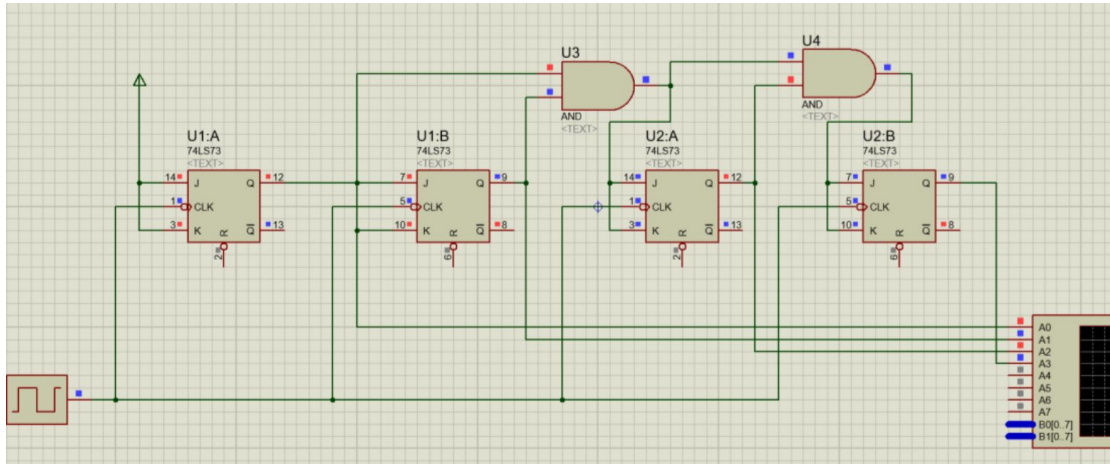
预期波形：



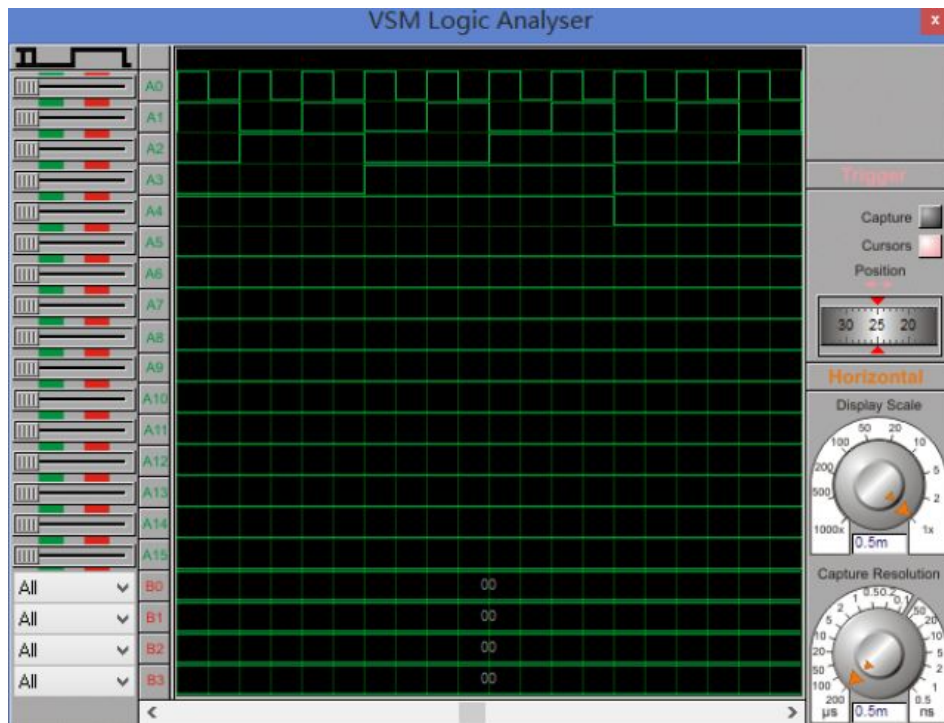
实际波形：



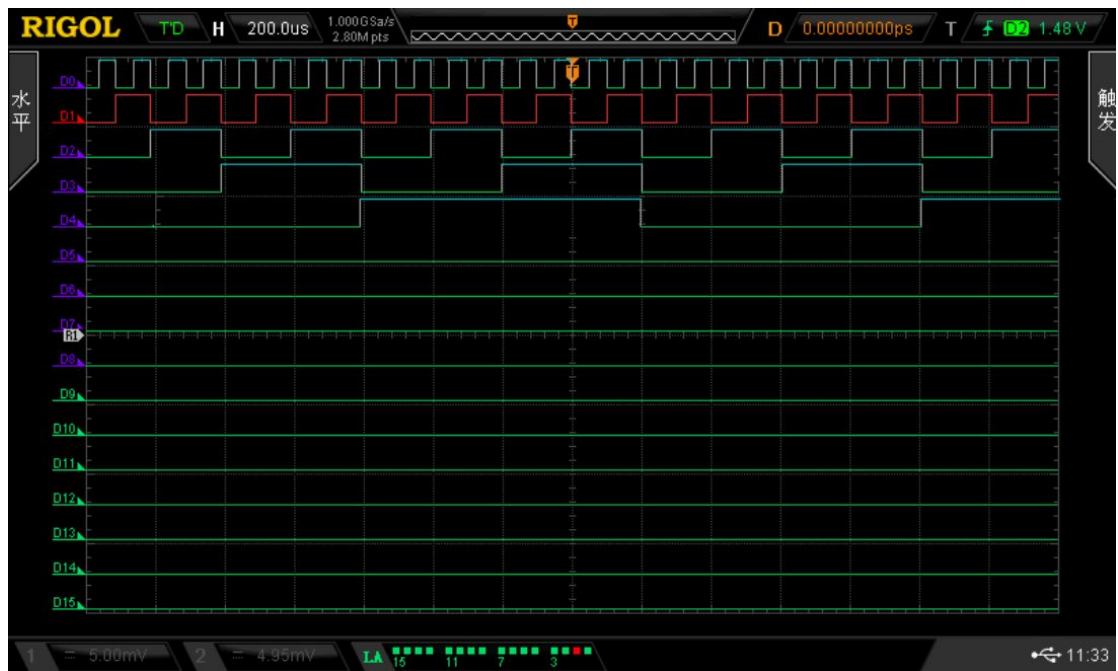
2.用 JK 触发器设计一个 16 进制同步计数器



预期波形:

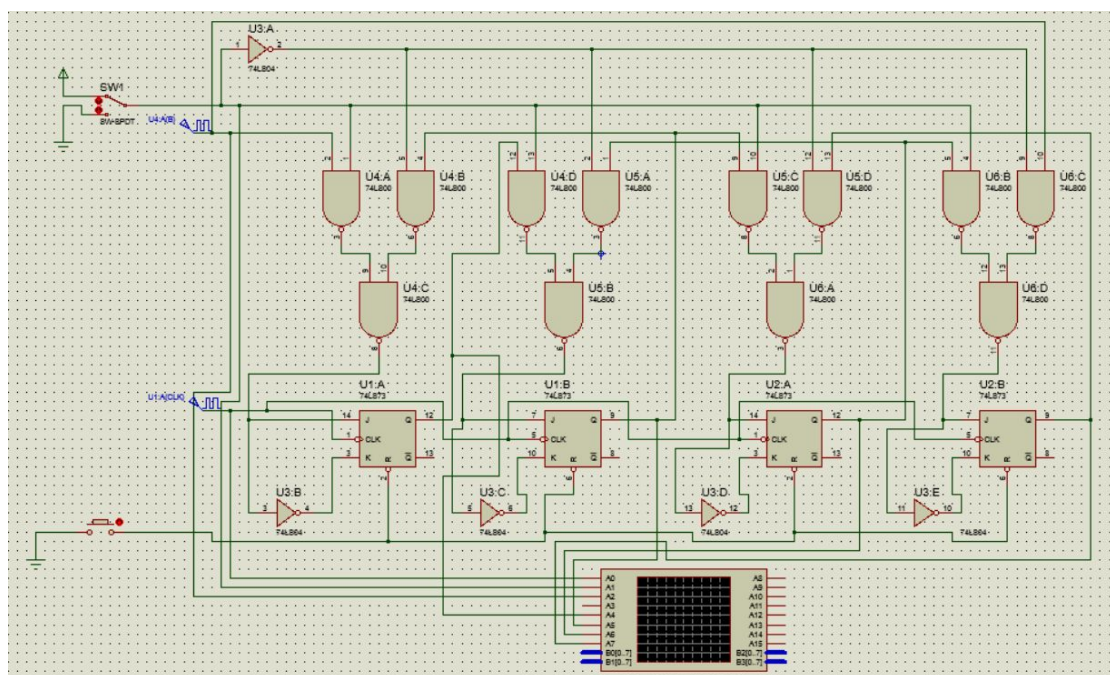


实际波形:



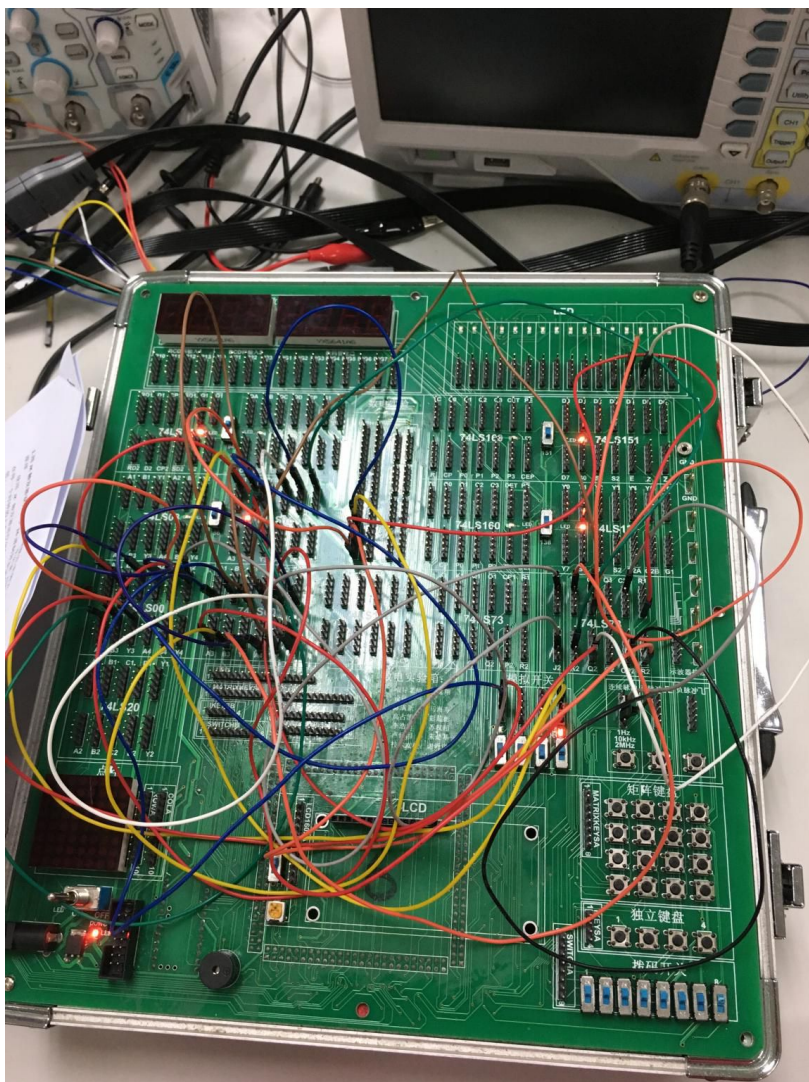
3.用 JK 触发器和逻辑门设计一个具有置零、保持、左移、右移、并行送数功能的二进制四位计数器模仿 74LS194 功能。(在试验箱上只实现左移或右移功能，在 proteus 软件上实现对五个功能的综合实现)

仿真：



实际：





## 五、实验结论

实验 1, 2, 3 实际波形与预期波形均一致, 电路图设计正确。

## 六、实验心得

实验 3 要注意, D0 和 D5 要接上串行输入。