

Lab

1

## BÁO CÁO BÀI THỰC HÀNH SỐ 1

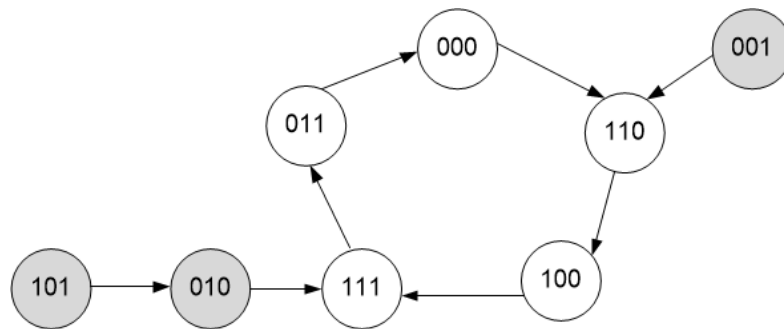
# Lab1: THIẾT KẾ MẠCH ĐẾM ĐỒNG BỘ CÓ KHẢ NĂNG NẠP GIÁ TRỊ BAN ĐẦU

**Môn học: Thiết kế Luận lý số**

<b>Giảng viên hướng dẫn</b>	Trần Thị Diễm
<b>Sinh viên thực hiện</b>	Võ Văn Trường (2251588)
<b>Mức độ hoàn thành</b>	Hoàn thành
<b>Thời gian thực hiện</b>	17/9/2024-23/9/2024

## A. NỘI DUNG THỰC HÀNH

Sử dụng **FF-T** để thiết kế một mạch đếm đồng bộ có chu trình đếm như sau:



## B. CÁC BƯỚC THỰC HÀNH

### 1. Lập bảng kích thích

$Q_2Q_1Q_0$	$Q_2^+Q_1^+Q_0^+$	$T_2T_1T_0$
000	110	110
001	110	111
110	100	010
100	111	011
111	011	100
101	010	111
010	111	101
011	000	011

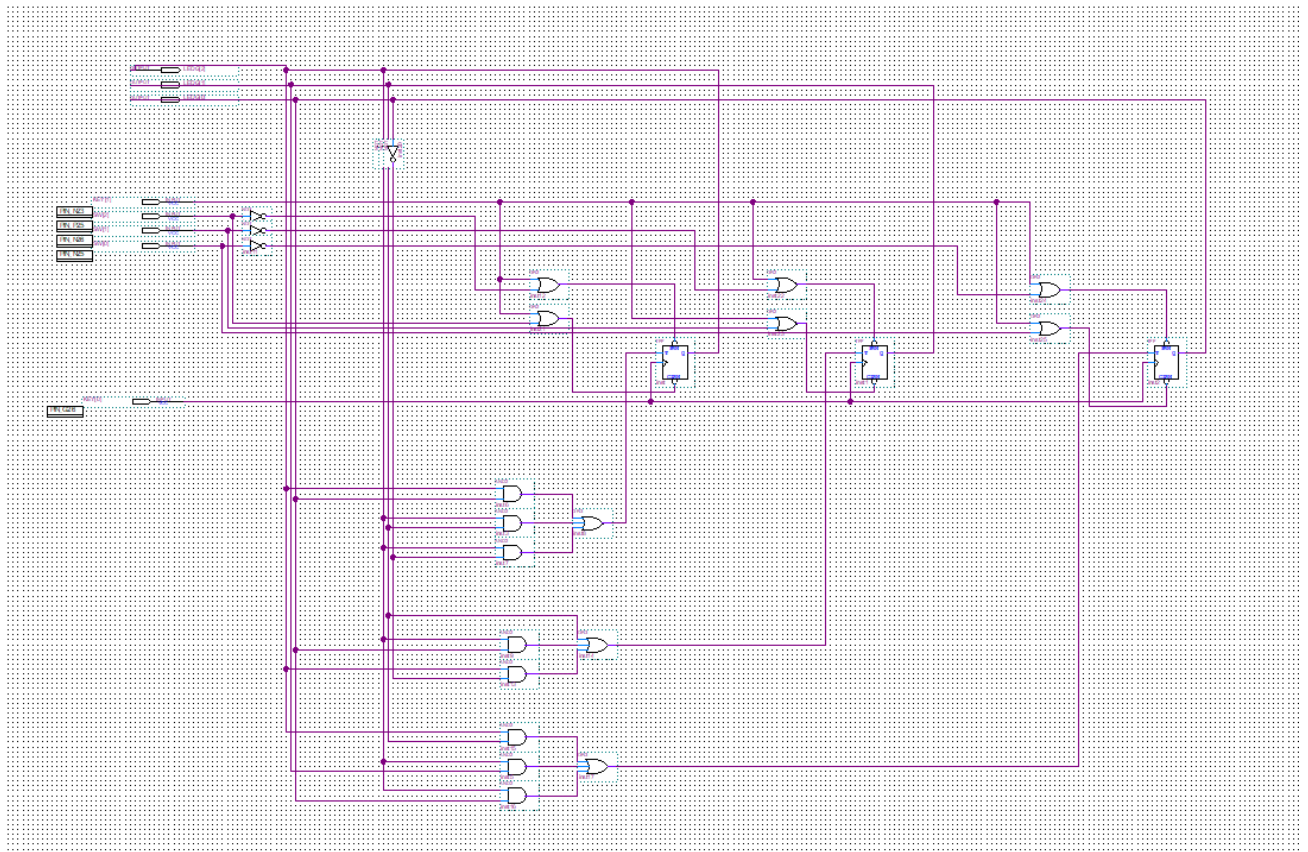
### 2. Tìm các phương trình ngõ vào

$$T_0 = Q_2Q_1' + Q_2'Q_1 + Q_2'Q_0$$

$$T_1 = Q_1' + Q_2Q_0' + Q_2'Q_0$$

$$T_2 = Q_2Q_0 + Q_2'Q_1' + Q_2'Q_0$$

### 3. Vẽ mạch



### 4. Sóng mô phỏng

