## UNIVERSITÉ CHOUAIB DOUKKALI FC-EL Jadida

#### TP1

# INTRODUCTION AUX SYSTEMES LOGIQUES COMBINATOIRES

#### I. Mise en situation et objectifs du TP

L'objectif de ce TP est de maîtriser le logiciel **ISIS Proteus 8.1 Professional** en mode interactif afin de créer, de tester et de valider des logigrammes d'une complexité quelconque. Après une découverte par l'expérience des portes logiques en utilisant les possibilités interactives du logiciel de simulation électronique **Proteus**, vous devrez appliquer vos acquis dans différents problèmes.

#### II. Introduction au logiciel PROTEUS

**Proteus** est une suite logicielle permettant la CAO électronique éditée par la société Labcenter Electronics. **Proteus** est composé de deux logiciels principaux : **ISIS**, permettant entre autres la création de schémas et la simulation électrique, et ARES, dédié à la création de circuits imprimés.

Grâce à des modules additionnels, **ISIS** est capable de simuler le comportement d'un microcontrôleur et son interaction avec les composants qui l'entourent. Ce document peut servir comme tutoriel qui décrit les étapes pour établir un système numérique à l'aide de ce simulateur.



Figure 1: Interface de PROTEUS

Prof : M. CHOUKI Matière : Physique pour l'Informatique

Dans l'interface globale du **PROTEUS**, on peut ouvrir un exemple de projet, migrer un projet réalisé dans une version antérieure de **PROTEUS**, ouvrir ou créer un nouveau projet.

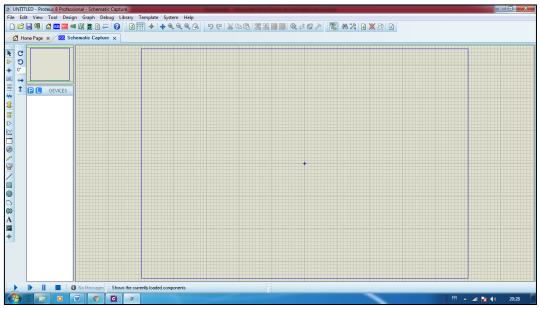


Figure 2: Interface ISIS

#### III. Manipulation 1 : Test des portes logiques de base

Afin de se familiariser avec le logiciel, on va d'abord réaliser un petit projet de test de portes logiques de base NOT, AND, OR, NOR et NAND.

**NB**: Chaque système logique doit avoir des entrées et sorties. Dans **ISIS**, il y' a LOGICSTATE (composant pour générer les entrées) et LOGICPROBES (composant pour afficher la sortie, il existe deux LOGICPROBES : petite et grande, il est préférable d'utiliser la grande pour la visibilité lors de la simulation). Donner aux entrées les noms A et B, et à la sortie le nom S.

- 1. Dans l'interface schematic capture, schématisez les circuits des portes logiques.
- 2. Lancez la simulation en appuyant sur la touche F12 du clavier ou en appuyant sur START, tester le fonctionnement de ces trois portes en changeant les entrées de chaque porte et remplissez la table 1 en donnant la table de vérité de chaque porte logique selon les résultats des simulations.

**NB 2:** Une fois la simulation lancée, vous pouvez agir en temps réel sur les générateurs LOGICSTATE en cliquant directement dessus et sans arrêter la simulation.

Tableau 1 : Table de la manipulation 1

Opérateur	Fonction logique Table de vérité				(internationale)	Norme américaine
			a	S	a 1 S	a S
		(	0		1	
			1			
			a	S	a 1 S	a S
			0		1 00	
		1				
		a	b	S	a	<u>a</u> <u>b</u> <u>S</u>
property and the second		0	0			
		0	1			
		1	1			
		1	0			
		a	b	S	a	a
		0	0		<u>b</u> & <u>s</u> <u>b</u>	a b
		0	1			
		1	1			
		1	0			
		a	b	S	a s	a 5 c
		0	0		<u>b</u> ≥1 S	<u>b</u> <u>S</u>
		0	1			
		1	1			
		1	0			
,		a	b	S	a	a = 0
		0	0		<u>b</u> ≥1 o S	b S
		0	1			
		1	1			
		1	0			

En utilisant le mode interactif de Proteus ou bien en observant simplement la table de vérité répondez aux 4 questions suivantes en ne cochant qu'une seule réponse à chaque fois. Répondre aux mêmes questions pour tous les montages réalisés :

☐ Si au moins june entrée est à 0	☐ Seulement si A = B		
☐ Si au moins une entrée est à 1	□ Seulement si A≠B		
☐ Si au moins une entrée est à 0☐ Si au moins une entrée est à 1	☐ Seulement si A = B☐ Seulement si A ≠ B☐		
□ Forcément B quelque soit la valeur de B □ Forcément le complément de B quelque soit la valeur de B			
☐ Forcément B quelque soit la valeur (☐ Forcément le complément de B que			
	□ Si au moins une entrée est à 1 □ Si au moins une entrée est à 0 □ Si au moins une entrée est à 1 □ Forcément B quelque soit la valeur d □ Forcément le complément de B que		

### IV. Manipulation 2 : Constatation de certaines propriétés logiques

Créer un nouveau projet dans PROTEUS en utilisant les composants de la table 2 (Choisir lors de la création du projet le gabarit DEFAULT). Pour les 12 logigrammes suivants complétez la table de vérité et répondez à la question posée en utilisant les possibilités interactives du logiciel de simulation électronique Proteus :

Tableau 2: Liste des composant à utiliser

Nom réel du composant	Nom exact du composant à saisir dans Mots clés	Catégorie	Bibliothèque
Une porte logique ET à 2 entrées	4081.IEC	CMOS 4000 series	CMOS
Une porte logique ET-NON à 2 entrées	4011.IEC	CMOS 4000 series	CMOS
Une porte logique OU à 2 entrées	4071.IEC	CMOS 4000 series	CMOS
Une porte logique OU-NON à 2 entrées	4001.IEC	CMOS 4000 series	CMOS
Une porte logique OU-Exclusif (à 2 entrées)	4030.IEC	CMOS 4000 series	CMOS
Une porte logique OU-Exclusif-NON	4077.IEC	CMOS 4000 series	CMOS
Une porte logique NON	4069.IEC	CMOS 4000 series	CMOS
Un générateur d'état logique interactif	LOGICSTATE	Debugging Tools	ACTIVE
Une sonde d'état logique	LOGICPROBE (BIG)	Debugging Tools	ACTIVE

