UNIVERSITÉ CHOUAIB DOUKKALI Ecole Supérieure de Technologie Sidi Bennour

Cours: Physique pour l'Informatique

« Logique séquentielle » 'suite'

Initialisation des bascules

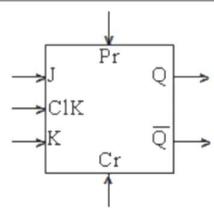
Les bascules sont initialisées par deux entrées prioritaires : CLEAR : pour remise à zéro ; PRESET : pour remise à un, donc une telle bascule fonctionne en niveau haut selon la table de vérité suivante :

Circuit séquentielle

Initialisation des bascules

CLEAR	PRESET	Q ⁺	$\overline{Q^+}$	Observation				
0	0	La bascule fonctionne normalement, en fonction de l'horloge et ses entrées						
0	1	1	0	Remise à 1 prioritaire				
1	0	0	1	Remise à 0 prioritaire				
1	1	Q	$\overline{\mathbf{Q}}$	Mémorisation				

Exemple: schéma d'une bascule JK avec fonction d'initialisation

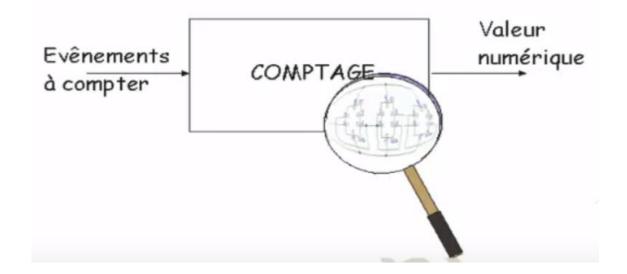


Circuit séquentielle

Les compteurs

Introduction

La fonction de comptage est utilisée à chaque fois qu'on veut dénombrer des évènoments



Les compteurs

Définition

Un compteur est un système séquentiel qui possède N états différents (appelé compteur modulo N).

A chaque top d'horloge le compteur passe de l'état $\mathbf{E_i}$ à l'état $\mathbf{E_{i+1}}$ d'une manière cyclique jusqu'à revenir à l'état initial $\mathbf{E_0}$.

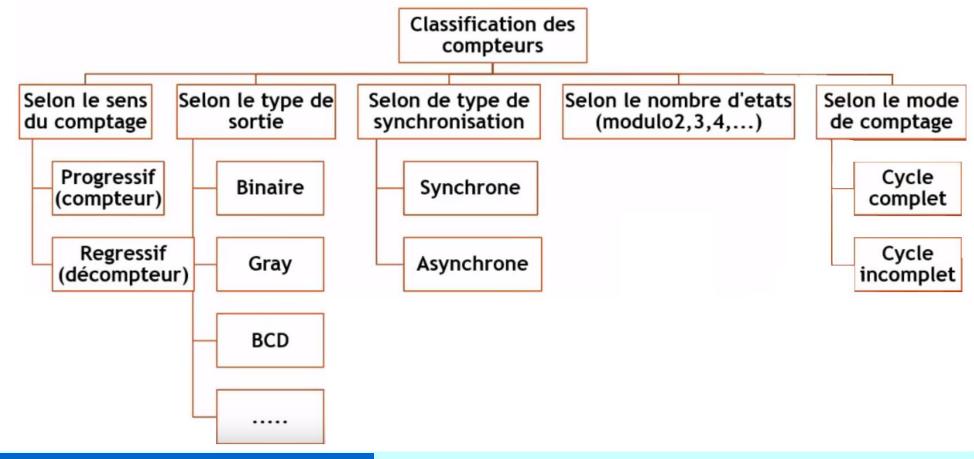
Un compteur est constitué de n Bascules (avec 2ⁿ≥N).

Il reste à trouver comment doivent être connectées les n bascules entre elles pour réaliser un compteur, sachant qu'il existe plusieurs types de compteurs, et donc plusieurs techniques de réalisation.

Circuit séquentielle

Les compteurs

Classification des compteurs



Les compteurs

Exemple des compteurs synchrone

1.Compteur synchrone a cycle complet à 3 bits C'est un compteur modulo 8 constitué de trois bascules synchronisées par le même signale d'horloge, il peut être réalisé par n'importe quel type de bascules : Réalisation avec la bascule D :

Les compteurs

Table d'états

valour	Eta	t prése	ent	Et	tat futi	ır	_	D	_
valeur	Q_2	Q_1	Qo	Q ₂ ⁺	Q_1^+	Q_0^+	D ₂	D ₁	D _o
0	0	0	0						
1	0	0	1						
2	0	1	0						
3	0	1	1						
4	1	0	0						
5	1 *	0	1						
6	1	1	0						
7	1	1	1						5

Table d'états

valour	Eta	t prés	ent	Et	tat futi	ır		_	
valeur	Q_2	Q_1	Q₀	Q ₂ +	Q_1^+	Q_0^+	D ₂	D ₁	D _o
0	0	0	0	0	٥	1	D	٥	1
1	0	0	1	۵	1	۵	a	1	0
2	0	1	0	U	1	1	D	1	
3	0	1	1	-1	٥	0	1	٥	0
4	1	0	0	1	0	1	1	0	1
5	1	0	1	1	1	Δ	1	1	0
6	1	1	0	1	1	1	1	1	1
7	11	1	1	0	D	0	U	Ы	5

Circuit séquentielle

Calcul des équations de D₂, D₁ et D₀:

$$D_2 = \overline{Q_2}Q_1Q_0 + Q_2\overline{Q_0} + Q_2\overline{Q_1} ;$$

$$D_1 = Q_1 \overline{Q_0} + \overline{Q_1} Q_0 = Q_1 \bigoplus Q_0 ;$$

$$D_0 = \overline{Q_0}$$

Logigramme **Q**1

Les compteurs

Exemple: 2

2. Compteur synchrone a cycle incomplet à 3 bits Modulo 5

C'est un compteur composé de trois bascules synchronisées par le même signale d'horloge et qui compte à partir du zéro jusqu'à quatre.

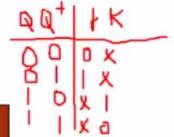
Réalisation avec des bascules JK

Circuit séquentielle

Les compteurs

Tables d'états

0	۵
1	0





valour	Eta	Etat présent			Etat futur			к.		v		Ko
valeur	Q ₂	Q ₁	Q_0	Q ₂ +	Q ₁ +	Q _o ⁺	J ₂	K ₂	J ₁	K ₁	J ₀	150
0	0	0	0									
1	0	0	1									
2	0	1	0									
3	0	1	1									
4	1	0	0									

Circuit séquentielle

Les compteurs

Tables d'états

valeur	Eta	Etat présent		Etat futur				v		v		Ko
valeur	Q ₂	Q ₁	Q ₀	Q ₂ +	Q ₁ ⁺	Q _o +	J ₂	K ₂	J1	K ₁	J_0	1.0
0	0	0	0	8	٥	1	0	×	0	X	1	X
1	0	0	1	0	1	0	0	×		人	X	
2	0	1	0	۵	1	1	٥	X	×	0	T	X
3	0	1	1	1	0	0	1	X	X	1	X	- 1
4	1	0	0	٥	0	O	X	1	Ŏ	X	D	X

Les compteurs

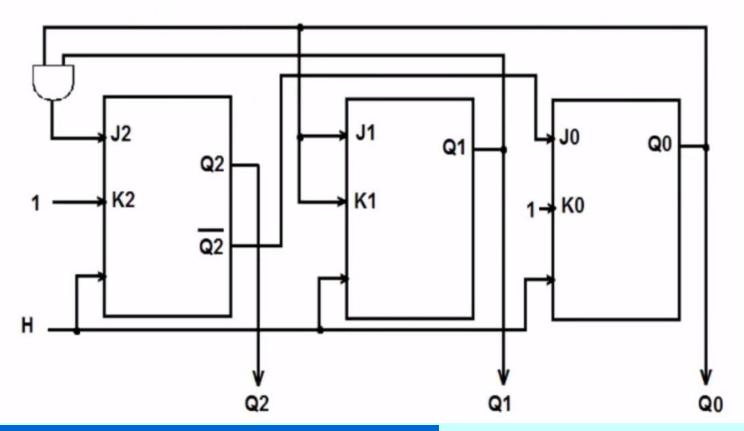
Calcul des équations des entrées JK pour chaque bascule :

$$J_2 = Q_1 \cdot Q_0; \quad K_2 = 1; \qquad J_1 = K_1 = Q_0$$

 $J_0 = \overline{Q_2}; K_0 = 1$

Les compteurs

Logigramme



Les compteurs

Décompteur synchrone

3. Décompteur synchrone a cycle incomplet à 3 bits Modulo 5

C'est un décompteur composé de trois bascules synchronisées par le même signale d'horloge et qui décompte à partir du quatre jusqu'à zéro.

Réalisation avec des bascules T

Table d'états

0	Eta	Etat présent			at fut	ur			
valeur	Q_2	Q ₁	Qo	Q ₂ ⁺	Q ₁ +	Q _o +	T ₂	T ₁	T _o
4	1	0	0						
3	0	1	1						
2	0	1	0						
1	0	0	1						
0	0	0	0						

Tab	Table d'états												
valeur	Eta Q ₂	Q ₁	ent Q	Eta Q ₂ +	et fut	ur Q _o +	T ₂	Т,	T _o				
4	1	0	0	٥	1	T	1	1	1				
3	0	1	1	0	1	0	0	6	4				
2	0	1	0	0	O	Ţ	٥		L				
1	0	0	1	٥	Ŏ	0	0	0	F				
0	0	0	0	1	b	0	1	0	0				

Les compteurs

Décompteur synchrone

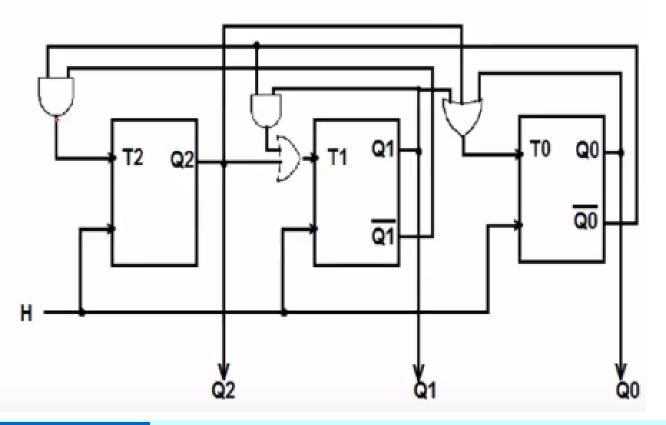
Calcul des équations des entrées T pour chaque bascule :

$$T_2 = \overline{Q_1} \cdot \overline{Q_0}$$

 $T_1 = Q_1 \cdot \overline{Q_0} + Q_2$
 $T_0 = Q_2 + Q_1 + Q_0$

Les compteurs
Décompteur synchrone

Logigramme



Les compteurs

Compteur asynchrone a cycle complet

4. Compteur asynchrone a cycle complet à 3 bits C'est un compteur modulo 2³ (de 0 à 7), les bascules sont connectées en cascade, la première bascule (poids faible) reçois le signale d'horloge pour la synchronisation, la deuxième reçoit comme signale de synchronisation la sortie de la première bascule et ainsi de suite (en générale la bascule *i* est synchronisée par la sortie de la bascule *i-1*).

Circuit séquentielle

Les compteurs

Compteur asynchrone a cycle complet

Table d'états

valour	Eta	it prése	ent	E	Etat futur				
valeur	Q_2	Q ₁	Qo	Q ₂ ⁺	Q ₁ ⁺	Q _o ⁺			
0	0	0	0						
1	0	0	1						
2	0	1	0						
3	0	1	1						
4	1	0	0						
5	1	0	1						
6	1	1	0						
7	1	1	1						

Circuit séquentielle

Les compteurs

Compteur asynchrone a cycle complet

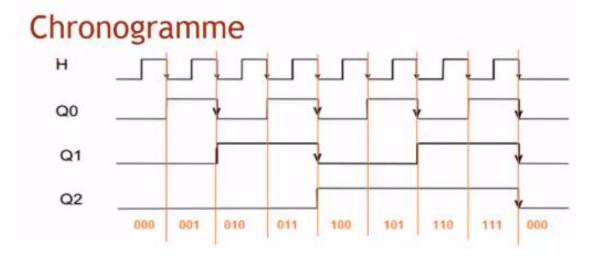
Table d'états

valeur	Eta	it prése	ent	E	tat futi	ur
valeur	Q_2	Q ₁	Q	Q ₂ ⁺	Q ₁ ⁺	Q _o ⁺
0	0	0	0	0	0	ı
1	0	0	1	P	1	□
2	0	1	0	q	1	1
3	0	1	1	1	0	D
.4	1	0	0	1	Q	1
5	1	0	1	1	1	b
6	1	1	0	l		
7	1	1	1	0	0	0

Circuit séquentielle

Les compteurs

Compteur asynchrone a cycle complet



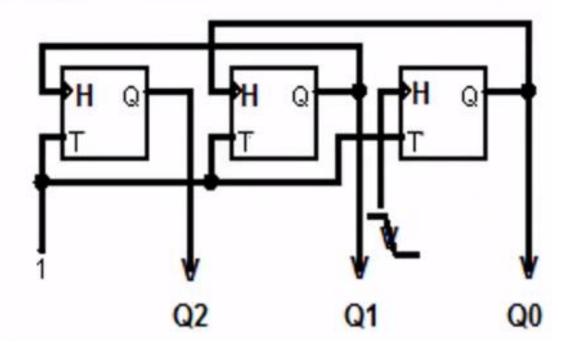
Réalisation avec des bascules T:Nous remarquons que :

- A chaque front descendant de H, Q₀ fait un basculement :Q₀ + Q₀ → T₀ = 1; Donc H représente l'horloge de la bascule 0.
- A chaque front descendant de Q₀, Q₁ fait un basculement : Q₁ = Q₁→T₁=1 ; Donc Q₀ représente l'horloge de la bascule 1.
- A chaque front descendant de Q₁, Q₂ fait un basculement : Q₂ + Q₂ → T₂=1 ; Donc Q₁ représente l'horloge de la bascule 2.

Les compteurs

Compteur asynchrone a cycle complet

Logigramme



Les compteurs

Compteur asynchrone a cycle incomplet

 Compteur asynchrone a cycle incomplet à 3 bits Modulo 6
 Lorsque le modulo est inférieur à 2ⁿ, nous utiliserons des bascules avec fonction d'initialisation

Les compteurs

Compteur asynchrone a cycle incomplet Table d'états

valeu	Eta	at prése	nt	E	tat futu	ır	La fonction clear			
r	Q2	Q1	Q0	Q2+	Q1+	Q0+	Clear 2	Clear 1	Clear 0	
0	0	0	0 .							
1	0	0	1							
2	0	1	0							
3	0	1	1							
4	1	0	0							
5	1	0	1							
6	1	1	0							

Circuit séquentielle

Les compteurs

Compteur asynchrone a cycle incomplet

Table d'états

valeu	Et	at prése	ent	E	tat futu	ır	La fonction clear			
г	Q2	Q1	Q0	Q2+	Q1+	Q0+	Clear 2	Clear 1	Clear 0	
0	0	0	0	0	0	1	0	0	0	
1	0	0	1	0	1	0	0	0	0	
2	0	1	0	0	1	1	0	0	0	
3	0	1	1	1	0	0	0	0	0	
4	1	0	0	1	0	1	0	0	0	
5	1	0	1	0	0	0	0	0	0	
6	1	1	0	х	х	х	1	1	1	

Circuit séquentielle

Les compteurs

Compteur asynchrone a cycle incomplet

Calcul de la fonction Clear dans chaque bascule :

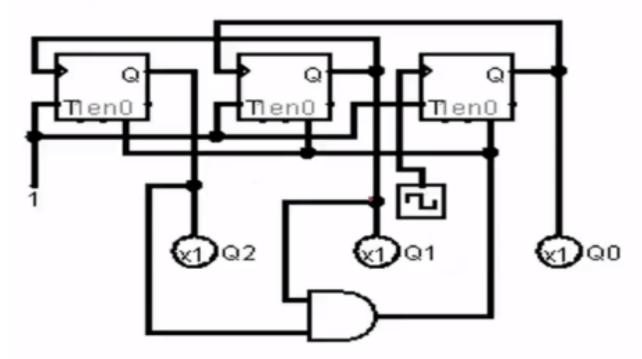
Nous remarquons que:

Q_2Q_1	0	1
00	0	0
01	0	0
11	1	X)
10	0	0

Les compteurs

Compteur asynchrone a cycle incomplet

Logigramme



Les compteurs

Décompteur asynchrone a cycle complet

6. Décompteur asynchrone a cycle complet à 3 bits C'est un décompteur modulo 2³ (de 7 à 0), les bascules sont connectées en cascade, la première bascule (poids faible) reçois le signale d'horloge pour la synchronisation, la deuxième reçoit comme signale de synchronisation le négation de la sortie de la première bascule et ainsi de suite (en générale la bascule *i* est synchronisée par la négation de la sortie de la bascule *i-1*).

Les compteurs

Décompteur asynchrone a cycle complet

Table d'états

valeur	Etat présent			Etat futur		
	Q ₂	Q ₁	Qo	Q ₂ ⁺	Q ₁ ⁺	Q _o ⁺
0	1	1	1			
1	1	1	0			
2	1	0	1			
3	1	0	0			
4	0	1	1			
5	0	1	0			
6	0	0	1			
7	0	0	0			

Les compteurs

Décompteur asynchrone a cycle complet

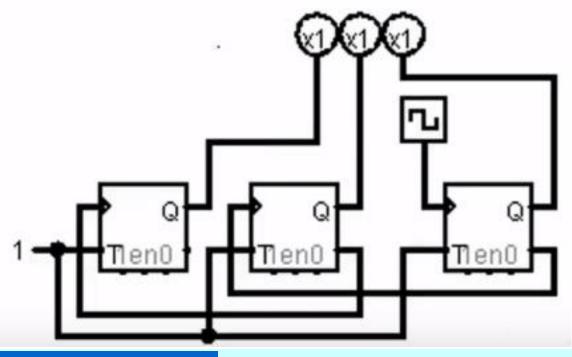
Table d'états

valeur	Etat présent			Etat futur		
	Q_2	Q ₁	Q _o	Q ₂ ⁺	Q ₁ ⁺	Q _o ⁺
0	1	1	1			0
1	1	1,	0	1	D	
2	1	0	1	6	0	0
3	1	0	0	0	1	I
4	0	1	71	0		9
5	0	1	0	0	0	1
6	0	0	1	6	0	0
7	0	0	0	1	I	1

Les compteurs

Décompteur asynchrone a cycle complet

Chronogramme



Les Registres

Définition:

- Un registre est un ensemble de cellules mémoires constituées par des bascules.
- Le contenu d'un registre peut donc être considéré comme un nombre binaire ou un "mot" de *n* bits.

Les Registres

Applications des registres:

Les applications des registres sont nombreuses, parmi lesquelles :

- Stockage temporel de l'information
- Conversion série parallèle
- Multiplication par une puissance de 2 (décalage vers la gauche).
- Division par une puissance de 2 (décalage vers la droite).

Les Registres

Types de registres:

- Registre de mémorisation
- Registre à décalage

Circuit séquentielle

Les Registres

Registre de mémorisation:

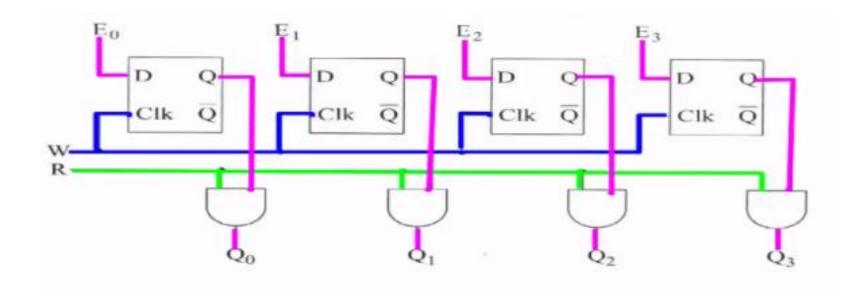
La fonction d'un tel registre est de "stocker / mémoriser" un mot de n bits.

Exemple de réalisation (à l'aide de bascules D) : chacune des cellules est une bascule D.

La sortie du registre mémorise le mot d'entrée tant que H = 0 ou 1. Lorsque l'horloge présente un front montant, les données en sortie sont actualisées. Le registre peut être initialisé grâce aux entrées de forçage asynchrone qui peuvent forcer les sorties des bascules à 0 ou à 1.

Les Registres

Exemple de registre de mémorisation:



Les Registres

Registre à décalage:

Ce type de registre sert à décaler tous les bits d'un mot d'un ou plusieurs crans vers la droite ou vers la gauche. Il est constitué d'une série de bascules en cascade, où la sortie d'une bascule est branchée à l'entrée de la bascule suivante. Ces systèmes peuvent être utilisés pour effectuer des multiplications ou divisions par une puissance de 2, ou encore pour effectuer une conversion série – parallèle.

Les Registres

Registre à décalage:

Exemple d'application : la multiplication par 2ⁿ

Soit N =
$$(3)_{10}$$
 = $(0011)_2$

$$2x N = 6 = 0110$$

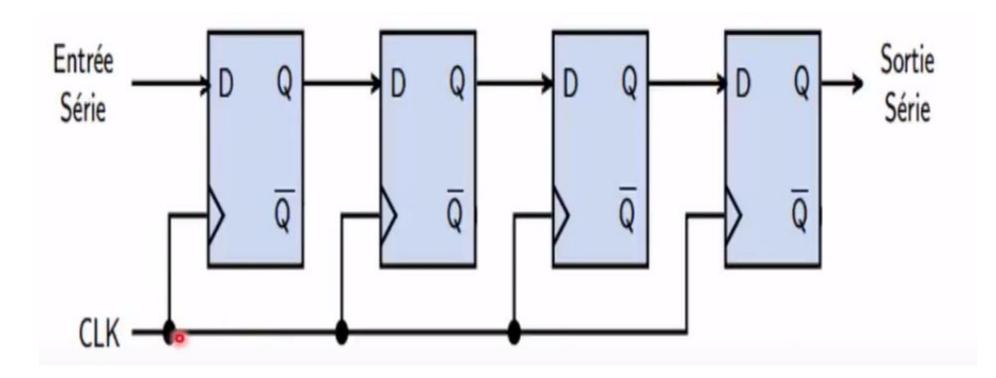
$$2x(2xN) = 12 = 1100$$

On constate que pour effectuer la multiplication d'un nombre par 2 il suffit de décaler tous les bits du nombre de 1 cran vers la gauche (vers les bits de poids fort).

De la même façon, pour réaliser la division d'un nombre par 2 il suffit de décaler tous les bits du nombre de 1 cran vers la droite (vers les bits de poids faible).

Les Registres

Registre à décalage:

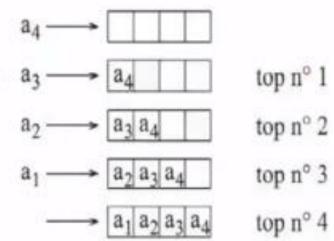


Circuit séquentielle

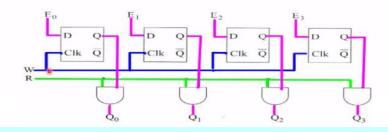
Les Registres

Registre à décalage: type d'entrées

 Série: l'information est présentée séquentiellement bit après bit à la 1ère bascule. À chaque coup d'horloge, un nouveau bit est présenté et ceux déjà chargés sont décalés d'un rang.



 Parallèle : comme dans un registre de mémorisation.



Les Registres

Registre à décalage: type de sorties

L'information stockée dans un registre à décalage peut être lue de la même manière, (en série ou en parallèle).

Les Registres

Registre à décalage: sens de décalage

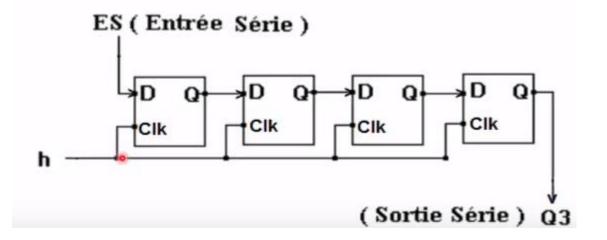
Le décalage peut se faire vers la droite ou vers la gauche. Certains registres sont capables de décaler à droite ou à gauche selon le choix (registres à décalage universel).

Circuit séquentielle

Les Registres

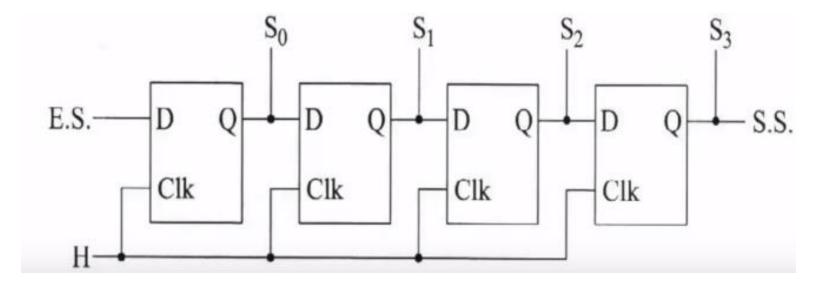
A) exemple de registre à entrées séries et sorties séries

- L'information est introduite bit par bit (en série).
- L'ensemble du registre est décalé d'une position (B_i, B_{i+1}) et la bascule B₀ reçoit une nouvelle entrée ES.
- Un tel registre est appelé registre à entrées séries à gauche et à sorties séries à droite.



Les Registres

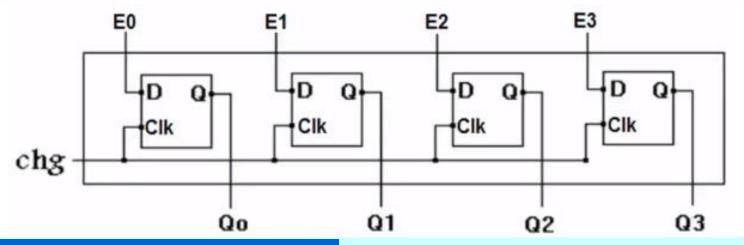
B) exemple de registre à entrées séries et sorties parallèles



Les Registres

C) exemple de registre à entrées parallèles et sorties parallèles

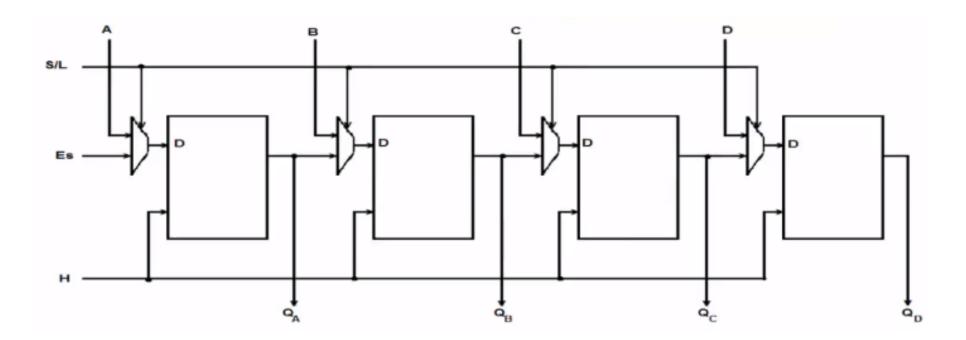
- Il peut charger une information sur N bits en même temps.
- Les n bascules changement d'états en même temps.
- Chaque bascule B_i prend la valeur de l'information i.
- Il possède une entrée de chargement chg (chg=0 → état mémoire, chg=1 → chargement)



Circuit séquentielle

Les Registres

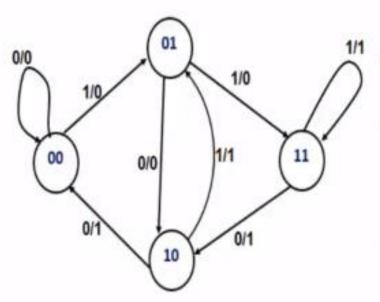
D) Registre à décalage: entrées parallèles et sorties parallèles



Circuit séquentielle

Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone avec une entrée X et une sortie Y



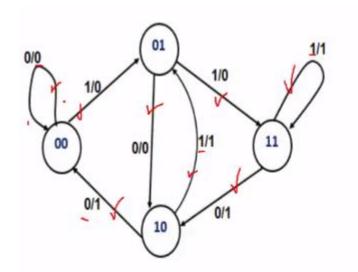
- Donner la table de transition
- Donner l'équation algébrique simplifiée de Y en fonction de X, Q₁, Q₀
- Réaliser ce circuit à l'aide des bascules T et le minimum des portes logiques
- Quelle est le type de bascule adéquat pour réaliser ce circuit (justifier)
- Quel est le rôle de ce circuit.

Circuit séquentielle

Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone avec une entrée X et une sortie Y

Question 1:



Х	Q1	Q0	Q1+	Q0+	Y
0	0	0	0	0	0
0	0	1	1	٥	٥
0	1	0	0	0	
0	1	1	1	0	1
1	0	0	0	1	0
1	0	1			٥
1	1	0	٥	1	1
1	1	1	-	1	1
		7			

Q_0	0	1
00	0	0
01	1	1
11	1	1
10	0	0

Y=Q1

Circuit séquentielle

Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone avec une entrée X et une sortie Y

Question 2:

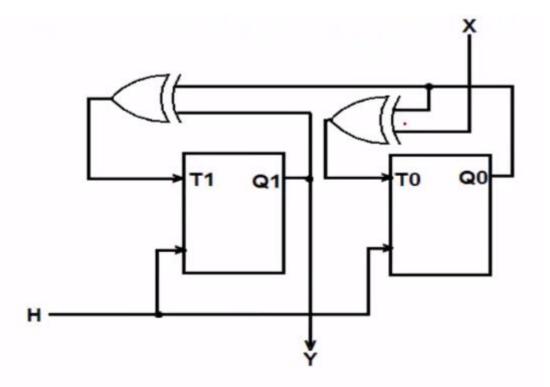
Χ	Q ₁	Q_0	Q ₁ ⁺	Q_0^+	Υ	T ₁	T ₀
0	0	0	0	0	0	•	
0	0	1	1	0	0		
0	1	0	0	0	1		
0	1	1	1	0	1		
1	0	0	0	1	0		
1	0	1	1	1	0		
1	1	0	0	1	1		
1	1	1	1	1	1	11	L

Circuit séquentielle

Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone avec une entrée X et une sortie Y

Question 3:



Circuit séquentielle

Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone

avec une entrée X et une sortie Y

Question 3:

	0	11	-	H			Section 1997
Χ	Q ₁	Q ₀	Q ₁ ⁺	Q ₀ ⁺	Υ	T ₁	T ₀
0	0	0	0	0	0	٥	۵
0	0	1	1	0	0	1	
0	1	0	0	0	1	1	0
0	1	1	1	0	1	۵	1
1	0	0	0	1	0	۵	
1	0	1	1	1	0		0
1	1	0	0	1	1	ı	1
1	1	1	1	1	1	0	٥

$\mathbf{x} Q_0$	0	1	
00	0	1	L
01	\bigcap	0	
11		0	L
10	0	1	

$$T_1=Q_1 \oplus Q_0$$

Q_0	0	1		
00	0	(1)		
01	0	1		
11	1	0		
10	1	0		

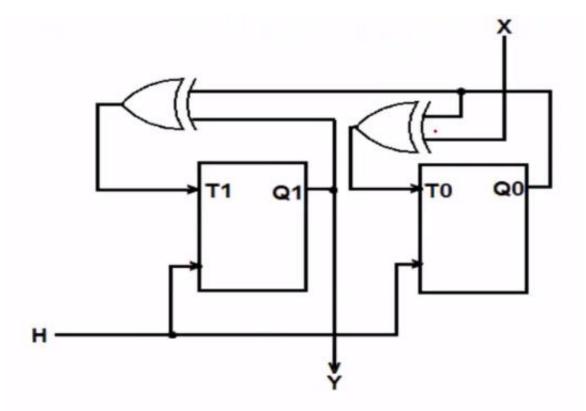
 $T_0 = X \oplus Q_0$

Circuit séquentielle

Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone avec une entrée X et une sortie Y

Question 3:



Circuit séquentielle

Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone

avec une entrée X et une sortie Y

Question 4:

X	Q ₁	Q_0	Q ₁ ⁺	Q_0^+	Υ	D1	D0
0	0	0	0	0	0	0	0
0	0	1	1	0	0		0
0	1	0	0	0	1	0	0
0	1	1	1	0	1	1	0
1	0	0	0	1	0	D	I
1	0	1	1	1	0	1	
1	1	0	0	1	1	6	1
1	1	1	1	1	1	100	1

$\mathbf{X} Q_1$	0	1
00	0	(1)
01	0	1
11	0	1
10	0	

$$D_1 = Q_0$$

Q_0	0	1
00	0	0
01	0	0
11	(1	1
10	1	1

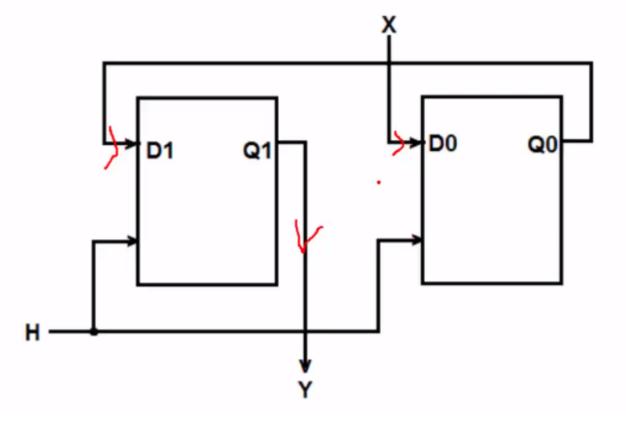
$$D_0 = X$$

Circuit séquentielle

Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone avec une entrée X et une sortie Y

Question 4:



Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone avec une entrée X et une sortie Y

Question 5:

Le type de bascule adéquat pour réaliser ce circuit et la bascule D parce qu'elle ne demande que deux bascules D contrairement aux bascules T qui consomme deux portes logiques XOR en plus des deux bascules T.

Circuit séquentielle

Les Registres

Exercice: soit le diagramme de transition d'un circuit séquentiel synchrone avec une entrée X et une sortie Y

Question 6:

c'est un registre sur deux bits a décalage vers la gauche avec une entrée série (à droite) et une sortie série (à gauche).

